

РАДИОЭЛЕКТРОННЫЕ СХЕМЫ НА ПОЛУПРОВОДНИКОВЫХ ПРИБОРАХ
ПРОЕКТИРОВАНИЕ И РАСЧЕТ

СПЕЦИАЛЬНЫЕ ЭЛЕМЕНТЫ
ЗАПОМИНАЮЩИХ УСТРОЙСТВ
ЭВМ НА ПОЛУПРОВОДНИКОВЫХ
ПРИБОРАХ

ПРОЕКТИРОВАНИЕ И РАСЧЕТ

ПОД РЕДАКЦИЕЙ Е. И. ГАЛЫПЕРИНА
и А. Ю. ГОРДОНОВА



ИЗДАТЕЛЬСТВО «СОВЕТСКОЕ РАДИО»
МОСКВА — 1971

А В Т О Р Ы:

**А. Б. АКИНФЕЕВ, В. З. АВСЕЕВ, А. И. ВАСИН,
В. Л. ВОЛЧЕК, Е. И. ГАЛЬПЕРИН,
А. Ю. ГОРДОНОВ, А. Н. КАРМАЗИНСКИЙ,
И. В. МАКЕЕВ, Е. Г. ОЙХМАН, Л. Г. РОМАНОВ,
Б. С. СЕКОВАНОВ, Б. И. ХУДЯКОВ,
Ф. Ф. ЧЕРНЕНКО, А. П. ШИБУЛКИН.**

Редакционная коллегия:

**Бергельсон И. Г., Валитов Р. А. (отв. редактор), Гальперин Е. И.
(зам. отв. редактора), Додик С. Д., Каменецкий Ю. А., Конев Ю. И.,
Куликовский А. А., Мальский И. В., Степаненко И. П.**

Специальные элементы запоминающих устройств ЭВМ на полупроводниковых приборах. Проектирование и расчет. Под ред. Е. И. Гальперина и А. Ю. Гордонова. М., Изд-во «Советское радио», 1971, стр. 352, тираж 30 000 экз., цена 1 р. 22 к.

Книга является одним из томов серии «Радиоэлектронные схемы на полупроводниковых приборах. Проектирование и расчет».

В книге приводится классификация и излагаются особенности работы специальных элементов запоминающих устройств ЭВМ. Рассматриваются различные формирователи импульсов токов, комбинаторные переключатели, усилители воспроизведения и требования к ним, исходя из структуры запоминающего устройства и типа магнитного накопителя. По каждому виду схем изложены общие сведения, обсуждаются различные варианты, приводится методика инженерного расчета, которая иллюстрируется большим числом примеров расчета практических схем.

Отдельная глава посвящена вопросам микроминиатюризации специальных элементов запоминающих устройств, а также применению интегральных кремниевых схем в запоминающих устройствах ЭВМ.

Книга предназначена для инженерно-технических работников, занимающихся разработкой, производством и эксплуатацией ЭВМ. Она может быть использована в качестве учебного пособия учащимися вузов при курсовом и дипломном проектировании.

Табл. 4, рис. 104, библи. 96 назв.

ПРЕДИСЛОВИЕ

Книга «специальные элементы запоминающих устройств ЭВМ на полупроводниковых приборах. Проектирование и расчет» является одним из томов серии «Радиоэлектронные схемы на полупроводниковых приборах. Проектирование и расчет», выпускаемой издательством «Советское радио». В ней излагаются методы проектирования и расчета схем управления и считывания запоминающих устройств.

В книге дается классификация специальных элементов запоминающих устройств (ЗУ) и подробно рассматриваются наиболее характерные из них — формирователи импульсов тока и усилители считывания. Проводится анализ этих специальных элементов, рассматриваются принципы построения схем в зависимости от требований к ним, дается краткое описание работы ряда практических схем и их инженерный расчет. В связи с недостаточным освещением в литературе вопросов, связанных с комбинаторными переключателями, в книгу введена глава по применению этих переключателей в системах управления ЗУ.

Книга состоит из 7 глав. Каждая глава заканчивается библиографией.

Первая глава посвящена общим вопросам проектирования и расчета специальных элементов ЗУ; в ней приводятся краткие сведения по структуре построения ЗУ, дается классификация специальных элементов и рассматриваются требования к ним.

Во второй главе рассматриваются усилители воспроизведения ЗУ, анализируются основные характеристики ЗУ, определяющие параметры усилителей, исследуются некоторые особенности построения усилителей воспроизведения (необходимый динамический диапазон, требования к реактивностям связи, требования к амплитудным и временным селекторам и т. д.), приводятся функциональные схемы усилителя и рассматриваются основные вопросы методики проектирования усилителя.

В третьей главе приводится несколько схем усилителей воспроизведения действующих образцов ЗУ, дается описание их работы и их инженерный расчет.

Четвертая глава посвящена формирователям импульсов тока; в ней анализируются цепи нагрузки формирователя для различных структур ЗУ, способы включения формирователей, рассматриваются основные вопросы методики их проектирования.

В пятой главе приводятся практические схемы формирователей импульсов тока, проверенные в действующих образцах ЗУ, и дается описание работы этих формирователей и их инженерный расчет.

В шестой главе рассматриваются комбинаторные переключатели, дается их краткий матричный анализ, показывается возможность их применения в схемах управления ЗУ, приводятся практические схемы комбинаторных переключателей в качестве схем управления в ДЗУ и ОЗУ и их инженерный расчет.

Глава седьмая посвящена вопросам микроминиатюризации специальных элементов ЗУ с помощью применения микроминиатюрных запоминающих элементов и интегральных специальных элементов. В главе приводятся примеры построения ЗУ на интегральных специальных элементах.

В подготовке книги участвовала большая группа авторов, состоящая из специалистов, работающих в области разработки и эксплуатации запоминающих устройств ЭВМ. Первая глава написана А. Ю. Гордоновым и Е. Г. Ойхманом; вторая глава — В. Л. Волчком, Е. Г. Ойхманом, А. Ю. Гордоновым, И. В. Макеевым, А. П. Шибулкиным; третья глава — А. И. Васиным, В. Л. Волчком, А. Ю. Гордоновым, А. Н. Кармазинским, И. В. Макеевым, Е. Г. Ойхманом, Б. С. Сековановым, Б. И. Худяковым, А. П. Шибулкиным; четвертая глава — В. Л. Волчком, Е. Г. Ойхманом, И. В. Макеевым, А. П. Шибулкиным, А. Ю. Гордоновым; пятая глава — А. Б. Акинфеевым, А. И. Васиным, В. Л. Волчком, И. В. Макеевым, Б. И. Худяковым, А. П. Шибулкиным; шестая глава — Л. Г. Романовым; седьмая глава — В. З. Авсеевым, Е. И. Гальпериним, Ф. Ф. Черненко.

В книге использовались результаты оригинальных работ авторов, а также переработанные литературные материалы.

Предполагается, что читатели знакомы с основами работы ЗУ и теории полупроводниковых приборов. Поэтому

во всех главах теоретические положения и выводы расчетных формул, за исключением оригинальных, отсутствуют.

Книга предназначена для инженерно-технических работников, занимающихся разработкой, производством и применением ЭВМ, а также для студентов вузов — в качестве учебного пособия при курсовом и дипломном проектировании.

Авторы выражают благодарность рецензентам О. В. Кириллову и канд. техн. наук В. Н. Лауту за ряд ценных замечаний, способствующих улучшению содержания книги.

Авторы будут благодарны читателям за замечания и пожелания по улучшению книги и просят направлять их в издательство «Советское радио» по адресу: Москва, Главный почтамт, п/я 693.

ПРИНЯТЫЕ ОБОЗНАЧЕНИЯ

- B — коэффициент усиления по току транзистора в схеме с общим эмиттером;
 C — емкость;
 $C_{\text{э}}$; $C_{\text{к}}$ — емкости соответственно эмиттерного и коллекторного переходов;
 d — расстояние между строками матрицы;
 D^* — динамический диапазон;
 E — напряжение источника;
 \mathcal{E} — квадратная матрица из всех единиц;
 f — частота;
 f_T — частота усиления тока транзистора, на которой $|B| = 1$ в каскаде ОЭ при короткозамкнутой нагрузке;
 h — передаточная функция;
 H_c — коэрцитивная сила;
 H — напряженность поля;
 $H = [h_{ij}]$ — матрица Адамара;
 \mathcal{U} — единичная или тождественная матрица;
 I_a — адресный ток накопителя ЗУ;
 $I_{\text{сч}}$ — ток считывания накопителя ЗУ;
 $I_{\text{зап}}$ — ток записи накопителя ЗУ;
 I_p — разрядный ток накопителя ЗУ;
 $I_{\text{б}}$; $I_{\text{э}}$; $I_{\text{к}}$ — токи соответственно базы, эмиттера, коллектора транзистора;
 $I_{\text{к доп}}$ — максимально допустимый коллекторный ток;
 $I_{\text{кэ}}$; $I_{\text{эо}}$ — обратные токи соответственно коллекторного и эмиттерного переходов;
 $I_{\text{стр}}$ — ток стробирующего импульса;
 $I_{\text{о}}$ — обратный ток перехода;
 $I_{\text{кв}}$ — коллекторный ток транзистора в режиме насыщения;
 $I_{\text{б от}}$ — ток, отпирающий транзистор;
 $I_{\text{б з}}$ — ток, запирающий транзистор;
 $I_{\text{м}}$ — ток намагничивания;
 $I_{\text{ос}}$ — ток обратной связи;
 K — коэффициент усиления;
 K_U ; K_I — коэффициенты усиления соответственно по напряжению и току;
 k — постоянная Больцмана;
 L — индуктивность;
 $L_{\text{м}}$ — индуктивность намагничивания трансформатора;
 $L_{\text{р}}$ — индуктивность рассеяния;
 l_c — средняя длина магнитных силовых линий;

- M — коэффициент взаиминдукции;
 M — число разрядов в накопителе ЗУ;
 $M = [m_{ij}]$ — выходная матрица прошивки комбинаторного переключателя;
 m — число сигналов одной полярности;
 N — число каскадов в усилителе;
 N — число чисел в накопителе ЗУ;
 N — число выходов комбинаторного переключателя;
 n — число входов комбинаторного переключателя;
 n — коэффициент трансформации;
 $P_{\text{ош}}; P_1; P_0$ — вероятность ошибки, вероятности появления сигнала единицы и появления сигнала нуля;
 P_K — мощность, рассеиваемая на коллекторе транзистора;
 $P_{\Phi}; P_c$ — мощности, рассеиваемые на транзисторе, соответственно на фронте и спаде импульсов;
 p — отношение сигнал/помеха;
 p — оператор;
 $Q = [q_{ij}]$ — входная матрица прошивки комбинаторного переключателя;
 $Q_б$ — заряд в активной области базы транзистора;
 Q — скважность импульсов;
 q — заряд электрона;
 R — сопротивление;
 R_n — сопротивление нагрузки;
 $R_{кн}$ — сопротивление транзистора при насыщении при заданном токе;
 R_0 — активное сопротивление шины накопителя;
 $R_{вх ус}$ — входное сопротивление усилителя;
 $R_{бл}$ — балластное сопротивление;
 $R_{г}$ — внутреннее сопротивление источника сигнала;
 r — дифференциальное сопротивление;
 r — число единиц в строке матрицы;
 $r_б$ — омическое сопротивление базы транзистора;
 $r_{в}; r_{к}$ — дифференциальные сопротивления соответственно эмиттерного и коллекторного переходов;
 S — крутизна вольтамперной характеристики транзистора;
 S — площадь поперечного сечения сердечника;
 s — коэффициент насыщения;
 t — время;
 $t_{вх}$ — длительность импульса на входе устройства;
 $t_{вкл}$ — время включения транзистора из состояния отсечки в состояние насыщения;
 $t_{\Phi}; t_{в}; t_c$ — длительности соответственно фронта, вершины и спада импульсов;
 t_n — длительность импульса на уровне $0,1 U_{\text{макс}}$;
 $t_{стр}$ — длительность стробирующего импульса на уровне $0,1 U_{\text{макс}}$;
 t_p — время рассасывания неосновных носителей заряда в транзисторе;
 t_n — время действия сигналов одной полярности или время накопления;
 $t_з$ — время задержки сигналов;

- $t_{з \text{ вкл}}$; $t_{з \text{ выкл}}$ — время задержки соответственно включения и выключения транзистора;
 $t_{отс}$ — время нахождения транзистора в состоянии отсечки;
 $t_{п}$ — длительность импульса помехи на уровне $0,1 U_{\text{макс}}$;
 $t_{пр}$ — время пробега волны вдоль линии;
 T° — температура в градусах Цельсия;
 $T^{\circ}_{К}$ — температура в градусах Кельвина;
 T — период повторения импульсов;
 T_0 — время обращения к ЗУ;
 U — напряжение сигнала;
 $U_{б}$; $U_{к}$ — напряжение соответственно на базе и коллекторе транзистора;
 $U_{б \text{ от}}$ — напряжение открывания транзистора по базе;
 $U_{бн}$ — напряжение на переходе база — эмиттер в режиме насыщения при включении транзистора по схеме с общим эмиттером;
 $U_{кн}$ — напряжение на коллекторном переходе транзистора в режиме насыщения;
 $U_{\text{вых}}$ — напряжение сигнала на выходе устройства;
 $U_{ба}$ — напряжение запирающего транзистора на базе;
 $U_{кб}$; $U_{об}$; $U_{кэ}$ — напряжения соответственно коллектор — база; эмиттер — база; коллектор — эмиттер транзистора;
 $U_{стр}$ — амплитуда стробирующего импульса;
 $U_{до}$ — напряжение открывания диода;
 $U_{д}$ — падение напряжения на диоде в прямом направлении;
 $U_{пв}$ — напряжение падающей волны в длинной линии;
 $U_{кэ \text{ доп}}$ — максимально допустимое обратное напряжение на коллекторном переходе;
 $U_{пор}$ — напряжение порога срабатывания;
 $U_{с}$ — напряжение сигнала;
 $U_{вх}$ — напряжение сигнала на входе схемы;
 U_{α} — напряжение на коллекторе, при котором коэффициент усиления по току равен единице ($\alpha = 1$);
 $W = [w_{ij}]$ — матрица связи комбинаторного переключателя;
 W^T — транспонированная матрица;
 W^{-1} — обратная матрица ($W W^{-1} = W^{-1} W = \mathcal{I}$);
 w — число витков;
 $X = [x_{ij}]$ — матрица входов комбинаторного переключателя;
 $Y = [y_{ij}]$ — матрица выходов комбинаторного переключателя;
 y — элемент матрицы четырехполюсника;
 Z_x — диагональная матрица импедансов источников;
 Z_y — диагональная матрица импедансов нагрузок;
 α — коэффициент усиления по току в схеме с общей базой, при коротком замыкании на выходе транзистора;
 γ_k — коэффициент токораспределения;
 ΔT° — интервал изменения температур;
 ΔX — предельно допустимое отклонение величины от номинала;

ΔU — смещение уровня отсчета;
 δx — относительное изменение величины;
 x — плотность записи;
 λ — коэффициент, определяющий температурную зависимость;
 λ — число совпадающих единиц в паре строк матрицы;
 μ — магнитная проницаемость;
 ν — смещение уровня отсчёта на выходе амплитудного селектора;
 ρ — волновое сопротивление;
 σ — корень квадратный из дисперсии;
 σ_x — среднеквадратичное отклонение величины от номинала;
 τ — постоянная времени;
 τ_B — эффективное время жизни неосновных носителей заряда в базовой области транзистора;
 τ_α — постоянная времени коэффициента усиления по току;
 τ_T — постоянная времени, соответствующая предельной частоте транзистора f_T ;
 τ_n — время жизни неосновных носителей в транзисторе в режиме насыщения;
 τ_{rp} — постоянная времени заряда реактивности связи;
 $\Phi(X)$ — интеграл вероятности;
 Φ_T — температурный потенциал;
 ψ — потокосцепление;
 ω — круговая частота.

1. ОБЩИЕ ВОПРОСЫ ПРОЕКТИРОВАНИЯ СПЕЦИАЛЬНЫХ ЭЛЕМЕНТОВ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

Современные ЭВМ в зависимости от их класса и назначения, а также требуемых технических характеристик строятся на основе различных систем элементов. В состав этих систем наряду с типовыми логическими элементами, предназначенными для построения арифметических и логических блоков [1], входят специальные элементы (СЭ). СЭ объединяют широкую группу самых разнообразных схем, используемых при построении устройств, в которых наряду с логическим преобразованием информации требуется физическое преобразование электрических сигналов. К таким устройствам относятся запоминающие устройства, устройства ввода и вывода информации и т. д.

Запоминающие устройства (ЗУ) являются одной из основных составных частей ЭВМ, во многом определяющей все ее характеристики, такие, как быстродействие, надежность и т. д. В свою очередь, параметры ЗУ определяются не только характеристиками блоков памяти, но и параметрами специальных элементов схем управления и считывания ЗУ.

Специальные элементы, которые непосредственно работают на различные цепи блоков памяти ЗУ, предназначены для создания токового режима управления процессами записи и считывания информации, осуществления выбора из множества запоминающих элементов или мест на плоскости магнитного носителя, группы запоминающих элементов (ЗЭ), в которые следует записать или с которых следует считать ранее записанную информацию, выделения считанных сигналов на фоне помех, а также их усиления до необходимого уровня.

По своему назначению специальные элементы ЗУ делятся на следующие основные группы.

— Формирователи импульсов, предназначенные для создания токов записи и считывания информации в адресных и разрядных шинах блоков памяти ЗУ, а также для создания токов записи в магнитных головках ЗУ на магнитном барабане, ленте и т. д. Формирователи импульсов тока являются частью адресного и разрядного трактов записи и считывания информации и могут принимать участие в расшифровке адреса считываемого либо записываемого числа.

— Коммутирующие схемы, предназначенные для коммутации тока или напряжения и совместно с формирователями импульсов участвующие в осуществлении логического выбора требуемых шин блоков памяти.

— Усилители воспроизведения, предназначенные для активного преобразования сигналов, считываемых с блоков памяти ЗУ, т. е. их усиления, выделения на фоне помех и формирования из них стандартных сигналов, принятых в ЭВМ.

Рассматриваемые в настоящей книге специальные элементы в основном предназначаются для создания ЗУ, входящих в состав ЭВМ второго поколения, однако в целом ряде случаев и специальные элементы ЗУ ЭВМ третьего поколения изготавливаются на основе дискретных компонентов. Такими компонентами являются полупроводниковые триоды и диоды, резисторы, конденсаторы, трансформаторы и т. д.

Многообразие видов ЗУ, входящих в состав современной ЭВМ, типов магнитного носителя, на основе которого строятся эти ЗУ, различных требований к объему и быстрдействию приводит к появлению широкой номенклатуры специальных элементов внутри каждой из перечисленных выше групп. Даже в различных ЗУ, входящих в состав одной ЭВМ, не всегда удается унифицировать специальные элементы или существенно сузить их номенклатуру.

Номенклатура элементов памяти, на основе которых строятся ЗУ ЭВМ второго поколения, достаточно обширна; сюда входят наряду с основными элементами памяти, которыми для ЭВМ второго поколения являются тороидальные сердечники с прямоугольной петлей гистерезиса (ППГ), тонкие плоские и цилиндрические магнитные пленки, интегральные многоотверстные линейки, обширная группа элементов со сложным магнитопроводом и т. д.

Как правило, в состав современной ЭВМ входят ЗУ,

которые могут быть подразделены на две большие группы: внутренние и внешние.

В состав внутренних ЗУ входят следующие виды:

- оперативные запоминающие устройства (ОЗУ);
- сверхоперативные запоминающие устройства (СОЗУ);
- долговременные (постоянные) запоминающие устройства (ДЗУ), (ПЗУ);
- запоминающие устройства со считыванием информации без разрушения (ЗУБРИ).

ОЗУ и СОЗУ называются устройства, в которых возможен двунаправленный поток информации, т. е. запись вновь поступающей и считывание ранее накопленной, причем запись и считывание занимают приблизительно равное время.

ДЗУ называются такие устройства, в которых в процессе вычислений имеет место однонаправленный поток информации, т. е. только вывод ранее накопленной информации. Запись в такие устройства в процессе работы либо затруднена и связана с большими потерями времени, либо невозможна из-за необходимости перекоммутации электрических цепей.

Кроме ДЗУ и ОЗУ в последние годы в состав ЭВМ стали вводить ЗУБРИ. В этих устройствах возможно организовать двунаправленный поток информации. Однако, как правило, цикл записи в ЗУБРИ значительно (в 10—20 раз) превышает цикл считывания. Эти устройства могут быть использованы как в режиме ОЗУ, так и ДЗУ.

Информационная емкость колеблется для ОЗУ приблизительно от 3000 до 320 000 *бит*; для СОЗУ — от 1600 до 15 000 *бит*; для ДЗУ — от 60 000 до нескольких миллионов бит; для ЗУБРИ — от 3000 до 160 000 *бит*. Эти цифры *) приводятся для одного моноблока памяти. Однако в состав ЭВМ в зависимости от ее назначения и класса решаемых задач (арифметические, информационно-логические и т. д.) может входить несколько однотипных ЗУ различной либо равной информационной емкости.

Быстродействие внутренних ЗУ колеблется от 300—400 *нсек* для СОЗУ до 1—4 *мксек* для ОЗУ, ДЗУ и ЗУБРИ *).

Внешние ЗУ могут быть классифицированы по принципу действия и виду носителя информации на:

*) Данные приведены по материалам иностранной печати.

— ЗУ на магнитном барабане, магнитных дисках и картах, магнитной ленте и т. д.;

— ЗУ на перфоленте, перфокартах и т. д.

Объем информации, хранимой этими внешними ЗУ, может исчисляться миллионами бит, в то время как быстродействие их сравнительно невысоко.

Одно перечисление видов ЗУ, входящих в состав современной ЭВМ, показывает, сколь высок удельный вес ЗУ в ее составе. В то же время совершенно очевидно, что разнообразие видов ЗУ, не говоря уже о принципе действия, виде магнитного носителя, диапазоне быстродействий и т. д., существенно влияет на требуемые характеристики специальных элементов, сильно расширяет их номенклатуру, делает требования к ним достаточно разнообразными, а зачастую и противоречивыми.

В связи с этим была отобрана группа специальных элементов для ОЗУ, ЗУБРИ и ЗУ на магнитном барабане, которые являются типичными для ЗУ ЭВМ второго поколения как по объему, так и быстродействию. Методика расчета этих элементов во многом содержит типовые черты расчета специальных элементов других, не учитываемых книгой типов ЗУ и может быть использована как основа для расчета и проектирования их специальных элементов.

Проектирование и расчет специальных элементов схем управления и считывания ЗУ является составной частью общего процесса проектирования ЗУ в целом.

Проектирование ЗУ любого вида, объема и быстродействия представляет собой сложный и трудоемкий процесс. Ему предшествует выработка общих требований к системе памяти вычислительной машины, определение общего объема информации, подлежащего хранению во внутренних ЗУ и непосредственно используемого в процессе вычислений предполагаемой ЭВМ, а также объема информации, который должен быть расположен во внешних устройствах памяти.

После того как сформулированы общие требования к системе памяти ЭВМ, конкретизируются требования к ее отдельным видам (ОЗУ, ДЗУ, СОЗУ и т. д.). Уже на этом этапе очень часто от разработчиков ЗУ требуется оценить возможный объем элементарного моноблока памяти и его приблизительное быстродействие.

Для каждого типа памяти исходными данными на проектирование являются:

— информационный объем элементарного моноблока памяти, причем задание, как правило, должно быть конкретизировано вплоть до указания количества слов и их порядности;

— быстродействие моноблока памяти;

— интервал рабочих температур ЗУ;

— требования к механическим и прочим внешним воздействиям на ЗУ;

— конструктивно-технологическое оформление, которое может быть либо единым для всей ЭВМ, либо специальным для данного блока памяти.

После того как заданы эти основные, определяющие характеристики ЗУ, перед разработчиком ЗУ возникает широкий круг вопросов, из которых собственно и складывается разработка ЗУ. Кратко перечислим эти вопросы.

1. Выбор структурной схемы ЗУ и метода построения блока памяти.

! Ориентировочный расчет временной диаграммы работы ЗУ, исходя из временных характеристик запоминающих элементов и временных соотношений в блоке памяти ЗУ и его структурной схеме.

*3. Выбор типа магнитного носителя, который включает в себя исследование предполагаемых запоминающих элементов, уточнение его характеристик и определение предполагаемого соответствия поставленным выше требованиям и т. д.

Конструирование и исследование запоминающей матрицы и блока памяти ЗУ. Всесторонний анализ его характеристики.

Только после этого могут быть выработаны требования к специальным элементам схем управления и считывания ЗУ. Естественно, что решение всех этих вопросов возможно только в комплексе.

Следует указать еще на одну особенность проектирования ЗУ. Так как ЗУ, как правило, не является самостоятельной единицей, а является частью либо ЭВМ, либо какой-нибудь другой вычислительной системы, то все его основные логические блоки (состав которых в общем случае не постоянен), например: регистр адреса, регистр числа, блок микропрограмм (блок местного управления), дешифраторы адреса (первые ступени) и т. д., строятся на основе тех же логических элементов, которые легли в основу создания центральной части вычислительной системы либо ЭВМ.

В связи с этим при проектировании специальных элементов (СЭ) схем управления и считывания необходимо учитывать специфику режимов работы, временные и нагрузочные характеристики тех логических элементов, которые работают непосредственно со специальными элементами.

ЛИТЕРАТУРА

1. «Элементы ЭВМ на полупроводниковых приборах. Проектирование и расчет.» Под ред. Е. И. Гальперина. Изд-во «Советское радио», 1969.

2. УСИЛИТЕЛИ ВОСПРОИЗВЕДЕНИЯ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

Вывод информации, хранимой в блоках памяти ЗУ, осуществляется по так называемым трактам воспроизведения информации (ТВИ). Тракты воспроизведения информации состоят из разрядно-считывающих линий (РСЛ) и усилителей воспроизведения (УВ).

РСЛ служат для передачи сигналов, несущих информацию, с места их образования в блоках памяти на вход УВ и состоят из обмоток считывания либо головок воспроизведения и цепей их связи с УВ.

Активное преобразование сигналов, т. е. их усиление, выделение на фоне помех и формирование из них стандартных сигналов, принятых в вычислительном комплексе, осуществляется УВ. Усилитель воспроизведения современного ЗУ представляет собой достаточно сложную многофункциональную схему и в общем случае состоит из следующих узлов:

- линейных каскадов, обеспечивающих усиление входных сигналов до уровня, достаточного для надежной работы селектирующих схем;

- временного селектора, обеспечивающего селектирование полезного сигнала на фоне помех, не совпадающих во времени с полезным сигналом;

- амплитудного селектора, обеспечивающего селектирование полезного сигнала на фоне помех, приходящих одновременно с сигналом, но меньшей амплитуды, чем сигнал;

- формирователя импульсов, обеспечивающего на выходе УВ сигнал стандартной амплитуды и формы.

В зависимости от амплитуды сигнала, временного расположения сигнала и помехи и т. д. порядок расположения указанных узлов может быть разным, а в некоторых слу-

чаях возможно и отсутствие отдельных узлов в структуре УВ. Так, например, в усилителе могут отсутствовать специально разработанные временной и амплитудный селекторы, а их функции в этом случае выполняются логическими функциональными узлами и т. п.

От УВ современных ЗУ требуется значительное быстродействие, чувствительность, малая потребляемая мощность, малое и стабильное время задержки прохождения сигнала, быстрое восстановление усилительных свойств после воздействия на его вход помех, амплитуда которых значительно (в сотни или даже тысячи раз) превышает полезный сигнал, широкий температурный диапазон работы и т. д.

Важнейшими параметрами, характеризующими УВ, являются:

- общий коэффициент усиления;
- временные характеристики;
- входное сопротивление;
- динамический диапазон;
- порог срабатывания *);
- нестабильность порога срабатывания;
- нестабильность временных характеристик;
- температурный диапазон работы.

Требования, предъявляемые к проектируемому УВ, могут быть выработаны на основе анализа определяющих исходных параметров ЗУ:

- амплитуды, длительности и формы сигнала, считываемого с блока памяти;
- вида кодирования информации;
- соотношения сигнал/помеха на входе УВ в цикле считывания информации;
- амплитуды и длительности помехи на входе УВ в цикле смены информации;
- параметров РСЛ;
- быстродействия;
- временных соотношений;
- параметров нагрузки;
- амплитуды и длительности выходного сигнала;
- температурного диапазона работы.

*) Под порогом срабатывания УВ подразумевается то минимальное напряжение на входе УВ, при котором на выходе УВ появляется сигнал с заданными параметрами.

2.1. ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ЗАПОМИНАЮЩИХ УСТРОЙСТВ, ОПРЕДЕЛЯЮЩИЕ СТРУКТУРУ УСИЛИТЕЛЯ ВОСПРОИЗВЕДЕНИЯ

Параметры сигналов, считываемых с запоминающих элементов

Одними из основных параметров, определяющих всю структуру и технические характеристики проектируемого УВ, являются амплитуда, длительность и форма сигнала, считываемого с запоминающего элемента. На основании этих данных, как правило, рассчитываются коэффициент усиления и переходная характеристика УВ.

Общей тенденцией в области разработки магнитных запоминающих элементов можно считать тенденцию к микроминиатюризации дискретных запоминающих элементов, к разработке интегральных запоминающих элементов, т. е. тонких магнитных плоских и цилиндрических пленок, слоистых ферритов и т. д. Эти запоминающие элементы принципиально имеют малые амплитуды выходных сигналов.

Увеличение быстродействия ЗУ потребовало уменьшения длительности выходных сигналов, что стало возможным после создания быстродействующих, как правило, высококоэрцитивных материалов с прямоугольной петлей гистерезиса (ППГ), тонких магнитных пленок, элементов с неразрушающим считыванием и т. д.

Эволюция параметров сигналов особенно хорошо видна на примере тороидальных сердечников с ППГ, используемых для ОЗУ. В конце 50-х — в начале 60-х годов основным элементом блоков памяти этого типа ЗУ был тороид с размерами $1,4 \times 1,0 \times 0,6$ мм, из материала 1,3ВТ, имеющий амплитуду выходных сигналов $U_{\text{вых}} \approx 120$ мв и длительность $t_{\text{н}} \approx 1,1$ мксек. В настоящее время разработан сердечник из материала 5ВТ с размерами $0,6 \times 0,4 \times 0,15$ мм, имеющий $U_{\text{вых}} \approx 20$ мв и $t_{\text{н}} \approx 0,2$ мксек. В табл. 2.1 приведены значения амплитуд и длительностей сигналов некоторых наиболее распространенных запоминающих элементов, используемых в современных ОЗУ для рабочих режимов.

В зависимости от типа и структуры ЗУ, характеристик запоминающих элементов используются три способа кодирования информации.

Амплитудный способ. При построении ЗУ по системе ЗД на тороидальных сердечниках с ППГ информационная 1

Таблица 2.1

Тип магнитного элемента	Материал	Типоразмер, мм	Система построения ЗУ	Режим считывания		Амплитуда выходного сигнала, мВ/бит	Длительность выходного сигнала, мксек	Рабочая частота элемента в составе ЗУ, МГц
				амплитуда импульсов тока считывания, мА	длительность фронта импульсов тока считывания, мксек			
Сердечник тороидальный	3ВТ	$1 \times 0,7 \times 0,35$	3D	820	0,15	40	0,5	0,3—0,5
Сердечник тороидальный	3ВТ	$0,6 \times 0,4 \times 0,2$	3D	620	0,15	18	0,5	0,3—0,5
Сердечник тороидальный	5ВТ	$0,6 \times 0,4 \times 0,18$	3D	800	0,05	20	0,2	1—1,5
Интегральная многотверстная линейка	0,9ВТ	$D = 0,5$ $d = 0,3$ $d = 1,2$ $d = 1,0$	2D	600	0,2	10	0,2	1—2
Цилиндрические магнитные пленки	NiFe	$d = 3,0$	2D	300	0,06	6—10	0,06	3—5
Блэкс	1,3ВТ	$2,0 \times 1,2 \times$ $\times 1,2 \times 0,8 \times$ $\times 0,5$	2D	500	0,1	5—10	0,1	3—5
Плоские магнитные пленки	NiFe	$1,9 \times 0,5$	2D	450	0,025	0,5	0,025	5—10

или 0 представляется сигналом определенной амплитуды любой полярности. Полярность сигнала зависит от положения сердечника на считывающей обмотке. При этом соответственно информационный 0 или 1 пассивны.

Фазовый способ. В ЗУ, построенном по системе 2D на тороидальных сердечниках с ППГ с двумя сердечниками на разряд, и в ЗУБРИ на элементах с неразрушающим считыванием информации вне зависимости от типа ЗЭ информационные 1 и 0 представляются сигналами разной полярности.

Амплитудно-фазовый способ. При построении ДЗУ по способу «прошито — непрошито» информационная 1 всегда активна и представляется сигналом только одной определенной (положительной либо отрицательной) полярности. При активной 1 всегда пассивен 0.

Принятый в ЗУ способ кодирования существенно влияет на структуру УВ.

Виды помех ЗУ

По времени воздействия на усилитель помехи могут быть разбиты на два вида:

— помехи, поступающие на вход усилителя в момент считывания, т. е. помехи, воздействующие на усилитель одновременно с сигналом;

— помехи, поступающие на вход усилителя в цикле записи информации.

Помехи, возникающие в цикле считывания, ухудшают условия четкой селекции информационных сигналов 1 и 0 и вызывают уменьшение области устойчивой работы ЗУ. Помехи в цикле записи могут приводить к перегрузке усилителей и к полной его парализации на длительное время, что приводит к снижению быстродействия работы ЗУ.

Оба типа помех по виду их образования подразделяются на:

— помехи, обусловленные неидеальными ключевыми свойствами систем адресной выборки;

— помехи, возникающие из-за паразитных индуктивных и емкостных связей между обмоткой считывания и токовыми цепями возбуждения;

— помехи, возникающие от частично выбранных магнитных элементов, в тех системах, где запись или считывание информации основывается на совпадении двух или более токов.

В зависимости от типа и параметров применяемых элементов, конструкции блока памяти, объема и быстродействия ЗУ, а также в зависимости от схемы, конструкции и параметров элементов, участвующих в организации выборки информации, те или иные виды помех становятся определяющими и оказывают наиболее сильное влияние на характеристики ЗУ.

Источники помех могут быть связаны с обмоткой считывания следующим образом:

- индуктивной (трансформаторной) связью;
- емкостной связью;
- непосредственной гальванической связью.

В чистом виде, как правило, ни емкостной ни индуктивной связи не встречается, обычно связь между обмотками носит индуктивно-емкостной характер и можно лишь говорить о преобладании одного вида связи над другим. Типичным примером преобладающей емкостной связи является связь компенсирующей обмотки с обмоткой считывания в матрицах системы $3D$ на ферритовых сердечниках в ОЗУ. В трансформаторном ДЗУ наличие помех обусловлено индуктивно-емкостной связью. Примерами непосредственного воздействия источника помех на вход усилителя является связь разрядного формирователя в системе $2D$ МОЗУ и формирователя тока записи в магнитном барабане с входом УВ.

Помехи, поступающие на входы УВ, в зависимости от вида связи источника помех с обмоткой считывания могут быть либо синфазные, либо дифференциальные. Синфазными называют помехи, которые имеют одинаковую амплитуду и полярность на обоих концах РСЛ. Обычно источник помех в этом случае связан с обмоткой считывания емкостной или гальванической связью. Дифференциальными называют помехи, которые имеют одинаковую амплитуду, но разную полярность на концах РСЛ. Источники помех с обмоткой считывания в этом случае обычно связаны трансформаторной связью.

Хотя расчет амплитуды отдельных видов помех (например, от полувыбранных сердечников в ОЗУ, емкостных помех в ДЗУ и т. д.) может быть произведен сравнительно просто [1, 2], конкретные значения суммарных помех указать сложно, так как их величина во многом определяется конструкцией блоков памяти, их объемом и многими другими факторами, трудно поддающимися учету.

Для борьбы с помехами применяют временную селекцию, вычитающие устройства и ограничители. В тех случаях, когда длительность сигнала значительно превышает длительность помехи, положительный эффект дает использование пассивных фильтров, квазисогласованных с сигналом. Такие фильтры должны обладать амплитудно-частотной характеристикой, максимально близкой к амплитудно-частотной характеристике сигнала. Благодаря этому квазисогласованный фильтр пропускает энергетический спектр сигнала без искажений, а помехи, обладающие более широким спектром, чем сигнал, существенно подавляет. Следует иметь в виду, что подобные фильтры включать в тракт воспроизведения можно только после временного селектора. В противном случае помеха, опережающая по времени сигнал, может быть «растянута» так, что наложится на сигнал. В большинстве практических случаев в качестве фильтра используется специальная интегрирующая цепочка или полоса пропускания УВ в области высоких частот соответствующим образом ограничивается.

Учет параметров обмоток считывания ЗУ

Одним из факторов, непосредственно влияющих на характеристики проектируемого УВ, являются свойства цепи, по которой передается полезный сигнал. В быстродействующих ЗУ эта цепь может быть представлена как линия с распределенными параметрами.

Необходимость учета волновых процессов в этой цепи приводит к появлению некоторых специфических требований к УВ. В первую очередь это относится к выбору величины входного сопротивления проектируемого усилителя, появлению дополнительных требований к временному селектору, необходимости учета уменьшения амплитуды сигнала в РСЛ.

Анализ волновых процессов, происходящих в РСЛ при прохождении полезного сигнала, весьма сложен. Однако не все его аспекты важны при проектировании УВ. Важнейшим фактором, который необходимо учитывать при проектировании УВ, является то, что сигнал, считываемый с запоминающих элементов, передается по РСЛ с затуханием и задержкой. В случае согласованной нагруженной линии и пренебрежимо малых потерь для всего спектра частот усиливаемых сигналов ослабление полезного сигнала может

Таблица 2.2

Тип ЗУ	Объем ЗУ	Количество разрядов ЗУ	Длительность цикла считывания, мсек	Полный цикл ЗУ, мсек	Волновое сопротивление разрядных цепей R_p , ом	Индуктивность разрядных цепей L , мкГн	Емкость разрядных цепей C , пФ	Величина зарядки в разрядной цепи t_g , мсек	Активное сопротивление разрядных цепей R_a , ом	Время восстановления линии считывания после воздействия разрядного тока записи, мсек	Величина разрядного тока, мА
ЗУ на цилиндрических пленках	512	80	75	150	110	1,0	80	10	6,5	50	10
ЗУ на тонких магнитных пленках	64	56	400	600	30	0,2	160	6	2,0	250	—
Память системы 2D на ферритовых сердечниках диаметром 0,3 мм	8192	72	70	110	105	0,92	83	8,7	3,8	50	330
Память системы 2D на ферритовых сердечниках	4096	—	—	1000	130	2,6	200	25	10,8	—	—
Память системы 3D на ферритовых сердечниках	4096	—	—	1000	120	—	—	25	25,6	—	—
Память системы 2D на ферритовых сердечниках	4096	—	—	1000	170	—	—	25	14,0	—	—

быть получено из выражения [3]

$$U_{\text{вых}} = U_{\text{вх}} e^{R_0 n / 2\rho}, \quad (2.1)$$

где $U_{\text{вх}}$ — напряжение сигнала на входе РСЛ (выходе ЗЭ); $U_{\text{вых}}$ — напряжение сигнала на выходе линии; n — число звеньев обмотки считывания, равное числу магнитных элементов, находящихся на обмотке считывания; ρ — волновое сопротивление линии, $\rho = \sqrt{L_0/C_0}$ (L_0 — индуктивность звена; C_0 — емкость звена); R_0 — активное сопротивление звена.

Задержка полезного сигнала в РСЛ может быть вычислена из известного выражения

$$t_a = n \sqrt{L_0 C_0}. \quad (2.2)$$

В табл. 2.2 приведены ориентировочные данные, характеризующие основные параметры РСЛ некоторых типов ЗУ (по материалам зарубежной печати).

Расчитать ослабление и искажения полезного сигнала в разрядно-считывающих линиях, когда они могут быть представлены как цепи с сосредоточенными параметрами (т. е. при $t_a < t_{\phi}$ считываемого сигнала), нетрудно. Обмотка считывания может представляться в виде индуктивности, а вся цепь «обмотка считывания — усилитель» — как последовательное соединение индуктивности и активного сопротивления. Нахождение выходного напряжения такой цепи для импульсов сколь угодно сложной формы изложено в [4].

2.2. ЛИНЕЙНЫЕ КАСКАДЫ УСИЛИТЕЛЕЙ ВОСПРОИЗВЕДЕНИЯ

Входные цепи

В зависимости от типа ЗУ и конструкции РСЛ способ подключения к ним УВ и соответственно схема его входных цепей могут быть различны. Как правило, применяются два способа организации входных цепей УВ — балансное или небалансное включение.

Балансное включение применяют в тех случаях, когда выведены оба конца РСЛ и оба конца могут быть подведены к УВ. В качестве балансной схемы используется либо схема дифференциального усилителя, либо трансформатор, включенный обычным образом или как режектор. В случае

применения трансформатора последующая схема может быть небалансной.

Небалансное включение применяется в тех случаях, когда выводится один из концов РСЛ, а другой конец нагружен на сопротивление, равное волновому, или коротко замкнут. В качестве небалансной схемы может быть применен обычный каскад на одном транзисторе, включенный как по схеме ОЭ, так и ОБ. Такое включение иногда используется при построении ЗУ небольшого объема.

Наибольшее распространение, вне зависимости от типа ЗУ, получили балансные каскады УВ, которые имеют большой коэффициент усиления, высокую степень подавления синфазных помех, большую температурную стабильность и т. д. Поэтому основное внимание в дальнейшем будет уделено подобным схемам.

Линейные каскады УВ

К линейным каскадам УВ кроме общих требований, связанных с получением необходимого коэффициента усиления и временных характеристик, предъявляется ряд специфических требований. Эти требования, в основном, сводятся к следующему.

1. Существующий на выходе линейных каскадов усилителя уровень, от которого отсчитывается сигнал, должен оставаться неизменным.

2. Усилитель должен восстанавливать свои свойства к приходу очередного сигнала после воздействия помех.

Первое требование обусловлено тем, что линейные каскады УВ связаны, как правило, с амплитудным селектором и изменение уровня, от которого отсчитывается сигнал, может привести к сбою в его работе. Можно указать следующие причины изменения уровня отсчета сигнала. Во-первых, из-за накопления энергии в реактивностях связей и других реактивностях схем линейного усилителя. Во-вторых, из-за дрейфа рабочей точки выходного каскада линейного усилителя при использовании гальванической связи между линейным усилителем и амплитудным селектором.

Остановимся подробнее на влиянии реактивностей связи на работу амплитудного селектора. Для обеспечения нормальной работы амплитудного селектора необходимо, чтобы уровень на его входе, от которого производится отсчет сигналов, оставался неизменным. Это условие выполняется,

если время полного разряда реактивностей связи меньше или равно промежутку времени между окончанием одного сигнала и началом следующего или если на вход УВ поступают знакопеременные сигналы, т. е. когда в спектре рассматриваемых последовательностей сигналов отсутствует постоянная составляющая. Если же в течение некоторого промежутка времени на вход УВ поступают сигналы одной полярности, что является следствием последовательного опроса нелинейных запоминающих элементов, то в течение этого времени в спектре последовательности сигналов может существовать постоянная составляющая и только через некоторое время после прекращения подачи униполярных сигналов происходит восстановление режима работы УВ. Это время будем называть временем восстановления $t_{\text{в}}$.

Во всех видах ЗУ «без разрушения информации» при считывании происходит опрос линейных элементов, т. е. время восстановления будет меньше времени обращения к ЗУ. В тех ЗУ, где происходит разрушение информации в процессе считывания, т. е. происходит опрос нелинейных элементов, в общем случае время восстановления может быть весьма велико. Практически можно считать, что режим восстановления ЗУ заканчивается к моменту достижения постоянной составляющей напряжения на входе УВ величины, равной 0,1 от амплитуды сигнала U_c . Это время будем называть временем установления $t_{\text{у}}$.

При наличии постоянной составляющей в спектре сигналов необходимо выбирать время заряда реактивности в цепи связи $\tau_{\text{зр}}$ много большее времени установления $t_{\text{у}}$. В этом случае смещение уровня отсчета, происходящее по экспоненциальному закону, будет незначительным. Величину $t_{\text{у}}$ можно определить из следующего очевидного выражения:

$$t_{\text{у}} = \frac{10}{U_c} \int_0^{t_{\text{н}}} U_c(t) dt, \quad (2.3)$$

где $t_{\text{н}}$ — время действия сигналов одной полярности или время накопления.

Относительное смещение уровня $\Delta U_{\text{от}}$, от которого производится отсчет, определяется [5] из соотношения

$$\frac{\Delta U_{\text{от}}}{U_c} \leq 0,1 (1 - e^{-t_{\text{н}}/\tau_{\text{зр}}}) \frac{t_{\text{у}}}{\tau_{\text{зр}}} \quad (2.4)$$

при $\tau_{\text{зр}} \gg t_{\text{н}}$.

Реактивности в линейных каскадах УВ накапливают энергию не только при воздействии сигналов, но и при воздействии помех. Этого накопления можно избежать, если запретить поступление помех на УВ, поставив на его входе временной селектор. Однако это возможно только при сравнительно больших уровнях сигналов, поступающих на вход УВ.

Постоянная составляющая может появиться также из-за нелинейности амплитудной характеристики каскадов линейного усилителя, если амплитуда сигналов или помех превышает линейный участок амплитудной характеристики усилителя или если эта характеристика несимметрична для положительных и отрицательных импульсов.

Динамический диапазон линейных каскадов УВ

Одним из важнейших параметров линейных каскадов УВ является величина динамического диапазона. Обычно под динамическим диапазоном D линейных усилителей понимают отношение максимального входного сигнала, который ограничен линейной частью амплитудной характеристики, к его минимальной величине, ограниченной уровнем собственных шумов усилителя.

Как отмечалось выше, в УВ выход линейных каскадов связан, как правило, со входом амплитудного селектора. Поэтому при проектировании УВ интересует не столько величина D , сколько величина D^* , которая показывает, во сколько раз величина максимального неискаженного выходного сигнала линейных каскадов превышает порог срабатывания амплитудного селектора:

$$D^* = U_{\text{вых макс}} / U_{\text{пор}} \quad (2.5)$$

Под порогом срабатывания амплитудного селектора понимается такое минимальное напряжение на его входе, при котором происходит его устойчивое срабатывание. Порог срабатывания амплитудного селектора, приведенный ко входу усилителя, называется порогом срабатывания УВ. Напряжение, при котором нелинейные элементы амплитудного селектора уверенно различают сигнал, зависит от характеристик нелинейного элемента и их разброса. Очевидно что наилучшие результаты получаются в схемах амплитудных селекторов, в которых в качестве элемента селекции

используются полупроводниковые диоды и транзисторы, рабочая точка которых находится на участке максимальной крутизны характеристики.

Известно, что максимальная величина крутизны входной характеристики диодов равна дифференциальной проводимости перехода, а транзисторов — дифференциальной проводимости эмиттерного перехода:

$$1/r_d = (I + I_0)/\Phi_T, \quad (2.6)$$

где r_d — дифференциальное сопротивление перехода; $\Phi_T = kT_K/q$ — температурный потенциал; k — постоянная Больцмана; T_K — температура в градусах Кельвина; q — заряд электрона; I_0 — обратный ток перехода; I — ток, протекающий через переход.

Разброс напряжения срабатывания амплитудного селектора определяется изменением величины r_d при изменении температуры и изменениями параметров схемы, определяющих величину r_d . Диапазон срабатывания, следовательно, определяется максимальной и минимальной величинами r_d , при которых возможно срабатывание амплитудного селектора. Эти величины соответственно равны

$$r_{d \text{ макс}} = \frac{\Phi_{T \text{ макс}}}{I_{\text{мин}} + I_{0 \text{ мин}}} \frac{1}{1 + \delta_{\text{сх}}}, \quad (2.7)$$

$$r_{d \text{ мин}} = \frac{\Phi_{T \text{ мин}}}{I_{\text{макс}} + I_{0 \text{ макс}}} \frac{1}{1 - \delta_{\text{сх}}},$$

где $\delta_{\text{сх}}$ — относительное изменение параметров схемы, определяющих величину r_d ; $I_{\text{мин}}$, $I_{\text{макс}}$ — токи, протекающие через диод или эмиттерный переход транзистора, соответствующие границам диапазона срабатывания.

Ток, протекающий через диод, определяется выражением [6]

$$I = I_0 e^{\lambda T^\circ} (e^{U/\Phi_T} - 1), \quad (2.8)$$

где U — напряжение на переходе; T° — температура в градусах Цельсия; λ — коэффициент, определяющий температурную зависимость обратного тока I_0 и равный для германиевых приборов 0,09—0,05 1/град, а для кремниевых приборов 0,13—0,07 1/град [6].

Из (2.7) и (2.8) получаем выражение, позволяющее оценить величину разброса напряжения срабатывания

амплитудного селектора:

$$\Delta U = \varphi_{T \text{ ср}} \left[\lambda \Delta T^\circ + \ln \frac{1 + \delta_{\text{сх}}}{1 - \delta_{\text{сх}}} \frac{1 + (\Delta \varphi_T / \varphi_{T \text{ ср}})}{1 - (\Delta \varphi_T / \varphi_{T \text{ ср}})} \right] \times \\ \times \left[1 - \left(\frac{\Delta \varphi_T}{\varphi_{T \text{ ср}}} \right)^2 \right] - 2U \frac{\Delta \varphi_T}{\varphi_{T \text{ ср}}}, \quad (2.9)$$

где ΔT° — интервал изменения температур; $\Delta \varphi_T$ — изменение φ_T в температурном диапазоне; $\varphi_{T \text{ ср}}$ — температурный потенциал, соответствующий средней температуре рабочего температурного диапазона и равный

$$\varphi_{T \text{ ср}} \approx 26 \left(1 + \frac{T_{\text{ср}}^\circ - 20}{300} \right), \text{ мВ}, \quad (2.10)$$

$$\Delta \varphi_T / \varphi_{T \text{ ср}} = \Delta T_{\text{ср}}^\circ / 2T_{\text{ср}}^\circ K,$$

$T_{\text{ср}}^\circ$ и $T_{\text{срК}}^\circ$ — температуры, соответствующие середине температурного диапазона в градусах Цельсия и градусах Кельвина соответственно; U — средняя величина напряжения срабатывания амплитудного селектора, равная напряжению на p - n переходе. Можно показать, что второе слагаемое в уравнении (2.9) всегда много меньше первого; им, а также величиной $(\Delta \varphi_T / \varphi_{T \text{ ср}})^2$ можно пренебречь. В результате уравнение (2.9) упрощается и принимает вид

$$\Delta U = \varphi_{T \text{ ср}} \left[\lambda \Delta T^\circ + \ln \frac{1 + \delta_{\text{сх}}}{1 - \delta_{\text{сх}}} \frac{1 + (\Delta \varphi_T / \varphi_{T \text{ ср}})}{1 - (\Delta \varphi_T / \varphi_{T \text{ ср}})} \right]. \quad (2.11)$$

Выражение (2.11) получено в предположении полного отсутствия технологического разброса параметров диодов или транзисторов либо наличия индивидуальной подстройки схемы для каждого из приборов. Если подстройка схемы не производится, то к полученной величине разброса диапазона срабатывания необходимо добавить разброс, определяемый неидентичностью полупроводниковых приборов, который равен

$$\Delta U_T = \varphi_{T \text{ ср}} \ln \left(1 + \frac{\Delta I_0}{I_0 \text{ ср}} \right), \quad (2.12)$$

где ΔI_0 — технологический разброс величины I_0 от прибора к прибору.

Величина ΔU_T для разных типов полупроводниковых приборов различна и лежит в пределах от 50 до 300 мВ. Для диапазона температур $\Delta T^\circ = 100^\circ \text{C}$ расчетная величина ΔU без учета технологического разброса приборов составляет примерно 300 мВ. Практические результаты

могут получаться несколько лучшими, в частности, потому, что величина λ уменьшается с увеличением температуры.

Для нормального функционирования тракта воспроизведения информации необходимо, чтобы разброс величины напряжения срабатывания амплитудного селектора был меньше разности минимальной амплитуды сигнала и максимальной амплитуды помехи, т. е.

$$\Delta U \leq U_c(1 - \delta_c) - \sigma n, \quad (2.13)$$

где δ_c — относительное изменение амплитуды сигнала; σ — корень квадратный из дисперсии амплитуды помехи, совпадающей по времени с сигналом (эффективное напряжение помехи); n — коэффициент, величина которого определяется допустимой вероятностью ошибки в приеме сигнала. Отсюда относительная величина разброса напряжения срабатывания имеет вид

$$\frac{\Delta U}{U_c} \leq \left[(1 - \delta_c) - \frac{n}{p} \right], \quad (2.14)$$

где $p = U_c/\sigma$ — отношение сигнал/помеха; $\delta_c = 0,2 \div 0,4$, а отношение $n/p = 0,2 \div 0,35$. Эти данные обусловлены допусками на разбраковку запоминающих элементов блока памяти и получены в результате разработки различных типов ЗУ.

Из (2.14) определим значение минимальной амплитуды сигнала. Принимая $\Delta U = 300$ мв, $\delta_c = 0,25$, $n/p = 0,25$,

$$U_{\text{пор макс}} = U_{\text{с мин}} = \frac{\Delta U}{(1 - \delta_c) - (n/p)} = 600 \text{ мв}. \quad (2.15)$$

Теперь определим максимальную величину неискаженного сигнала, которую можно получить с выхода линейных каскадов усилителя. Рассматриваем идеализированный случай, когда инерционностью транзисторов можно пренебречь, а напряжение пробоя коллекторного перехода безгранично велико. Если не учитывать остаточное напряжение на транзисторе и считать, что входной сигнал знакопеременный, то максимальное напряжение неискаженного выходного сигнала равно половине напряжения питания коллектора. Спротивление коллекторной нагрузки для этого случая равно

$$R_k = U_k^2 / P_k,$$

где U_k — напряжение на коллекторе; P_k — мощность, рассеиваемая на коллекторе.

Длительность фронта нарастания напряжения на коллекторе равна

$$t_{\phi} = 2,2R_{\kappa}C_{\text{н}},$$

где $C_{\text{н}}$ — суммарная емкость, состоящая из емкости корпуса и теплоотвода транзистора относительно земли, входной емкости амплитудного селектора и емкости монтажа. Отсюда получаем, что

$$U_{\kappa} = \sqrt{P_{\kappa}t_{\phi}/2,2C_{\text{н}}}. \quad (2.16)$$

Если учитывать только емкость корпуса транзистора и его теплоотвода относительно земли, то отношение $P_{\kappa}/C_{\text{н}}$ будет примерно величиной постоянной и зависящей только от предельно допустимой температуры перехода транзистора и температуры окружающей среды. При температуре окружающей среды $+70^{\circ}\text{C}$ отношение $P_{\kappa}/C_{\text{н}}$ для германиевых транзисторов равно примерно 5 мвт/нф , а для кремниевых — примерно 15 мвт/нф . Отсюда, для кремниевых транзисторов при длительности фронта не более $0,1 \text{ мксек}$ $U_{\kappa \text{ макс}} \approx 26 \text{ в}$. Практически же инерционность транзисторов, ограничение предельно допустимого коллекторного напряжения и невозможность использования трансформаторов в быстродействующих схемах из-за индуктивностей рассеяния и межвитковых емкостей приводят к тому, что предельная величина неискаженного сигнала на выходе усилителя получается значительно меньше (порядка 10 в).

Таким образом, теоретически возможный динамический диапазон при $U_{\kappa} = 26 \text{ в}$ и $U_{\text{пор}} = 600 \text{ мв}$ будет равен 43 , а практические величины динамических диапазонов лежат в пределах $10-25$.

Выбор величины постоянной времени цепи с реактивностью связи

Чтобы исключить влияние смещения уровня, от которого происходит отсчет сигнала при воздействии на вход УВ сигналов (помех) одной полярности, постоянная времени цепи с реактивностью связи должна быть много больше времени накопления (для МОЗУ объемом 4096 слов с временем обращения $4,5 \text{ мксек}$ на тороидальных сердечниках время накопления может составить $18,5 \text{ мсек}$).

Смещение уровня отсчета приводит к увеличению вероятности ошибки в приеме информации, поэтому допустимая величина смещения уровня и соответственно необходимая

постоянная времени могут быть рассчитаны только исходя из допустимой величины вероятности ошибки в приеме информации.

Ошибка может быть двух типов. Во-первых, из-за срабатывания амплитудного селектора от помех при отсутствии сигнала. Во-вторых, из-за несрабатывания амплитудного селектора при наличии сигнала из-за того, что помехи вычитаются из полезного сигнала. Суммарная вероятность ошибки равна

$$P_{\text{ош}} = P_1 P_{\text{ош}1} + P_0 P_{\text{ош}0}, \quad (2.17)$$

где P_1 и P_0 — априорные вероятности появления сигналов единицы и нуля; $P_{\text{ош}1}$ и $P_{\text{ош}0}$ — вероятности ошибок при приеме сигналов единицы и нуля.

Поскольку тракт воспроизведения линеен и имеет широкую полосу пропускания, то можно считать, что распределения плотностей помехи как при наличии сигнала, так и при его отсутствии отличаются только положениями центров распределения [7]. Для этого случая, если принять априорные вероятности P_1 и P_0 равными 0,5, минимальная величина ошибки получается при напряжении срабатывания амплитудного селектора, равном половине напряжения сигнала. Вероятность же ошибки при оптимальном пороге срабатывания равна

$$P_{\text{ош}} = P_{\text{ош}1} = P_{\text{ош}0}. \quad (2.18)$$

Если принять закон распределения плотности вероятности помехи нормальным, то

$$\begin{aligned} P_{\text{ош}} &= 0,5 \left\{ 1 - \Phi \left[\frac{U_c (1 - \delta_c) - \Delta U}{2\sigma} \right] \right\} = \\ &= 0,5 \left[1 - \Phi \left(\frac{n}{2} \right) \right], \end{aligned} \quad (2.19)$$

где $\Phi(x) = \frac{2}{\sqrt{2\pi}} \int_0^x e^{-t^2/2} dt$ — интеграл вероятности.

Из этой формулы можно получить величину n , используемую в (2.13).

Величина дисперсии помехи σ^2 зависит от многих факторов, но в случае, если помеха определяется напряжением, индуцируемым на шине считывания полувывбранными сердечниками, величина дисперсии приближенно равна одной четверти сигнала разрушенного нуля, установленного допуском на разбраковку ферритовых сердечников.

Смещение уровня отсчета эквивалентно изменению напряжения срабатывания амплитудного селектора относительно оптимального. При этом вероятность ошибки увеличивается и будет равна

$$P_{\text{ош}}(\Delta U) = 0,25 \left[1 - \Phi \left(\frac{n}{2} - \frac{\Delta U}{4\sigma} \right) \right] + \\ + 0,25 \left[1 - \Phi \left(\frac{n}{2} + \frac{\Delta U}{4\sigma} \right) \right]. \quad (2.20)$$

При малых величинах $P_{\text{ош}}(\Delta U)$ последнее соотношение можно упростить, используя функцию, экстраполирующую $\Phi(x) \approx \sqrt{1 - e^{-2x^2}}$. Разлагая функцию экстраполяции в ряд $\sqrt{1 - e^{-2x^2}} \approx 1 - 0,5e^{-2x^2}$ и учитывая, что $n\Delta U/4\sigma \approx \Delta U^2/8\sigma^2$, получаем

$$P_{\text{ош}}(\Delta U) \approx 0,5P_{\text{ош}}(e^{\Delta U n/\sigma} + 1) \approx \\ \approx 0,5P_{\text{ош}}[(0,25/P_{\text{ош}})^{a\Delta U/U_c} + 1], \quad (2.21)$$

где

$$a = \frac{U_c}{U_c(1-\delta_c) - \Delta U} = \frac{p}{n}, \quad \frac{1}{\sigma n} = \frac{a}{U_c}.$$

Из этого уравнения при заданной вероятности ошибки можно подсчитать допустимое смещение уровня отсчета. Удобно для расчетов задаваться отношением $\kappa = P_{\text{ош}}(\Delta U)/P_{\text{ош}}$, которое показывает, во сколько раз вероятность сбоя для усилителя с изменяющимся уровнем больше, чем вероятность сбоя для усилителя, у которого уровень отсчета не меняется.

По допустимому смещению уровня отсчета с помощью соотношения (2.21) можно подсчитать необходимую величину постоянной времени заряда реактивности связи. Для ЗУ больших объемов необходимая постоянная времени обычно получается чрезмерно большой. Однако такая постоянная времени необходима лишь в том случае, если при каждом обращении получают униполярные импульсы, число которых равно информационному объему ЗУ. Ясно, что вероятность такого события очень мала и даже если в этом случае смещение уровня отсчета приводит к резкому увеличению вероятности ошибки, то на общую вероятность ошибки это существенно не повлияет.

Если постоянная времени цепи заряда реактивности связи $\tau_{\text{вр}}$ меньше времени накопления, то смещение уровня

равно средней величине напряжения, взятой за время порядка $2,2\tau_{ар}$. Рассмотрим вероятность появления средних значений напряжения сигнала в зависимости от кода для МОЗУ, работающего по принципу совпадения полупериодов. В течение одного периода обращения возможны семь кодовых комбинаций на шине считывания:

1. Положительный и отрицательный импульсы.
2. Отрицательный и положительный импульсы.
3. Отрицательный импульс, отсутствие импульса.
4. Положительный импульс, отсутствие импульса.
5. Отсутствие импульса, положительный импульс.
6. Отсутствие импульса, отрицательный импульс.
7. Отсутствие импульсов.

Все события равновероятны и, следовательно, вероятность появления каждого из них равна $1/7$. Смещение уровня могут дать повторяющиеся кодовые комбинации 3 и 6 или 4 и 5. В зависимости от того, сколько раз они повторяются в течение времени $2,2\tau_{ар}$, получается то или иное среднее значение напряжения. Таким образом, задача сводится к определению вероятности получения одних и тех же значений при повторных воздействиях, количество которых m равно количеству периодов обращений в течение времени $2,2\tau_{ар}$. Для расчета можно воспользоваться формулой Стирлинга [8], которая для рассматриваемого случая дает величины вероятностей в виде

$$P_{k, m} = \frac{0,63}{\sqrt{m}} e^{-x^2/2}, \quad (2.22)$$

где $x = \frac{k - 0,286m}{0,63\sqrt{m}}$; $m = \frac{2,2\tau_{ар}}{T_0}$; k — число импульсов, дающих ненулевое среднее значение сигнала за время $2,2\tau_{ар}$.

Вероятность ошибки будет равна

$$P_{ош}(m) = P_{ош}(\Delta U = 0) \left[1 - \sum_{k=1}^{k=m} P_{k, m} \right] + \sum_{k=1}^{k=m} P_{k, m} P_{ош}[\Delta U(k)]. \quad (2.23)$$

При $m > 10$ все значения $P_{k, m}$, кроме значений при $k = 0,286$, можно считать равными нулю. В этом случае уравнение существенно упрощается:

$$P_{ош}(m) = P_{0,286m} P_{ош}[\Delta U(0,286m)] + P_{ош}(\Delta U = 0), \quad (2.24)$$

где $\Delta U(0,286m) = \frac{0,286}{T_0} \int_0^{t_{\text{н}}} U(t) dt$, T_0 — время обращения к ЗУ.

Если считать форму сигнала колоколообразной, то

$$\int_0^{t_{\text{н}}} U(t) dt \approx U_{\text{с}} t_{\text{н}} / 1,67, \quad (2.25)$$

здесь $t_{\text{н}}$ — длительность сигнала на уровне 0,1 от $U_{\text{макс}}$. Соответственно

$$\Delta U(0,286m) \approx \frac{U_{\text{с}}}{5,8} \frac{t_{\text{н}}}{T_0}. \quad (2.26)$$

Используя это соотношение, а также соотношения (2.21), (2.22), (2.24), получаем

$$P_{\text{ош}}(m) \approx P_{\text{ош}} \left[\frac{(0,25/P_{\text{ош}})^{0,17at_{\text{н}}/T_0} + 1}{3,2 \sqrt{m}} + 1 \right]. \quad (2.27)$$

Усилитель не должен быть причиной возрастания вероятности ошибки, поэтому $P_{\text{ош}}(m)$ и $P_{\text{ош}}$ не должны существенно отличаться. Приняв $P_{\text{ош}}(m) = 1,2P_{\text{ош}}$ получим, что постоянная времени заряда реактивности связи

$$\tau_{\text{вр}} \geq \frac{T_0}{0,8} \left(\frac{0,25}{P_{\text{ош}}} \right)^{0,34at_{\text{н}}/T}. \quad (2.28)$$

Например, если $t_{\text{н}} = 0,8$ мксек, $T_0 = 4,5$ мксек, $a \approx 2$, $P_{\text{ош}} = 10^{-10}$, что соответствует в данном случае одному сбою за 12,5 час работы, то $\tau_{\text{вр}}$ достаточно иметь бóльшим 120 мксек.

Очевидно, что для получения требуемой достаточно большой постоянной времени удобно на входе усилителя использовать трансформатор. С помощью входного трансформатора можно легко существенно ослабить синфазную помеху; трансформатор позволяет повысить коэффициент усиления УВ по напряжению, и, кроме того, поскольку активное сопротивление шины считывания обычно очень мало, нетрудно получить значительную постоянную времени заряда входного трансформатора. Однако в ЗУ, использующем нелинейные магнитные элементы, или, иными словами, когда помеха или сигнал не имеет определенного времени восстановления, входной трансформатор может

быть причиной нарушения работы ЗУ из-за накопления тока намагничивания во входном трансформаторе.

Положим сопротивление шины считывания по постоянному току равным нулю. Тогда э. д. с. наводимая нелинейными элементами на шине считывания, будет равна напряжению на первичной обмотке входного трансформатора, следовательно,

$$\frac{d\psi}{dt} = L_{\mu} \frac{dI_{\mu}}{dt}, \quad (2.29)$$

где L_{μ} — индуктивность первичной обмотки входного трансформатора; I_{μ} — ток намагничивания первичной обмотки входного трансформатора; ψ — потокосцепление нелинейного элемента с шиной считывания.

Интегрируя это выражение по времени, в течение которого с шины считывания могут идти униполярные сигналы, получим величину, до которой может нарасти ток намагничивания

$$I_{\mu \text{ макс}} = \Delta\psi N / L_{\mu}, \quad (2.30)$$

где N — число униполярных сигналов, обычно равное информационному объему ЗУ.

В тех случаях, когда приведенный выше расчет дает недопустимо большие величины тока намагничивания, необходимо либо увеличить индуктивность намагничивания входного трансформатора, либо секционировать обмотку считывания с целью уменьшения ее индуктивности. В противном случае может возникнуть недопустимое смещение уровня отсчета. В заключение отметим, что применение входных трансформаторов, особенно в целях повышения коэффициента усиления, возможно только для относительно медленно действующих ЗУ с циклом обращения более 1,0 мксек.

Специальные меры, позволяющие уменьшить величину смещения уровня отсчета

Использование усилителя постоянного тока

При использовании усилителя постоянного тока в линейных каскадах УВ смещение уровня отсчета вызывается дрейфом рабочей точки выходного каскада усилителя. В используемой обычно балансной схеме, подоб-

упростить:

$$I_{K1} \approx I_{\beta 01} e^{(U_{\beta 0} + \Delta U')/\Phi_T}, \quad I_{K2} \approx I_{\beta 02} e^{U_{\beta 0}/\Phi_T}. \quad (2.32)$$

При температуре, соответствующей середине температурного диапазона, токи коллекторов балансируются напряжением $\Delta U'$. Если принять температурный ход зависимости $I_{\beta 01}$ и $I_{\beta 02}$ одинаковым, то из (2.32) получаем

$$\frac{\Delta I_K}{I_K} = e^{\frac{\Delta U'}{\Phi_T} \left(\frac{1}{\Phi_T} - \frac{1}{\Phi_{T \text{ ср}}} \right)} - 1 \approx e^{\frac{\Delta U'}{\Phi_{T \text{ ср}}} \frac{\Delta \Phi_T}{\Phi_{T \text{ ср}}}} - 1, \quad (2.33)$$

при $e^{\frac{\Delta U'}{\Phi_{T \text{ ср}}} = I_{\beta 02}/I_{\beta 01}}$ имеем

$$\frac{\Delta I_K}{I_K} = \left(\frac{I_{\beta 02}}{I_{\beta 01}} \right)^{\Delta \Phi_T / \Phi_{T \text{ ср}}} - 1. \quad (2.34)$$

Коэффициент усиления по напряжению каскада, изображенного на рис. 2.1, с учетом сделанных выше допущений равен

$$K_U = R_K / r_e = R_K I_{\beta} / \Phi_T \approx R_K I_K / \Phi_T, \quad (2.35)$$

где r_e — дифференциальное сопротивление эмиттера транзистора.

Изменение выходного напряжения равняется $\Delta I_K R_K$. Следовательно, дрейф выходного напряжения, приведенный ко входу, будет равен

$$U_{\text{др вх}} = \frac{\Delta I_K R_K}{K_U} = \Phi_{T \text{ ср}} \left[\left(\frac{I_{\beta 02}}{I_{\beta 01}} \right)^{\Delta \Phi_T / \Phi_{T \text{ ср}}} - 1 \right], \quad (2.36)$$

где $\Delta \Phi_T / \Phi_{T \text{ ср}} = \Delta T^\circ / 2T^\circ_{K \text{ ср}}$.

Величина $e^{\frac{\Delta U'}{\Phi_{T \text{ ср}}} = I_{\beta 02}/I_{\beta 01}}$ равна отношению эмиттерных токов, получаемых для разных транзисторов при одном и том же напряжении между базой и эмиттером. Для разных типов транзисторов это отношение обычно лежит в пределах от 2 до 5. В температурном диапазоне 100°С и отношении токов эмиттерных переходов, равном 3, расчетный дрейф нуля, приведенный ко входу, получается примерно равным $\pm 6,0$ мВ. Практические результаты получаются хуже из-за неодинакового температурного хода зависимостей $I_{\beta 0}(T^\circ)$.

Использование в качестве реактивности связи короткозамкнутой длинной линии

Как известно, сопротивление длинной линии, короткозамкнутой на конце, в течение двойного времени пробега, т. е. в течение времени, пока волна распространяется

от начала линии до ее конца (линия заряжается), равно волновому сопротивлению ρ . Если линия включена через сопротивление, равное ее волновому сопротивлению, то через время двойного пробега волны $2t_a$ ее сопротивление становится равным нулю. Следовательно, длительность сигнала, пропускаемого такой системой, не может быть больше времени двойного пробега волны через линию. После окончания входного сигнала линия разряжается. Время ее разряда также равно $2t_a$. Поэтому, если промежуток времени между окончанием одного сигнала и началом

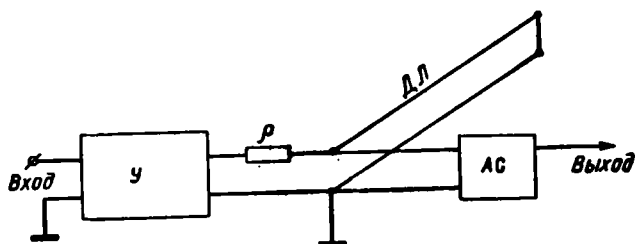


Рис. 2.2. Пример использования длинной линии в качестве реактивности связи между усилителем и амплитудным селектором.
У — усилитель, АС — амплитудный селектор, ДЛ — длинная линия.

следующего превышает $2t_a$, энергия на линии не накапливается и смещения уровня отсчета не происходит.

При использовании длинной линии в качестве реактивности связи, как это показано на рис. 2.2, необходимо иметь в виду, что реакция линии от помехи, действовавшей в промежуток времени от $2t_a$ до $2t_a - t_n$ перед приходом сигнала, суммируется с сигналом. Это означает, что использование длинной линии не всегда возможно и, во всяком случае, для каждой временной диаграммы работы ЗУ требуется строго определенная величина t_a .

Линии с распределенными параметрами обычно обладают большими габаритами и на практике используются искусственные длинные линии в виде многосвязных фильтров, которые имеют ограниченную полосу пропускания и не могут быть точно согласованы в широком диапазоне частот. Это ухудшает полосу пропускания усилителя, а на сигнале и после его окончания появляются выбросы и осцилляции. Амплитуда этих выбросов и осцилляций обычно не превышает 10—15% амплитуды сигнала и поэтому

они не имеют особого значения при постановке искусственной длинной линии в выходном каскаде усилителя. При использовании искусственной длинной линии в качестве реактивности связи в выходном каскаде смещение уровня в предварительных каскадах усилителя не играет роли, если оно не происходит слишком быстро (для этого постоянную времени реактивности связи предварительного каскада усилителя необходимо выбирать много больше $2t_3$) и если это смещение не выводит каскады из линейного режима. Лучше всего использовать непосредственную связь между предварительным и окончательным усилителем. Однако в этом случае чувствительность усилителя ограничена такой величиной дрейфа рабочей точки, которая еще не выводит усилитель из линейного режима. Следовательно,

$$U_{\kappa} - K_U U_c \gg K_U U_{\text{др вх}}.$$

Отсюда

$$U_c \gg \frac{U_{\text{др вх}}}{\frac{D^*}{2} - 1}, \quad (2.37)$$

где $D^* = 2U_{\kappa}/K_U U_{c \text{ мин}}$ — динамический диапазон усилителя.

Рассмотрим случай, когда применена сосредоточенная реактивная связь между предварительным и окончательным каскадами линейного усилителя. При этом необходимо, чтобы помехи, амплитуда которых значительно превышает амплитуду сигнала, не смещали рабочую точку усилителя в нелинейную область. Смещения не произойдет, если предварительный усилитель работает в линейном режиме, а постоянная времени цепи с реактивностью связи достаточно велика.

Допустимое смещение уровня, от которого происходит отсчет, в этом случае определяется величиной

$$\Delta U_{\text{от}} = U_c K_{U1} K_{U2} / \left(\frac{D_2^*}{2} - 1 \right), \quad (2.38)$$

где D_2^* — динамический диапазон окончательного каскада усилителя; K_{U1} — коэффициент усиления предварительного каскада усилителя.

Отношение допустимой амплитуды помехи на входе к величине входного сигнала должно быть меньше или равно $K_{U2} D_2^*$, если считать, что каскады идентичны. Максимально возможная величина коэффициента усиления окончательного каскада K_{U2} определяется дрейфом рабочей точки

усилителя

$$K_{U2} \leq \Delta U_{от} \left(\frac{D_2^*}{2} - 1 \right) / U_{вх2}, \quad (2.39)$$

где $U_{вх2}$ — напряжение сигнала на входе окончного каскада.

При больших отношениях амплитуды помехи к амплитуде сигнала предъявляются более жесткие требования к допустимому смещению уровня на входе окончного каскада. Эти требования фактически можно удовлетворить лишь в том случае, если время восстановления от помехи невелико.

Если из-за нелинейных искажений в первом каскаде усилителя или из-за недостаточной постоянной времени цепи с реактивностью связи между первыми каскадами и окончным каскадом усилителя окончный каскад может быть введен в нелинейный режим, то напряжение на выходе первых каскадов усилителя надо ограничить на минимально возможном уровне. Тогда смещение уровня, по крайней мере, будет минимально и восстановление свойств усилителя от воздействия импульсов помех произойдет за меньший промежуток времени.

Рассмотрим случай, когда путем ограничения напряжения на выходе первого каскада усилителя удается предотвратить смещение рабочей точки окончного усилителя в нелинейный режим. Допустимая величина смещения уровня на входе окончного каскада, очевидно, должна быть меньше отношения напряжения на его коллекторе к коэффициенту усиления. Величина смещения уровня должна быть меньше или равна уровню ограничения первого каскада, деленному на скважность помехи, т. е. на отношение минимального периода следования помех к их длительности Q_n . Таким образом, величина напряжения на коллекторе первого каскада должна удовлетворять неравенству

$$U_{к1} < U_{к2} / Q_n K_{U2}. \quad (2.40)$$

Но в этом случае величина дрейфа накладывает ограничение на величину коэффициента усиления первого каскада усиления. Используя все эти соображения, получаем необходимую чувствительность, т. е. минимальную амплитуду сигнала, обеспечивающую устойчивую работу усилителя

$$U_c \geq U_{др\ вх} / \left(\frac{D_2^*}{2} - 1 \right) Q_n. \quad (2.41)$$

Сравнивая это соотношение с соотношением (2.37), нетрудно видеть, что применение ограничения в предвари-

Тельном усилителе дает положительный эффект, только если Q_n достаточно велико. Если помеха знакопеременная, то Q_n определяется только несимметрией положительных и отрицательных напряжений, а также несимметрией уровня ограничения сверху и снизу. В этом случае ограничение напряжения предварительного усилителя особенно эффективно. Следует специально предупредить, что ограничители эффективны только в тех случаях, если из-за них не становятся нелинейными постоянные времени заряда реактивностей связей. Поэтому, в частности, не эффективны ограничители «закорачивающего» действия, включаемые через трансформатор.

Для быстреего восстановления усилительных свойств усилителя, если рабочая точка оконечного каскада все же смещается в нелинейную область, постоянная времени заряда реактивности связи между предварительным и оконечным каскадом усилителя должна быть минимальна. Использование в качестве этой реактивности искусственных длинных линий особого эффекта не дает, так как осцилляции и выбросы после окончания импульса, получаемые из-за неидеального согласования, усиливаются оконечным усилителем и становятся на выходе соизмеримыми с сигналом. Осцилляции затухают за время, примерно равное удвоенному времени задержки. Поэтому время восстановления свойств усилителя вместо теоретически возможной величины, равной длительности импульса сигнала, становится равным удвоенной или утроенной длительности сигнала. Такого же порядка время восстановления можно получить и при использовании сосредоточенных реактивностей связей.

Использование управляемых ключей

Управляемые ключи целесообразно использовать в схемах, где в качестве реактивности связи применена емкость. Такой метод уменьшения влияния смещения уровня, по существу, представляет собой схему с мгновенной привязкой уровня отсчета. Функциональная схема усилителя с управляемым ключом приведена на рис. 2.3, а одна из возможных схем — на рис. 2.4.

В момент действия сигнала на входе линейного усилителя (ЛУ) управляемый ключ (УК) разомкнут. После окончания сигнала его замыкают. Пока управляемый ключ замкнут, напряжение на вход амплитудного селектора (АС)

не поступает. Таким образом, управляемый ключ осуществляет также функцию временного селектирования. Постоянная времени заряда емкости связи при замкнутом промежутка времени должна быть в несколько раз меньше промежутка времени между окончанием действия сигнала или помехи и приходом следующего сигнала. В этом случае к моменту прихода сигнала емкость связи успеет разрядиться и уровень отсчета будет восстановлен. Однако следует учитывать, что если в течение времени, пока управляемый ключ замкнут, на входе усилителя действует помеха,

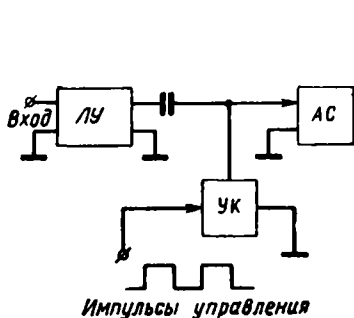


Рис. 2.3. Функциональная схема усилителя с управляемым ключом.

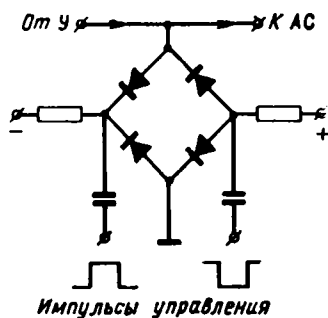


Рис. 2.4. Управляемый ключ.

то емкость связи быстро заряжается до напряжения, равного амплитуде этой помехи. Если размыкание управляемого ключа произойдет сразу же после окончания действия помехи, прежде чем емкость связи разрядится, то после замыкания на входе амплитудного селектора появится напряжение, величина которого равна амплитуде помехи.

Это обстоятельство является основным недостатком управляемого ключа, ограничивающим его применение в тех ЗУ, у которых импульс помехи может поступать на вход усилителя непосредственно перед сигналом. Постоянная времени заряда емкости связи при разомкнутом ключе должна быть в 3—5 раз больше длительности сигнала. С другой стороны, когда ключ замкнут, постоянная времени должна быть в 3—5 раз больше промежутка времени между окончанием действия помехи и началом сигнала $t_{пс}$. Отсюда возникает требование

$$\frac{R'_r}{R'_n + R'_r} \leq \frac{t_{пс}}{t_n}, \quad (2.42)$$

где R'_r — эквивалентное сопротивление, равное выходному сопротивлению линейного усилителя плюс сопротивление замкнутого ключа; $R'_н$ — эквивалентное сопротивление параллельно включенных амплитудного селектора и разомкнутого ключа.

Практически удается обеспечить отношение $R'_r/(R'_н + R'_r)$ не менее 0,05. Отсюда отношение $t_w/t_{пс}$ можно получить не более чем 20, что удовлетворительно для любых типов ЗУ. Однако для обеспечения такого отношения $t_w/t_{пс}$ необходимы специальные типы линейных усилителей с малым выходным сопротивлением.

Если схема ключа не сбалансирована, то при переключениях на входе амплитудного селектора появляется пьедестал, величина которого определяется разбросом характеристик нелинейных элементов. Величина пьедестала одного порядка с величиной дрейфа, приведенного ко входу усилителя постоянного тока, так как ключи строятся на тех же полупроводниковых приборах.

Если требуемая чувствительность линейного усилителя вынуждает применить еще один каскад усиления и при этом использовать вторую реактивность связи, то возникают проблемы, подобные описанным ранее. Следует отметить, что применение второго управляемого ключа для восстановления реактивности связи между предварительным и окончательными каскадами усилителя из-за наличия пьедестала никакого эффекта по сравнению с усилителем постоянного тока не дает, не говоря уже о том, что в этом случае первый ключ на определенное время должен размыкаться раньше чем второй, что резко усложняет схему управления.

Иногда управляемые ключи включают через понижающий трансформатор, чтобы понизить величину пьедестала. Однако если требуемое быстродействие усилителя позволяет использовать трансформатор, то более рационально поставить его на входе и тем самым увеличить допустимую с точки зрения смещения уровня чувствительность усилителя.

Из анализа причин, вызывающих смещение уровня отсчета, и мер, позволяющих устранить это явление, можно дать следующие рекомендации по конструированию линейных каскадов усилителя.

1. Необходимо стремиться к использованию минимального количества реактивностей связей.

Если $U_c \gg U_{др\text{ вх}}$ (2.36), то можно использовать усилитель постоянного тока. В противном случае необходимо применить усилитель с реактивностями связи.

Использование входного трансформатора во всех случаях позволяет повысить чувствительность усилителя в коэффициент трансформации раз. При этом входной импеданс первого каскада усилителя должен быть не менее волнового сопротивления шины считывания, приведенного ко вторичной обмотке трансформатора.

2. При наличии синфазной помехи на входе усилителя должно быть вычитающее устройство.

3. Когда помеха превышает динамический диапазон усилителя, каскады, в которых возможна перегрузка, должны быть защищены от перехода транзистора в режим насыщения. Для этого применяются нелинейные отрицательные обратные связи по току и напряжению, а также ограничители уровня коллекторного напряжения.

Если связь предыдущих каскадов усилителя с каскадом, испытывающим перегрузку, непосредственная, можно использовать любой из вышеперечисленных способов, уменьшающих величину смещения уровня отсчета. Если же связь между каскадами осуществляется с помощью реактивностей, то необходимо позаботиться о том, чтобы при перегрузках постоянная времени заряда реактивности связи не увеличивалась. Для этого, в частности, можно при трансформаторной связи между каскадами использовать нелинейную отрицательную обратную связь по напряжению.

4. Управляемые ключи и искусственные длинные линии целесообразно использовать только в выходных каскадах усилителя.

5. Если амплитуда дифференциальной помехи не превосходит динамический диапазон усилителя, а ее среднее значение за период обращения меньше среднего значения напряжения сигнала за время его действия, то целесообразно применять сосредоточенные емкости связи, причем постоянные времени цепей связи должны быть выбраны максимально большими.

6. Если дифференциальная помеха превосходит динамический диапазон и необходимо использование реактивности связи, то при применении на выходе искусственных длинных линий или управляемых ключей удастся добиться отсутствия смещения уровня или потери чувствительности

усилителя после воздействия помех в следующих двух случаях:

1) помеха обуславливает определенное время восстановления и соотношение помеха/сигнал не превосходит величины

$$U_{\text{пом доп}}/U_{\text{с мин}} \leq K_{\text{в}} D^*/2;$$

2) требуемая чувствительность усилителя (без учета входного трансформатора) не выше

$$U_{\text{с мин}} \geq U_{\text{др вх}} / \left(\frac{D^*}{2} - 1 \right) Q_{\text{п}}.$$

В первом случае динамические диапазоны у предварительного и окончного усилителей должны быть максимально большими. Во втором случае необходимо ограничить динамический диапазон предварительного усилителя на минимально возможном уровне. В обоих случаях постоянные времени заряда реактивностей связи (кроме выходной реактивности) должны быть максимально большими. Если не удастся добиться устранения смещения уровня отсчета или потери чувствительности усилителя после воздействия помех, то съем информации в течение времени, пока уровень отсчета и чувствительность не восстановятся, недопустим.

Для уменьшения этого времени необходимо уменьшить постоянные времени заряда реактивностей связи, стоящих после каскадов, которые при воздействии помех заходят в нелинейный режим. Можно показать, что время восстановления усилителя будет равно сумме времен восстановления всех этих реактивностей. В этом случае особенно важно сократить количество реактивностей связей.

Если на выходе используется искусственная длинная линия или управляемый ключ и имеется только одна переходная реактивность, то время восстановления усилителя увеличивается в 2—4 раза.

2.3. ВРЕМЕННЫЕ И АМПЛИТУДНЫЕ СЕЛЕКТОРЫ. ФОРМИРУЮЩИЕ КАСКАДЫ

Временные селекторы необходимы для выделения сигнала на фоне помех, не совпадающих по времени с сигналом. Существует много различных схем временных селекторов. Наиболее часто применяются схемы, аналогичные

показанным на рис. 2.5 и 2.6. На рис. 2.7 показана простейшая схема нелинейного временного селектора, представляющая собой логическую схему И. Эта схема обеспечивает

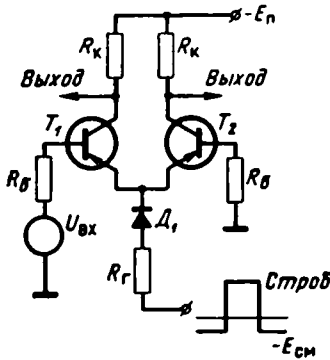


Рис. 2.5. Транзисторный линейный временной селектор.

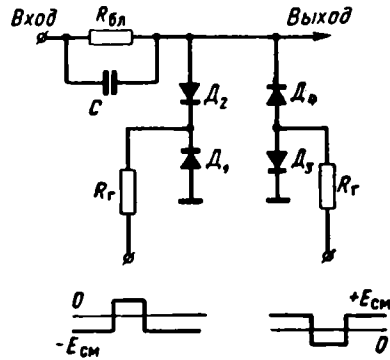


Рис. 2.6. Диодный линейный временной селектор.

устойчивую работу при амплитудах сигнала более 1 в. Анализ подобной схемы приведен в [9].

Схема временного селектора, показанная на рис. 2.5, балансная. В отсутствии стробирующего импульса цепь

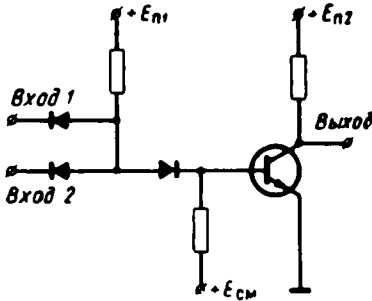


Рис. 2.7. Нелинейный временной селектор (схема И).

эмиттеров транзисторов оказывается разорванной благодаря диоду D_1 и напряжение на выходе отсутствует. При подаче стробирующего импульса, но при отсутствии входного сигнала $U_{вх}$ транзисторы T_1 и T_2 открываются. Однако выходной сигнал по-прежнему отсутствует, так как напряжение на коллекторах транзисторов T_1 и T_2 равны между собой. Выходное напряжение появляется лишь

при одновременном воздействии и сигнала, и стробирующего импульса.

Рассматривая принцип действия схемы, мы предполагаем, что транзисторы T_1 и T_2 полностью идентичны.

На практике параметры транзисторов могут существенно отличаться друг от друга. Поэтому при подаче на схему стробирующего импульса на выходе ее появится помеха. Различают два вида помех, возникающих при работе временного балансного селектора; помеху, действующую в течение всей длительности стробирующего импульса — так называемый пьедестал, и помеху, действующую лишь в моменты включения и выключения селектора. Первый вид помех обусловлен неидентичностью вольтамперных характеристик транзисторов, а второй — разбросом их частотных характеристик. Кроме этих помех возможно появление помехи из-за наличия емкости диода D_1 и коллекторных емкостей транзисторов.

Принцип работы диодного временного селектора, изображенного на рис. 2.6, заключается в следующем. При подаче стробирующего импульса входной сигнал, совпадающий со стробом, проходит на выход практически без искажений, так как диоды в этом случае заперты импульсами строба. В отсутствие стробирующего импульса входной сигнал делится на сопротивлении $R_{бл}$ и внутренних сопротивлениях открытых диодов. Если ток от входного сигнала, протекающий через сопротивление, мал по сравнению с токами, протекающими через диоды, то сопротивления диодов можно считать равными их дифференциальному сопротивлению $r = \varphi_T / I_{стр}$. Баланс в схеме достигается благодаря тому, что диоды находятся в одинаковом режиме и падение напряжения на диоде D_1 компенсируется падением напряжения на диоде D_2 , а падение напряжения на диоде D_3 — падением напряжения на D_4 . Пьедестал на выходе схемы появляется из-за неидентичности вольтамперных характеристик диодов. Помехи, совпадающие с фронтом и спадом стробирующего импульса, обусловлены различием инерционных свойств диодов. Для устранения влияния емкостей диодов в схему введен конденсатор C .

Определим величину помехи в схеме линейного временного селектора, совпадающей по времени с фронтом и спадом стробимпульса. Напряжение на каждом плече балансного временного селектора нарастает и падает, изменяясь по экспоненциальному закону с постоянной времени τ . При идентичности вольтамперных характеристик напряжение помехи на выходе селектора выражается следующим образом:

$$U_{\text{пом}}(t) = U_{\text{стр}}(e^{-t/\tau} - e^{-t/(\tau+\Delta\tau)}), \quad (2.43)$$

где $\Delta\tau$ — изменение постоянной времени нарастания или спада на одном плече относительно другого; $U_{\text{стр}}$ — амплитуда стробирующего импульса.

Учитывая, что $\Delta\tau/\tau \leq 1$, выражение (2.43) преобразуем к виду

$$U_{\text{пом}}(t) \approx U_{\text{стр}}e^{-t/\tau}(1 - e^{\Delta\tau/\tau}). \quad (2.44)$$

Продифференцировав это выражение, найдем максимальные значения помехи на выходе селектора.

Для схемы рис. 2.5 напряжение помехи, приведенное ко входу, равно

$$U_{\text{пом вх макс}} = U_{\text{пом макс}}/K_c,$$

где K_c — коэффициент усиления селектора.

Величину K_c определим следующим образом. Входное сопротивление источника сигналов много меньше входного сопротивления селектора. Следовательно, входной базовый ток транзистора $I_b = U_{\text{стр}}/Br_b$. Отсюда находим коэффициент усиления временного селектора $K_c = R_n/r_b$. Учитывая, что $r_b = \varphi_T/I_b \approx \varphi_T/I_k$, получаем $K_c = R_n I_k / \varphi_T$. При несимметричном съеме выходного сигнала коэффициент усиления временного селектора уменьшится в два раза. Поэтому амплитуда помехи на выходе равна

$$U_{\text{пом вых}} = \frac{2\varphi_T}{e}(1 - e^{\Delta\tau/\tau}). \quad (2.45)$$

Для схемы рис. 2.6 величина помехи определяется падением напряжения тока стробирующего импульса на импульсном сопротивлении диода $r_{\text{д имп}}$:

$$U_{\text{пом макс}} = \frac{U_{\text{стр}}}{R_T} r_{\text{д имп}} (1 - e^{\Delta\tau_{\text{уст}}/\tau_{\text{уст}}}), \quad (2.46)$$

где $\tau_{\text{уст}}$ — постоянная времени установления сопротивления диода.

Величина пьедестала на выходе временного селектора, которая равна величине дрейфа усилителя постоянного тока, рассчитывается по формуле (2.36).

Амплитудные селекторы предназначаются для выделения полезного сигнала, поступающего на его вход одновременно с помехами. Некоторые схемы амплитудных селекторов приведены на рис. 2.8, 2.9. Амплитудный селектор, показанный на рис. 2.8, работает следующим образом. Ток,

протекающий через сопротивление $R_{\text{в}}$, может замыкаться либо через диод D_1 , либо через эмиттерную цепь транзистора T_1 в зависимости от потенциала базы транзистора. Величина порога срабатывания определяется напряжением, подаваемым от источника — $E_{\text{см}}$. Выходной ток амплитудного селектора может быть использован для управления различными логическими схемами (триггером регистра числа, вентилем выдачи в кодовые шины числа). Рассматриваемая схема может быть использована и как амплитудно-временной селектор. Для этого вместо напряжения $E_{\text{п2}}$

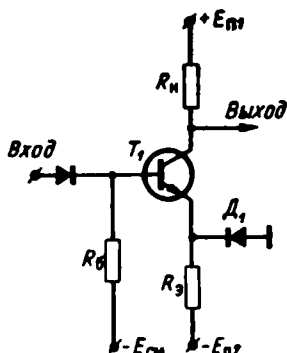


Рис. 2.8. Амплитудный селектор.

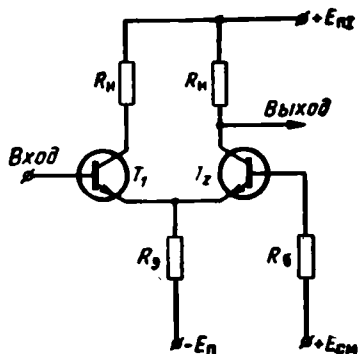


Рис. 2.9. Балансный амплитудный селектор.

необходимо подать стробирующие импульсы отрицательной полярности амплитудой, равной $E_{\text{п2}}$.

Амплитудный селектор, показанный на рис. 2.9, выполнен на двух транзисторах по балансной схеме. Принцип работы схемы состоит в следующем. В то время, когда на вход сигнал не подается, транзистор T_1 закрыт, а транзистор T_2 открыт. Если на входе появляется сигнал, то в момент времени, когда амплитуда сигнала превышает напряжение на эмиттере транзистора T_2 , транзистор T_1 открывается, а транзистор T_2 запирается. Регулировка порога срабатывания осуществляется путем изменения напряжения $+E_{\text{см}}$.

Существует много других разновидностей амплитудных селекторов, в частности схемы с использованием туннельных диодов.

Основными характеристиками амплитудного селектора являются напряжение срабатывания, его разброс, время

срабатывания. Напряжение срабатывания амплитудного селектора определяется характеристикой нелинейного элемента, используемого в схеме. Анализ разброса напряжения срабатывания амплитудного селектора приведен в § 2.2. Остановимся здесь лишь на определении времени срабатывания для схем амплитудных селекторов, выполненных аналогично рассмотренным выше.

В схеме рис. 2.8 время срабатывания при номинальном сигнале должно быть меньше фронта нарастания напряжения на выходе усилителя; в противном случае селектор будет ухудшать быстродействие в УВ в целом.

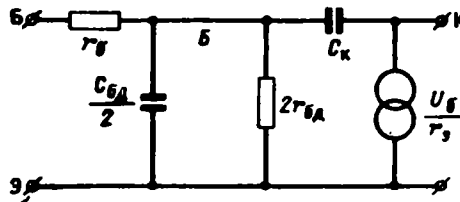


Рис. 2.10. Эквивалентная схема транзистора.

Фронт нарастания напряжения на выходе селектора может быть рассчитан по известным формулам для нелинейных каскадов:

$$t_{\Phi} = \tau_B \ln \frac{1}{1 - (0,9 I_{\text{кн}} / B I_{\text{б от}})}, \quad (2.47)$$

где $\tau_B = B (\tau_{\alpha} + R_{\text{н}} C_{\text{к}})$; $I_{\text{б от}}$ — открывающий ток базы; $I_{\text{кн}}$ — выходной ток амплитудного селектора.

В схеме рис. 2.9 время переключения определяется фронтом нарастания переходной крутизны транзисторов. Крутизну балансного каскада S на транзисторах T_1 и T_2 определим из эквивалентной схемы рис. 2.10. Нетрудно видеть, что

$$S = 1/2 [r_{\text{э}} + (2r_{\text{б}} + R_{\text{г}}) / B]. \quad (2.48)$$

Фронт нарастания крутизны S равен

$$t_{\Phi} = 2,2 \tau_{\alpha} \frac{2r_{\text{б}} + R_{\text{г}}}{2r_{\text{э}} + (R_{\text{г}} + 2r_{\text{б}}) / B}. \quad (2.49)$$

В качестве формирователей сигнала целесообразно использовать логические узлы, применяемые в вычислительном устройстве, для которого предназначается данное

ЗУ. Иногда применяют схемы, где функции формирования сигнала по амплитуде и длительности выполняет амплитудный селектор.

2.4. ОБЩИЕ ВОПРОСЫ ПРОЕКТИРОВАНИЯ УСИЛИТЕЛЕЙ ВОСПРОИЗВЕДЕНИЯ

Основными характеристиками УВ, определяющими его пригодность для того или иного типа ЗУ, являются:

1. Диапазон амплитуд входного сигнала

$$U_{с\ мин} — U_{с\ макс.}$$

2. Диапазон длительностей входного сигнала

$$t_{и\ мин} — t_{и\ макс.}$$

3. Минимальный период следования сигнала $T_{мин}$.

4. Вид кодирования.

5. Допустимое время установления постоянной составляющей сигнала t_y .

6. Время задержки в передаче сигнала t_b .

7. Порог срабатывания $U_{пор}$.

8. Максимальная амплитуда синфазной помехи $U_{с\ синф\ макс.}$

9. Максимальная величина дифференциальной помехи, не совпадающей по времени с сигналом $U_{п}$.

10. Максимальная величина дифференциальной помехи, совпадающей по времени с сигналом $U_{пс}$.

11. Максимальная длительность дифференциальной помехи $t_{п\ макс.}$

12. Время установления постоянной составляющей дифференциальной помехи, коррелированной с сигналом $t_{у\ пом.}$

13. Время, в течение которого канал воспроизведения открыт для прохождения сигнала $t_{стр.}$

14. Входное сопротивление усилителя $R_{вх.}$

15. Параметры сигнала на выходе усилителя.

16. Температурный диапазон работы усилителя ΔT° .

17. Напряжение питания $E_{п.}$

На практике трудно, а иногда и невозможно, удовлетворить всем требованиям, перечисленным выше. Поэтому конструирование усилителей, как это было указано в гл. 1, нельзя отрывать от конструирования всего ЗУ в целом.

Методика выбора функциональной схемы УВ

1. Определяем допустимую величину смещения уровня отсчета в УВ на входе амплитудного селектора.

Из (2.21) можно получить величину, показывающую, на сколько может изменяться уровень отсчета на выходе амплитудного селектора при заданной вероятности сбоя

$$\nu = \frac{\Delta U}{U_c} \leq \frac{\ln(2\kappa - 1)}{a \ln(0,25/P_{\text{ом}})}, \quad (2.50)$$

где

$$a = \frac{U_c}{U_c(1 - \delta_c) - \Delta U}; \quad \kappa = \frac{P_{\text{ом}}(\Delta U)}{P_{\text{ом}}}.$$

Коэффициент κ показывает, во сколько раз вероятность сбоя для усилителя с изменяющимся уровнем отсчета больше, чем вероятность сбоя для идеального усилителя, у которого уровень отсчета не меняется. Задавая величину вероятности сбоя и величиной κ , можно получить допустимое отношение ν . Величина κ обычно лежит в пределах от 1,2 до 100. Например, если $P_{\text{ом}} = 10^{-10}$, $\kappa = 10$, $\nu = 0,1$.

2. Определяем для заданного интервала температур и имеющихся типов полупроводниковых приборов величину температурного дрейфа, приведенную ко входу, которая, как указывалось ранее, одинакова для усилителей постоянного тока и линейных временных селекторов.

Для сбалансированных схем величину температурного дрейфа можно получить из выражения (2.36). Например, для интервала температур от -60° до $+70^\circ$ С, считая разброс эмиттерных токов у транзистора двукратным, имеем $T_{\text{ср } \kappa} = 280^\circ$; $\Delta T = 65^\circ$ и $U_{\text{др вх}} \approx 2$ мВ.

3. Сравниваем величину дрейфа, приведенную ко входу, с допустимой величиной смещения уровня срабатывания амплитудного селектора, и выбираем соответствующую функциональную схему усилителя воспроизведения.

а) Если величина дрейфа, приведенная ко входу, меньше допустимой величины смещения уровня срабатывания, то целесообразно выбрать одну из следующих функциональных схем усилителя (рис. 2.11, а или 2.11, б).

Если величины помехи и сигнала одного порядка, то следует выбрать структурную схему (рис. 2.11, а), а в качестве линейных каскадов усилителя использовать усилитель постоянного тока (УПТ), за ним включить амплитудный и временной селекторы. На входе необходимо

иметь устройство, ослабляющее синфазные помехи. В качестве такого устройства обычно используют дифференциальные каскады, селективные фильтры и другие подобные устройства, пропускающие постоянную составляющую сигнала.

При больших амплитудах помех линейный временной селектор можно установить на входе УПТ (рис. 2.11, б).

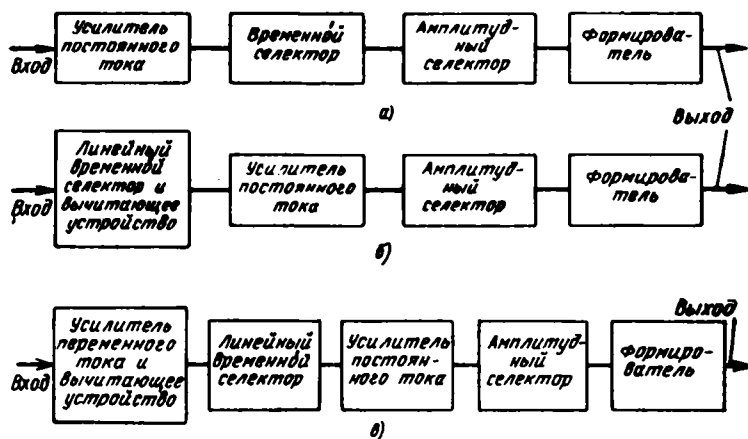


Рис. 2.11. Функциональные схемы усилителей воспроизведения: а — с усилителем постоянного тока на входе; б — с линейным временным селектором на входе; в — с усилителем переменного тока на входе.

При этом существенно упрощаются требования, предъявляемые к усилителю, поскольку в этом случае УПТ не будет испытывать перегрузок от помех. Следует отметить, что при постановке временного селектора после УПТ он может быть нелинейным и выполнять также функции амплитудного селектора.

Коэффициент усиления УПТ

$$K_{\text{УПТ}} = U_{\text{к}}/4U_{\text{др вх}}, \quad (2.51)$$

где $U_{\text{др вх}}$ — величина дрейфа, приведенная ко входу. Это следует из условия, что дрейф на выходе не должен превышать одной четверти от величины линейной части амплитудной характеристики.

б) Если полученная величина дрейфа больше амплитуды сигнала, то необходимо применить дополнительный линейный усилитель переменного тока (рис. 2.11, в).

Коэффициент усиления этого усилителя может быть определен из следующих соображений. В том случае, когда в схеме амплитудного селектора УВ предусмотрена регулировка, позволяющая выбирать разброс порога срабатывания, обусловленный технологическим разбросом параметров, полупроводниковых приборов, минимально необходимый коэффициент усиления определяется из выражения

$$K_{U_{\text{мин}}} > U_{\text{пор мин}}/U_{c \text{ мин}} \cdot \quad (2.52)$$

При отсутствии указанной регулировки минимальный коэффициент усиления следует рассчитывать по формуле

$$K_{U_{\text{мин}}} > U_{\text{пор макс}}/U_{c \text{ мин}} \cdot \quad (2.53)$$

Если требуемый коэффициент усиления не реализуется при однокаскадном предварительном усилителе, то применяется n -каскадный предварительный усилитель.

В том случае, когда не требуется большого усиления сигнала на входе УПТ, возможно применить повышающий трансформатор, который подключается непосредственно к шине считывания. Однако при большом коэффициенте трансформации трансформатор обладает значительной индуктивностью рассеивания, из-за чего не удается передавать короткие сигналы. Практически при $t_{и \text{ мин}} = 0,2 \text{ мксек}$ коэффициент трансформации не удается сделать более 4. Тогда реализация усилителя с одной реактивностью в виде входного трансформатора при $U_{\text{др вх}} = 6 \text{ мв}$ и $\nu = 0,1$ возможна лишь если $U_{c \text{ мин}} = 60 \text{ мв}$.

При применении входного трансформатора необходимо учитывать соображения, изложенные ранее. Поскольку трансформатор можно считать линейным элементом, то (при времени установления сигналов и помех, меньшем постоянной времени цепи входного трансформатора) смещения уровня отсчета не происходит при любой величине амплитуды помехи, разумеется, если только транзисторы УПТ не заходят в режим насыщения.

Необходимую величину постоянной времени цепи входного трансформатора в большинстве случаев не сложно обеспечить, поскольку омическое сопротивление шины считывания весьма мало.

Если повышающий трансформатор не обеспечивает необходимого уровня сигнала на входе УПТ, применяются дополнительные усилительные каскады. Этому случаю соответствует диапазон входных сигналов от 5 до 50 мв.

При такой функциональной схеме и наличии помех, выводящих усилитель из линейной области работы, возможно смещение уровня на входе временного селектора. Это смещение после окончания воздействия последовательности импульсов помех исчезает за время, равное нескольким постоянным времени цепи связи. В течение этого времени воспроизведение сигнала невозможно, поэтому его называют временем парализации усилителя.

Рассчитаем допустимую амплитуду помехи, еще не вызывающей парализацию усилителя. Для случая, когда амплитуда помехи значительно превышает сигнал, дрейф на выходе линейного каскада усилителя не должен быть чрезмерно большим, ибо при этом уменьшается диапазон линейной части его выходной характеристики. Если принять, что дрейф на выходе не должен превышать $1/4$ от всего диапазона линейной части выходной характеристики, то отношение амплитуды помехи к минимальной амплитуде сигнала, еще не допускающее выход за линейную часть характеристики усилителя, будет равно $0,25D^*$.

Величина динамического диапазона D^* на основании ряда соображений, изложенных ранее, может быть определена из выражения (2.37):

$$D^* \geq 2 [(U_{др\text{ вх}}/U_{с\text{ мин}}) + 1]. \quad (2.54)$$

Таким образом, $U_{к}$ должно быть меньше, чем половина предельно допустимого напряжения коллектора запертого транзистора. С другой стороны,

$$U_{к} = \sqrt{P_{к}t_{ф}/2,2C_{н}}. \quad (2.55)$$

Если длительность фронта входного сигнала не задана, ее можно считать равной половине минимальной длительности входного сигнала. Например, для транзисторов типа 1Т308 (при температуре $+70^\circ\text{C}$) $P_{к\text{ пред}} = 70\text{ мвт}$, а допустимое напряжение на коллекторе запертого транзистора $U_{к} = 15\text{ в}$. Приняв $C_{н} = 30\text{ нф}$, минимальную длительность входного сигнала равной $0,2\text{ мксек}$, получаем из соотношения (2.55) $U_{к} = 10\text{ в}$, а из характеристик транзисторов $U_{к} = 7,5\text{ в}$. Выбираем $U_{к} = 7,5\text{ в}$. Принимая $U_{пор} = 600\text{ мв}$, имеем из (2.5), что у усилителя на этих транзисторах $D^* \leq 12,5$. Таким образом, величина помехи, еще не вызывающая парализацию усилителя, не может быть больше $10U_{с}$.

Если отношение дифференциальной помехи, не совпадающей по времени с сигналом, к минимальной амплитуде сигнала превышает величину, указанную выше, то происходит смещение уровня. Это смещение уровня при большой постоянной времени в цепи связи в худшем случае равно средней величине напряжения помехи $U_{\text{пом ср}}$, выходящего за диапазон линейной части характеристики усилителя. Эта величина должна быть меньше допустимого смещения уровня отсчета, приведенного ко входу усилителя:

$$U_{\text{пом ср}} \leq \nu U_{\text{с мин}}.$$

Для импульса помехи, по форме близкого к треугольному, можно получить

$$U_{\text{пом ср}} = U_{\text{с мин}} (U_{\text{пом}}/U_{\text{с мин}} - D^*/4)/2Q_{\text{ср}}, \quad (2.56)$$

где $U_{\text{пом}}$ — амплитуда помехи; $Q_{\text{ср}}$ — средняя скважность импульсов помехи.

Из этих соотношений получаем

$$\frac{U_{\text{пом}}}{U_{\text{с мин}}} \leq 2Q_{\text{ср}}\nu + \frac{D^*}{4}. \quad (2.57)$$

Так, например, если $Q_{\text{ср}} = 20$, то для рассматриваемого примера это отношение можно взять равным 14.

Если $U_{\text{пом ср}}$ после ограничения превышает допустимую величину, то сигнал можно подавать на вход усилителя после окончания действия помехи через время, за которое восстанавливается уровень отсчета до допустимой величины. Это время является временем парализации и определяется из выражения

$$t_{\text{пар}} \geq \tau \ln (U_{\text{пом ср}}/\nu U_{\text{с мин}}).$$

Для помехи треугольной формы имеем

$$t_{\text{пар}} \geq \tau \ln \left[\left(\frac{U_{\text{пом}}}{U_{\text{с мин}}} - \frac{D^*}{4} \right) / 2Q_{\text{ср}}\nu \right]. \quad (2.58)$$

Например, при $U_{\text{пом}}/U_{\text{с мин}} = 10^4$ и $Q_{\text{ср}} = 4$ получаем $t_{\text{пар}} > 9,4\tau$.

Необходимая величина постоянной времени цепи с реактивностью связи определяется длительностью сигнала и временем установления его постоянной составляющей. Для сигналов, постоянная составляющая которых восстанавливается в течение одного цикла обращения к ЗУ, т. е. сиг-

налов, поступающих с устройств без разрушения информации, постоянная времени цепи связи должна быть выбрана только из соображений неискаженной передачи сигнала. Как правило, в этом случае вполне достаточно, чтобы $\tau_{ар} = 3t_{и мин}$. В остальных случаях постоянная времени должна быть значительно больше времени установления постоянной составляющей. В случае же, когда появление сигналов одной полярности маловероятно, расчет постоянной времени цепи связи следует делать по формуле (2.28).

В том случае, когда применяется многокаскадный линейный усилитель из идентичных каскадов и требуется несколько реактивностей связи, то расчет допустимого отношения сигнал/помеха ведется рассмотренным выше способом. Время парализации в том случае будет равно времени парализации одного каскада усилителя, увеличенному в n раз, где n — число реактивностей связи.

При выборе функциональной схемы УВ следует учитывать вид кодирования информации, который определяет полярность сигналов, поступающих на вход УВ. В том случае, когда код 1 представлен биполярным сигналом, в схему УВ должно быть введено выпрямительное устройство или другое логическое устройство, обеспечивающее преобразование сигналов обеих полярностей в одну. Это устройство обычно включается перед амплитудным селектором.

Методика расчета линейного усилителя

Проектирование схем линейных усилителей для усилителей воспроизведения ЗУ имеет свои специфические способности.

1. Из-за возможных перегрузок по входу должна быть предусмотрена схемная защита, не позволяющая транзисторам усилителя входить в режим насыщения.

2. Входное сопротивление усилителя, стоящего после реактивности связи, при перегрузках должно увеличиваться, если реактивностью связи служит конденсатор, или уменьшаться, если реактивностью связи служит трансформатор. Эти требования необходимо выполнять для того, чтобы в случае перегрузки постоянная времени цепи связи увеличивалась, накопленная в реактивности энергия изменялась незначительно и смещение уровня отсчета было также незначительно.

Отметим, что при трансформаторной связи тот же эффект может быть достигнут при уменьшении выходного сопротивления каскада с трансформаторной нагрузкой и неизменном входном сопротивлении следующего каскада.

3. Использование глубоких отрицательных обратных связей для стабилизации режима усилителя по постоянному току нежелательно, так как конденсаторы, шунтирующие сопротивления обратной связи по переменному току, также накапливают энергию, что приводит к смещению уровня отсчета. Поэтому целесообразно использовать разделительные цепи с реактивностями. Понятно также, что в случае использования отрицательных обратных связей по постоянному току без шунтирования их по переменному току, усилительный каскад будет иметь меньший коэффициент усиления на переменном токе.

Кроме этих основных требований можно высказать еще следующие рекомендации:

— Рабочая точка всех каскадов и в том числе предварительного каскада усиления должна быть выбрана посредине линейной части характеристики. Это уменьшает смещение уровня отсчета при перегрузках усилителя.

— Вход усилителя желательно иметь симметричным относительно земли, поскольку этим достигается подавление синфазных помех.

— Оконечный каскад усиления должен иметь максимальный размах линейной части выходной характеристики. С этой целью в нем предпочтительно использовать кремниевые транзисторы, которые при прочих равных условиях обеспечивают большую мощность, рассеиваемую на коллекторе.

Предотвратить насыщение транзисторов можно, применяя схемы с нелинейной обратной связью по току и напряжению и схемы с нелинейной нагрузкой. Схема с нелинейной обратной связью по току изображена на рис. 2.12, а. При большом сигнале возможно запираение одного из транзисторов. В этом случае в эмиттерной цепи оставшегося открытым транзистора оказывается включен генератор тока, т. е. очень большое сопротивление. Это сопротивление создает глубокую отрицательную обратную связь по току, из-за чего при дальнейшем изменении входного сигнала изменения коллекторного тока и соответственно положения рабочей точки не происходит. Входное сопротивление этой схемы при большом сигнале, когда начинает действовать отрица-

тельная обратная связь, резко увеличивается. Поэтому подобные схемы целесообразно включать перед реактивностью связи.

Схема с нелинейной обратной связью по напряжению изображена на рис. 2.12, б. В этой схеме в статическом режиме диод D_1 заперт. В момент перегрузки напряжения

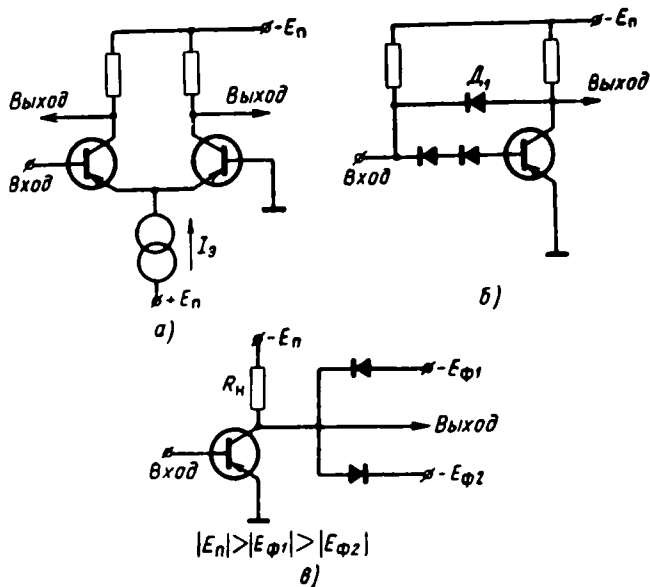


Рис. 2.12. Схемы усилительных каскадов с ненасыщенным транзистором:

а — с отрицательной обратной связью по току; б — с нелинейной обратной связью по напряжению; в — с нелинейным сопротивлением в цепи нагрузки.

между коллектором и эмиттером резко уменьшаются, диод D_1 открывается и возникает глубокая отрицательная обратная связь с коллектора на базу транзистора. При дальнейшем увеличении величины входного сигнала напряжение коллектор — эмиттер более не изменяется. Входное сопротивление этой схемы при открытом диоде D_1 резко уменьшается подобно уменьшению входного сопротивления всякой схемы, охваченной параллельной отрицательной обратной связью по напряжению. Такие схемы предпочтительно включать после реактивности связи. Следует заметить, что уменьшение входного сопротивления здесь про-

исходит только при перегрузках импульсами одной полярности. При перегрузках импульсами другой полярности, которая вызывает запираание транзистора, входное сопротивление растет.

Схема с нелинейным сопротивлением нагрузки изображена на рис. 2.12, *в*. Подобные схемы обладают тем недостатком, что в них возможна перегрузка транзисторов по току и их целесообразно применять в сочетании со схемами, имеющими нелинейную обратную связь по току.

Установка рабочей точки транзистора, как известно, может производиться тремя способами:

- подачей тока в базу,
- подачей тока в эмиттер,
- подачей напряжения смещения между базой и эмиттером.

Варианты схем установки рабочей точки транзисторов изображены на рис. 2.13, *а — е*. Схема рис. 2.13, *а* практически не применяется из-за большого технологического и температурного разброса параметра B транзистора.

Обычно используется модифицированная схема, подобная показанной на рис. 2.13, *б*, в которой рабочая точка стабилизирована с помощью отрицательной обратной связи по напряжению. В этой схеме входное сопротивление при перегрузках увеличивается. Наличие источника $E_{см}$ и сопротивления $R_{б2}$ в этой схеме позволяет произвольно уменьшать сопротивление $R_{б1}$, т. е. вне зависимости от величины B транзистора увеличивать глубину отрицательной обратной связи и, следовательно, увеличивать стабильность рабочей точки транзистора.

Схема рис. 2.13, *в*, в которой ток задается в эмиттер транзистора, практически эквивалентна схеме со стабилизацией рабочей точки с помощью отрицательной обратной связи по току, показанной на рис. 2.13, *г*.

В практических схемах в качестве источников смещения может использоваться падение напряжения на открытом диоде (рис. 2.13, *д*), что позволяет уменьшить температурный уход рабочей точки. Однако лучшие результаты получаются, когда в качестве источника смещения используется не падение напряжения на диоде, а падение напряжения на переходе база — эмиттер такого же транзистора (рис. 2.13, *е*).

Из краткого рассмотрения приведенных выше схем видно, что параллельно-балансные схемы наиболее полно

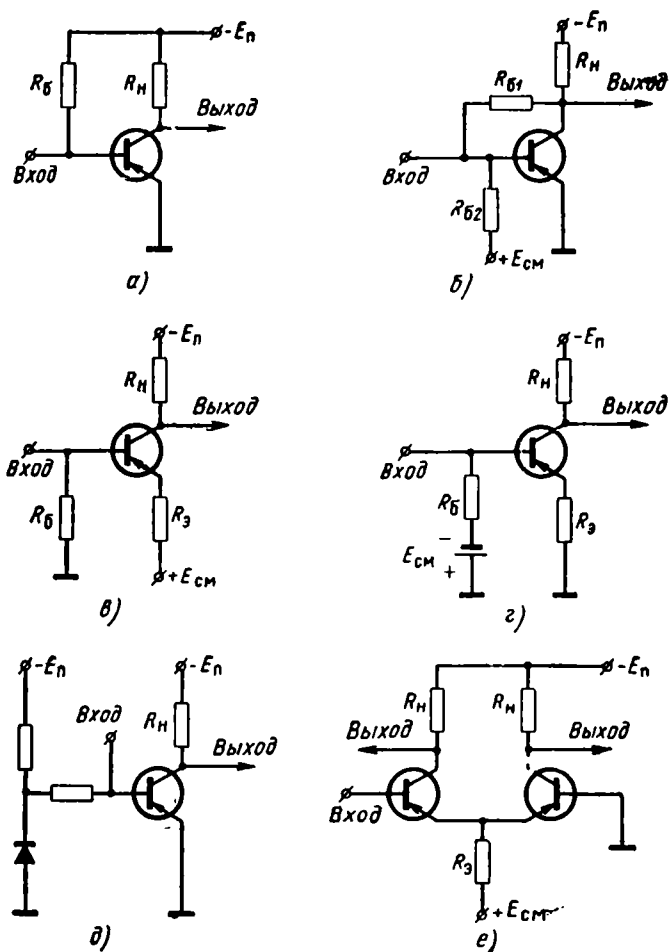


Рис. 2.13. Способы задания режима транзистора по постоянному току:

a — схема с фиксированным смещением; *б* — схема с автоматическим смещением; *в* — схема со смещением током, задаваемым в эмиттер; *г* — схема с фиксированным смещением и с использованием дополнительного источника $E_{см}$; *д* — схема с фиксированным смещением и с использованием диода в качестве источника напряжения $E_{см}$; *е* — балансный каскад со смещением током, задаваемым в цепь эмиттеров транзисторов.

удовлетворяют всем требованиям, предъявляемым к УВ. Этим объясняется широкое использование подобных схем в линейных каскадах усилителя воспроизведения ЗУ. Практически используются схемы, изображенные на рис. 2.13, в, г, е, а также их комбинации и модификации.

Расчёт схемы по постоянному току

После выбора конкретной схемы усилителя выбирается рабочая точка транзисторов.

Напряжение коллектора транзисторов целесообразно выбирать максимально большим, поскольку при этом уменьшается коллекторная емкость транзистора и, следовательно, увеличивается полоса пропускания усилителя, а также динамический диапазон. Напряжение коллектора должно быть меньше или равно половине напряжения питания транзистора. Целесообразно в качестве питающего напряжения использовать номинал, имеющийся в ЗУ.

Затем выбирается эмиттерный ток транзистора. Для получения максимально возможного коэффициента усиления на низкой частоте эмиттерный ток желательно выбирать достаточно малым, так как при этом диффузионное сопротивление базы, равное $r_b B$, будет намного больше омического сопротивления r_b . С этой точки зрения необходимо выполнить неравенство

$$I_b \leq V_{\Phi T} / 5r_b. \quad (2.59)$$

С другой стороны, для расширения полосы пропускания необходимо, чтобы постоянная времени коллекторной цепи транзистора $R_k(C_k + C_{\Pi})$ была много меньше τ_a . Это условие удовлетворяется при выполнении неравенства

$$I_b \geq 2U_k C_k / \tau_a. \quad (2.60)$$

Часто обоим этим неравенствам невозможно удовлетворить одновременно. Тогда удовлетворяется одно из них, более важное для данного случая.

После того, как ток эмиттера выбран, проверяют его величину с точки зрения допустимой мощности, рассеиваемой на транзисторе, и допустимой величины коллекторного тока транзистора.

Сопротивление нагрузки $\bar{R}_H = U_K/I_B$. Производим расчет цепи смещения. Для схемы рис. 2.13, б напряжение коллектора

$$U_K = \frac{(E_{CM} R_H B / R_{\beta 2}) + E_{\Pi}}{(B R_H / R_{\beta 1}) + 1} \quad \text{при } E_{CM} \gg U_{\beta 0}. \quad (2.61)$$

Из этой формулы, учитывая, что $U_K = E_{\Pi}/2$, после некоторых упрощений можно получить относительный разброс напряжений на коллекторе в зависимости от разброса величины B :

$$\frac{\Delta U_K}{U_K} = \frac{\Delta B}{B} \frac{R_{\beta 2}}{2 B R_H} \frac{E_{\Pi} / E_{CM}}{1 + \frac{E_{\Pi}}{E_{CM}} \frac{R_{\beta 2}}{B R_H}}. \quad (2.62)$$

Отсюда видно, что если $E_{CM} = 0$ или $R_{\beta 2} = \infty$,

$$\Delta U_K / U_K = \Delta B / 2B,$$

т. е. без специального источника напряжения смещения и сопротивления $R_{\beta 2}$ стабильность схемы невысокая.

Задаваясь величиной $\Delta U_K / U_K$ и величиной E_{CM} , можно определить величину $R_{\beta 2}$. Величина $R_{\beta 1}$ может быть получена из следующего соотношения:

$$R_{\beta 1} = \frac{U_K}{(E_{CM} / R_{\beta 2}) + (I_K / B)}. \quad (2.63)$$

В схеме рис. 2.13, в сопротивление в цепи эмиттера определяется по формуле

$$R_E = \frac{E_{CM} - U_{\beta \text{ от}}}{I_B}. \quad (2.64)$$

Относительное изменение напряжения на коллекторе для этой схемы определяется выражением

$$\frac{\Delta U_K}{U_K} = \frac{\Delta U_{\beta \text{ от}}}{U_{\beta \text{ от}}} \frac{1}{(E_{CM} / U_{\beta \text{ от}}) - 1}. \quad (2.65)$$

Задаваясь необходимой величиной $\Delta U_K / U_K$ и исходя из возможной величины $\Delta U_{\beta \text{ от}} / U_{\beta \text{ от}}$, которая может быть взята из справочных данных на транзистор, рассчитываем необходимую величину E_{CM} , а затем определяем величину R_E .

Величину отношения $\Delta U_K / U_K$ рекомендуется выбирать в пределах от 0,3 до 0,2. При этом необходимо иметь в виду, что уменьшение отношения $\Delta U_K / U_K$ достигается за счет

увеличения глубины отрицательной обратной связи и приводит к уменьшению коэффициента усиления.

В схеме рис. 2.13, e сопротивление R_{θ} рассчитывается по формуле

$$R_{\theta} = (E_{см} - U_{бот}) / 2I_{\theta}. \quad (2.66)$$

Поскольку увеличение $E_{см}$ и соответственно R_{θ} в этой схеме не вызывает увеличения отрицательной обратной связи и уменьшения коэффициента усиления, напряжение $E_{см}$ рекомендуется выбирать не менее $10U_{б}$ от.

Расчет коэффициента усиления и переходной характеристики усилителя

После того как схема рассчитана по постоянному току, рекомендуется произвести расчет коэффициента усиления и переходной характеристики усилителя. Если полученные в результате расчета величины получаются неудовлетворительными, их в значительной степени можно скорректировать за счет изменения режима и величины стабильности схемы.

При расчете можно пользоваться широко известными [10] линейными эквивалентными схемами замещения транзисторов. Одна из наиболее удобных схем для расчета усилителей на транзисторах, приведена на рис. 2.10. Естественно, для расчета можно пользоваться любыми другими эквивалентными схемами, а также просто системами уравнений для транзистора, которые эти схемы отображают. При разработке схем особенно важно добиться независимости коэффициента усиления усилителя на средних частотах от разброса параметров транзисторов. На средних частотах коэффициент усиления каскада равен

$$K_U = \frac{R_{вх}}{R_r + R_{вх}} \frac{R_k}{r_{\theta} + R_{\theta} + (r_{б}/B)}. \quad (2.67)$$

Здесь

$$R_{вх} = \frac{r_{\theta} + R_{\theta} + (r_{б}/B)}{(R_k/R_{oc}) + (1/B)},$$

$$r_{\theta} = \varphi_T / I_{\theta} \approx 0,026 / I_{\theta}, \text{ ом},$$

где $R_{вх}$ — входное сопротивление каскада; R_k — сопротивление коллекторной нагрузки; R_r — выходное сопротивление источника сигнала; R_{θ} — сопротивление отрицательной обратной связи по току; R_{oc} — сопротивление отри-

цательной обратной связи по напряжению; r_{θ} — дифференциальное сопротивление эмиттера; I_{θ} — ток смещения эмиттерного перехода.

Коэффициент усиления будет мало зависеть от разброса параметров транзистора при условии:

$$\text{а) } B_{\text{мин}} \frac{R_{\text{к}}}{R_{\text{ос}}} \gg 1 \text{ и } R_{\text{г}} \gg \frac{R_{\text{к}}}{R_{\text{ос}}} \left(r_{\theta} + R_{\theta} + \frac{r_{\text{б}}}{B} \right).$$

Приближенно значение коэффициента усиления в этом случае можно определить из выражения

$$K_U \approx R_{\text{ос}}/R_{\text{г}}; \quad (2.68)$$

$$\text{б) } B_{\text{мин}} \frac{R_{\text{к}}}{R_{\text{ос}}} \gg 1 \text{ и } r_{\theta} + R_{\theta} \gg \frac{r_{\text{б}}}{B_{\text{мин}}}.$$

Коэффициент усиления в этом случае равен

$$K_U \approx \frac{R_{\text{к}}}{R_{\text{г}} + (R_{\text{ос}}/R_{\text{к}})(r_{\theta} + R_{\theta})}; \quad (2.69)$$

$$\text{в) } r_{\theta} + R_{\theta} \gg \frac{r_{\text{б}}}{B} \text{ и } R_{\text{г}} \ll \frac{r_{\theta} + R_{\theta}}{(B_{\text{мин}} R_{\text{к}}/R_{\text{ос}}) + 1} B_{\text{мин}}.$$

Коэффициент усиления в этом случае равен

$$K_U \approx R_{\text{к}}/(r_{\theta} + R_{\theta}). \quad (2.70)$$

Точный расчет переходной характеристики многокаскадного усилителя весьма сложен из-за наличия внутренних обратных связей в транзисторах, действие которых проявляется на высоких частотах. Однако для инженерных расчетов можно пользоваться следующим упрощенным соотношением:

$$t_{\Phi} \approx \sqrt{\sum_n t_{\Phi n}^2}. \quad (2.71)$$

Длительность фронта или спада на выходе одного каскада усилителя при подаче на вход идеальной ступеньки напряжения определяется из выражения

$$t_{\Phi} \approx 2,2K_n \left[\frac{r_{\text{б}} + R_{\text{гн}}}{R_{\text{кн}}} \tau_{\alpha} + \left(1 + \frac{R_{\text{гн}}}{r_{\text{бн}}} \right) r_{\text{бн}} C_{\text{кн}} \right], \quad (2.72)$$

где индексом n обозначается номер каскада усилителя.

Задержка выходного сигнала относительно входного в многокаскадном усилителе, состоящем из идентичных каскадов, может быть определена из приведенной ниже таб-

лицы, где N_y — число каскадов, а t_a — задержка выходного сигнала относительно входного на уровне 0,1 от амплитуды сигнала.

N_y	2	3	4	5
t_a/t_Φ	0,35	0,56	0,72	0,83

Расчет линейного временного селектора

Расчет линейного временного селектора сводится к расчету величины пьедестала, приведенного ко входу, величины помехи, совпадающей по времени с фронтом и спадом стробимпульса, а также времени включения и выключения.

Временные соотношения между стробирующим импульсом и сигналом определяются путем анализа временных диаграмм проектируемого ЗУ с точки зрения получения наибольшего соотношения сигнал/помеха.

Расчет величины пьедестала на выходе временного селектора

Расчет величины пьедестала производится по формулам (2.36).

Определение величины помехи, совпадающей по времени с фронтом и спадом стробирующего импульса.

Для схемы рис. 2.5 приведенное ко входу значение помехи равно

$$U_{\text{пом вх макс}} = U_{\text{пом макс}}/K_c,$$

где K_c — коэффициент усиления временного селектора,

$$K_c = R_K I_K / \Phi_T.$$

В случае балансного каскада при несимметричном съеме сигнала коэффициент усиления уменьшается в два раза и, следовательно,

$$U_{\text{пом вх макс}} = \frac{2\Phi_T}{e} (1 - e^{\Delta\tau/\tau}). \quad (2.73)$$

Заметим, что разброс частотных свойств плеч усилителей может происходить из-за различия в величинах сопротивлений в базовых цепях транзисторов T_1 и T_2 (см. рис. 2.5). Поэтому сопротивление должно быть равно внутреннему сопротивлению источника сигнала.

Расчет времени включения и выключения временного селектора

Транзисторы в схеме рис. 2.5 при воздействии стробимпульса работают в режиме с общей базой, поэтому для этого случая время включения и время выключения равняется $2,2\tau_\alpha$. Время нарастания напряжения на выходе будет таким же, как и в аналогичном балансном усилителе.

В схеме рис. 2.6 время включения равно времени установления обратного сопротивления диода. Сигнал после окончания восстановления диода передается практически без искажений, если емкость C выбрана примерно равной емкости диода.

Расчет амплитудного селектора

Расчет амплитудного селектора сводится к определению величины изменения уровня и его временных характеристик. Изменение уровня отсчета рассчитывается по формуле (2.11). Фронт нарастания напряжения для схемы рис. 2.8 определяется из выражения

$$t_\Phi = \tau_B \ln \frac{1}{1 - (0,9I_{KH}/BI_{\text{от}})}, \quad (2.74)$$

где

$$\tau_B = B [\tau_\alpha + R_H (C_K + C_H)]. \quad (2.75)$$

В заключение следует отметить, что приведенная методика выбора структурной схемы и расчета ее компонентов позволяет оптимально спроектировать УВ для того или иного ЗУ. Вместе с тем перед разработчиком могут быть поставлены и другие требования, которые могут являться определяющими. Например, уменьшение стоимости и соответственно максимальное упрощение схемы, унификация схем, узлов и блоков, унификация деталей, полупроводниковых приборов, номиналов питания и прочие. В силу этого при выборе структурной схемы приходится отступать от приведенных выше рекомендаций. При этом эти

отступления не всегда приводят к значительным ухудшениям параметров усилителя.

Варианты схемных решений различных частей тракта воспроизведения исключительно многообразны и методика расчета этих цепей для конкретных случаев хотя и не отличается в принципе от приведенной выше, но может значительно видоизменяться с целью получения более простых соотношений.

ЛИТЕРАТУРА

1. Китович В. В. Оперативные запоминающие устройства на магнитных сердечниках и тонких магнитных пленках. Изд-во «Энергия», 1965.
2. Бардиж В. В. Магнитные элементы цифровых вычислительных машин. Изд-во «Энергия», 1967.
3. Нейман Р. Л., Калантаров П. Л. Теоретические основы электротехники, ч. 2. «Энергия», 1965.
4. Ашман А. Е. Энергетические соотношения в запоминающих устройствах с неразрушающим считыванием информации. В сб. «Запоминающие устройства. Тонкие магнитные пленки». Изд-во «Наука», 1968.
5. Ицхоки Я. С. Импульсные устройства. Изд-во «Советское радио», 1969.
6. Степаненко И. П. Основы теории транзисторов и транзисторных схем. Изд-во «Энергия», 1967.
7. Харкевич А. А. Борьба с помехами. Физматгиз, 1965.
8. Бронштейн И. Н., Семендяев Г. А. Справочник по математике для инженеров и учащихся вузов. Гостехиздат, 1948.
9. «Элементы ЭВМ на полупроводниковых приборах. Проектирование и расчет». Под ред. Гальперина Е. И. Изд-во «Советское радио», 1969.
10. Ризкин А. А. Основы теории и расчета электронных усилителей. Изд-во «Энергия», 1965.

3. ПРАКТИЧЕСКИЕ ПРИМЕРЫ СХЕМ УСИЛИТЕЛЕЙ ВОСПРОИЗВЕДЕНИЯ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

В настоящей главе приводится ряд практических схем УВ для различных магнитных ЗУ, дается методика расчета УВ и основные положения расчета. Следует иметь в виду, что так как расчет дан в качестве иллюстрации методики, то он произведен без учета отклонений радиокомпонентов от номинальных значений. Все приведенные схемы УВ были проверены в действующих ЗУ.

3.1. УСИЛИТЕЛЬ ВОСПРОИЗВЕДЕНИЯ МОЗУ С МИНИМАЛЬНЫМ ЦИКЛОМ ОБРАЩЕНИЯ 3,5 мксек

Усилитель предназначен для усиления сигналов, поступающих с куба памяти МОЗУ, работающего по принципу совпадения полутоков (система 3D) с элементарным информационным объемом до 4096 чисел.

Технические характеристики

Диапазон амплитуд входного сигнала . . .	5 ÷ 10 мв
Диапазон длительностей входных сигналов	0,4 ÷ 1,0 мксек
Длительность фронта входного сигнала . . . не более	0,2 мксек
Максимальная частота следования сигналов	300 кгц
Порог срабатывания	5 мв
Задержка в передаче сигнала	не более 0,2 мксек
Амплитуда дифференциальной помехи, не совпадающей по времени с сигналом . . . не более	200 мв
Амплитуда дифференциальной помехи, совпадающей по времени с сигналом . . . не более	2 мв

Амплитуда синфазной помехи	не более 1 в
Длительность импульсов помех	0,15 ÷ 0,3 мксек
Форма кодирования	амплитудная
Амплитуда выходного импульса при на- грузке 1 ком	4 ÷ 6 в
Длительность выходного импульса	0,4 ÷ 0,6 мксек
Напряжения питания	+6,3 в, -6,3 в
Амплитуда стробирующих импульсов	20 в ± 10%
Температурный диапазон работы	-60 ÷ + 70°C

Выбор схемы

Проектирование УВ начинаем с выбора его структурной схемы. Рассмотрим возможность применения наиболее простой структурной схемы, показанной на рис. 2.11, а.

1. Из (2.50) определяем допустимую величину смещения уровня отсчета на входе амплитудного селектора. Задаваясь $P_{\text{ош}} = 10^{-6}$, $\kappa = 50$, получим $\nu = 0,2$ и $\Delta U = 1$ мв.

2. Определяем величину температурного дрейфа для случая использования балансной схемы (см. рис. 2.1). Отношение $I_{0,92}/I_{0,91}$ принимаем равным 5. Подставляя численные значения в (2.36), получаем $U_{\text{др вх}} = 6$ мв.

Рассчитанная величина дрейфа больше допустимой, поэтому применить УПТ в качестве линейного усилителя невозможно.

3. Из анализа технических характеристик следует, что в связи с большой амплитудой дифференциальной помехи, не совпадающей с сигналом, в данном случае целесообразно применить временную селекцию непосредственно на входе УВ. Это позволяет исключить парализацию каскадов линейного усилителя и смещение уровня отсчета из-за накопления энергии на реактивностях связи при воздействии помех.

При использовании балансной схемы линейного временного селектора величина пьедестала, приведенная ко входу, будет равна 6 мв. При таком соотношении между сигналом и помехой, обусловленной работой временного селектора, невозможно обеспечить устойчивую работу УВ.

Для увеличения сигнала на входе временного селектора целесообразно поставить повышающий трансформатор на входе УВ. Постановка трансформатора позволяет существенно подавлять синфазную помеху, что чрезвычайно

важно в данной схеме, так как амплитуда этой помехи достигает 1 в.

Общий коэффициент усиления линейных каскадов УВ определим из (2.52) с учетом (2.15):

$$K_U \geq 600/5 \geq 120.$$

Коэффициент трансформации входного трансформатора не может быть более $3 \div 5$. Выбираем $n = 4$. Таким образом, на транзисторные каскады приходится

$$K_U = 120/4 = 30.$$

Такой коэффициент усиления для усиления сигналов

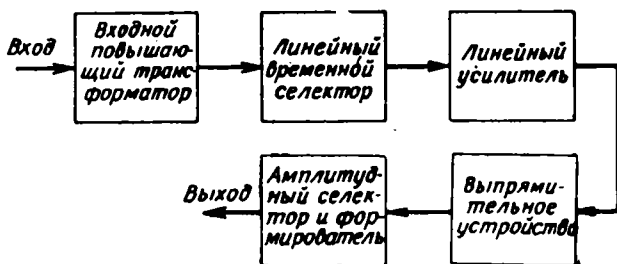


Рис. 3.1. Функциональная схема усилителя воспроизведения МОЗУ с минимальным циклом обращения 3,5 мксек.

с $t_{\phi} = 0,2$ мксек получить на одном каскаде затруднительно. Поэтому берем два каскада. На основании полученных данных и соображений, высказанных выше, выбираем функциональную схему УВ, показанную на рис. 3.1.

Описание схемы

Рассмотрим схему УВ, показанную на рис. 3.2, которая полностью соответствует выбранной функциональной схеме.

УВ состоит из следующих элементов: входного повышающего трансформатора, балансного каскада с диодным коммутатором, выполняющим роль временного селектора, линейного усилителя, выпрямительного устройства и амплитудно-временного селектора, который обладает свойствами формирователя импульсов. Связь между каскадами трансформаторная. Выпрямительное устройство представляет

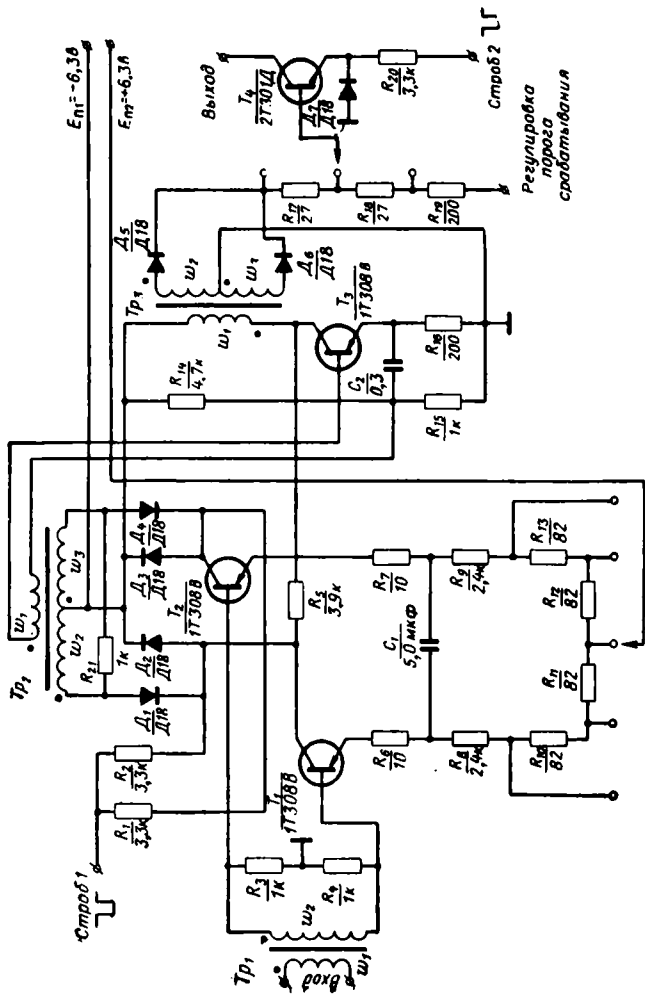


Рис. 3.2. Усилитель воспроизведения МОУ с минимальным циклом обращения 3,5 мксек.

собой диодно-трансформаторную схему, необходимую для преобразования разнополярных сигналов в униполярные.

В линейном усилителе приняты меры для быстрого восстановления исходного состояния трансформатора после окончания сигнала. Это достигается за счет того, что во время действия сигнала усилитель охвачен глубокой отрицательной обратной связью, и выходное сопротивление каскада весьма мало. После прекращения входного сигнала цепь обратной связи прерывается и выходное сопротивление каскада резко возрастает, благодаря чему происходит быстрое восстановление исходного состояния трансформатора.

Первый каскад построен по балансной схеме на транзисторах T_1 и T_2 . Рабочая точка транзисторов стабилизирована глубокой отрицательной обратной связью по постоянному току с помощью сопротивлений R_8 , R_9 , которые по переменному току зашунтированы емкостью C_1 . Сопротивления R_6 и R_7 создают отрицательную обратную связь по переменному току. Поскольку эта связь достаточно глубокая, коэффициент усиления балансного каскада в диапазоне температур и при смене транзисторов изменяется незначительно.

Схема линейного временного селектора совмещена со схемой балансного каскада. Селектор образован диодами D_1 — D_4 и сопротивлениями R_1 и R_2 . В отсутствие стробирующего импульса на входе «Строб 1» обмотки ω_2 и ω_3 трансформатора Tr_2 благодаря закрытым диодам D_1 и D_4 отключены от коллекторов транзисторов T_1 и T_2 . Коллекторные токи транзисторов T_1 и T_2 в это время замыкаются через диоды D_2 и D_3 на источник питания $E_{п1}$. При подаче на вход «Строб 1» импульса отрицательной полярности диоды D_2 и D_3 запираются, а диоды D_1 и D_4 открываются и токи коллекторов транзисторов T_1 и T_2 начинают протекать через обмотки ω_2 и ω_3 трансформатора Tr_2 .

Чтобы избежать помехи (пьедестала), возникающей при работе диодного коммутатора, необходимо, чтобы ток от стробирующего импульса, протекающий через сопротивление R_1 , минус ток покоя транзистора T_2 был равен току от стробирующего импульса, протекающего через сопротивление R_2 , минус ток покоя транзистора T_1 . Предварительный баланс устанавливается регулировкой токов покоя транзисторов T_1 и T_2 , которая производится подключением источника питания $E_{п2}$ в одну из точек между сопротивлениями R_8 — R_{13} .

Параметры схемы выбраны таким образом, чтобы после предварительной балансировки, которая необходима лишь из-за разбросов номиналов сопротивлений, пьедестал от стробирующего импульса во всем температурном диапазоне работы усилителя не превышал 0,1 от величины минимального порога срабатывания амплитудного селектора. Помеха в момент коммутации может быть значительно больше пьедестала из-за неидентичности переходных характеристик диодов D_1 — D_4 . Длительность этой помехи не превышает 50—100 *нсек*. Устранить ее влияние можно, если на амплитудно-временной селектор — вход «Строб 2» — подавать стробирующий импульс, длительность которого на 50—100 *нсек* меньше длительности стробирующего импульса, подаваемого на линейный временной селектор.

Обмотки w_1 и w_2 трансформатора Tr_2 зашунтированы сопротивлением R_{21} величиной 1 *ком* для предотвращения паразитных колебаний.

Второй каскад линейного усилителя собран на транзисторе T_3 по схеме с общим эмиттером. Для стабилизации рабочей точки применена отрицательная обратная связь по постоянному току (сопротивление R_{10}), а потенциал на базу подан с делителя напряжения R_{14} , R_{15} . Нагрузкой второго каскада усилителя является трансформатор Tr_3 . Постоянные времени заряда и разряда индуктивности намагничивания этого трансформатора различны при наличии и отсутствии стробирующего импульса «Строб 1». Это происходит из-за того, что усилитель охвачен глубокой параллельной отрицательной обратной связью по напряжению (сопротивление R_5). Сопротивление R_5 подключается ко входу второго каскада линейного усилителя через диод D_1 и обмотку w_2 трансформатора Tr_2 . Следовательно, в отсутствие стробирующего импульса «Строб 1» обратная связь разомкнута и постоянная времени разряда индуктивности намагничивания трансформатора Tr_3 мала, поскольку она определяется исключительно выходным сопротивлением каскада на транзисторе T_3 . В момент действия стробирующего импульса обратная связь замыкается и выходное сопротивление усилительного каскада резко уменьшается. В соответствии с этим резко увеличивается постоянная времени заряда индуктивности намагничивания трансформатора Tr_3 . Эта мера позволяет существенно повысить быстродействие схемы и предотвращает смещение уровня отсчета на входе амплитудного селектора.

С выхода второго каскада сигналы подаются на амплитудно-временной селектор через диоды D_5 и D_6 и делитель напряжения на сопротивлениях R_{17} , R_{18} , R_{19} , с помощью которого можно в небольших пределах изменять коэффициент усиления линейного усилителя.

Амплитудно-временной селектор собран на транзисторе T_4 , диоде D_7 и работает следующим образом. До тех пор пока стробирующий импульс не подан на вход «Строб 2», эмиттерный ток транзистора T_4 отсутствует и соответственно отсутствует его коллекторный, т. е. выходной ток. При подаче стробирующего импульса отрицательной полярности ток, ограничиваемый сопротивлением R_{20} , может замыкаться либо через диод D_7 , либо через эмиттер транзистора T_4 в зависимости от потенциала базы этого транзистора. Величина порога срабатывания определяется напряжением, подаваемым на вход «Регулировка порога», от внешнего источника. После того как произошло включение транзистора T_4 , выходной ток его практически не изменяется с увеличением входного сигнала, поскольку ток эмиттера T_4 ограничивается сопротивлением R_{20} , которое в данном случае создает отрицательную обратную связь по току. Выходной ток амплитудно-временного селектора может быть использован для управления различными логическими схемами: триггером регистра числа, вентилем выдачи в кодовые шины числа и др.

Расчет схемы

Расчет линейных каскадов

1. Транзисторы в линейных каскадах УВ должны иметь предельно допустимое напряжение на коллекторе не менее 6,3 в и удовлетворять требованиям по быстродействию. Выбираем транзистор 1Т308В, у которого $f_T \geq 10 \cdot 0,35/t_{\Phi} = 17,5 \text{ Мгц}$ и $U_{К \text{ доп}} > 6,3 \text{ в}$.

2. Токи коллекторов транзисторов T_1 и T_2 должны быть значительно меньше токов от стробирующего импульса. С учетом возможных изменений тока стробирующего импульса, токов эмиттеров транзисторов T_1 и T_2 , напряжения питания $E_{Д2}$, а также из соображений экономичности выбираем токи коллекторов равными 2,5 ма. Примем изменение порога срабатывания УВ равным $\pm 10\%$. Изменением коэффициента усиления второго каскада линейного усилителя можно пренебречь, так как он охвачен глубокой отрицательной обратной связью. Поэтому изменение коэффициента усиления только первого балансного каскада не должно превышать также $\pm 10\%$.

В нашем случае выполняются соотношения (2.70), поэтому можно считать, что изменение коэффициента усиления происходит

только за счет изменения сопротивления эмиттера $r_{\text{э}}$ транзистора

$$K_U = \frac{R_{\text{к}}}{R_{\text{э}} + r_{\text{э}}}, \quad \frac{\partial K}{\partial r_{\text{э}}} = -\frac{R_{\text{к}}}{(r_{\text{э}} + R_{\text{э}})^2}; \quad (3.1)$$

отсюда

$$\delta K = \frac{\delta r_{\text{э}}}{1 + (R_{\text{э}}/r_{\text{э}})},$$

где δK — изменение коэффициента усиления, %; $\delta r_{\text{э}}$ — изменение сопротивления эмиттера транзистора, %.

Учитывая, что в заданном диапазоне температур $\delta r_{\text{э}} \leq \pm 20\%$, получим минимально необходимую величину $R_{\text{э}} = 10 \text{ ом}$.

3. Принимая коэффициент усиления второго каскада усилителя равным 4, находим, что коэффициент усиления входного балансного каскада должен быть равен примерно 8.

4. Изменение выходного сопротивления каскада, которое происходит при коммутации сопротивления обратной связи, должно обеспечивать восстановление индуктивности этого трансформатора.

Когда обратная связь разомкнута, выходное сопротивление каскада примерно равно сопротивлению коллекторной нагрузки; при замкнутой обратной связи выходное сопротивление уменьшается, как известно, в $(1 + \beta_{\text{ос}} K_U)$ раз.

При замкнутой обратной связи постоянная времени заряда индуктивности намагничивания трансформатора должна быть по крайней мере в $4 \div 5$ раз больше максимальной длительности сигнала для того, чтобы обеспечить передачу сигнала без существенных искажений.

С другой стороны, для восстановления трансформатора постоянная времени разряда индуктивности намагничивания трансформатора должна быть по крайней мере в 3 раза меньше минимального промежутка времени между импульсами. Отсюда

$$1 + \beta_{\text{ос}} K_U \geq 12 / (Q_{\text{мин}} - 1).$$

Для рассматриваемого примера $\beta_{\text{ос}} K_U \geq 4$; коэффициент усиления этого каскада с учетом действия обратной связи выше был принят равным 4. Таким образом, $\beta_{\text{ос}}$ должно быть примерно равно 0,25. Отсюда $K_U \geq 16$.

5. Входное сопротивление второго каскада линейного усилителя является нагрузкой для балансного каскада. Его величину определим из выражения

$$R'_{\text{вх}} \approx R_{\text{вх}} / (1 + \beta_{\text{ос}} K_U), \quad (3.2)$$

$R_{\text{вх}}$ в этом выражении — входное сопротивление второго каскада без учета обратной связи, равное примерно 800 ом. Следовательно,

$$R'_{\text{вх}} = \frac{800}{1 + 4} = 160 \text{ ом}.$$

Коэффициент трансформации между всеми обмотками Tp_2 , как и коэффициент трансформации между всеми обмотками Tp_3 , выбран равным единице для получения широкой полосы пропускания. Таким образом, нагрузка, приведенная к коллекторным цепям транзисторов T_1 и T_2 , составит 160 ом.

Теперь можно определить величины сопротивлений R_6 и R_7 .
Из (2.70)

$$R_9 = \frac{R_K - K_U r_9}{K_U} = \frac{160 - 8 \cdot 10}{8} = 10 \text{ ом.}$$

Выбираем $R_6 = R_7 = 10 \text{ ом}$. При такой величине этих сопротивлений обеспечивается требуемый коэффициент усиления (при заданной стабильности) балансного каскада линейного усилителя.

6. Величину коллекторной нагрузки транзистора T_3 определим из (2.67). Ток коллектора T_3 выбираем равным 5 ма , $r_6 = 100 \text{ ом}$, $R_T = 250 \text{ ом}$, $B = 80$.

Сопротивление R_K , представляющее собой эквивалентное сопротивление нагрузки, пересчитанное в цепь коллектора T_3 , равно

$$R_K = \frac{K_U (R_T + R_{BX}) (r_9 + r_6/B)}{R_{BX}} = \frac{16 (250 + 800) (5 + 100/80)}{800} \approx 130 \text{ ом.}$$

7. Для определения величины сопротивления обратной связи R_5 воспользуемся (2.68), учитывая, что в данном случае $R_T \approx R_K$: $R_{oc} \approx K_U R_T \approx 16 \cdot 250 = 4 \text{ ком}$. Выбираем $R_5 = 3,9 \text{ ком}$.

8. Падение напряжения на сопротивлении R_{16} выбираем равным 1 в . При этом обеспечивается достаточная стабильность рабочей точки по постоянному току. Выбираем $R_{16} = 200 \text{ ом}$.

9. Мощность, рассеиваемая на транзисторе T_3 , $P_K = (E_{п1} - U_{R16}) I_K = 5,3 \cdot 5 = 26,5 \text{ мвт}$ не превышает допустимую.

10. Фронт нарастания напряжения определяем с помощью (2.72). Транзисторы 1Т308В имеют следующие параметры: $r_6 C_K \leq 0,5 \text{ нсек}$, $\tau_a \leq 1,7 \text{ нсек}$, $r_6 = 100 \text{ ом}$. Длительность фронта на выходе первого каскада линейного усилителя

$$t_{\phi 1} = 2,2 \cdot 8 \left[\frac{100 + 50}{200} \cdot 1,7 \cdot 10^{-9} + \left(1 + \frac{50}{100} \right) 0,5 \cdot 10^{-9} \right] \approx 35 \text{ нсек.}$$

Длительность фронта на выходе второго каскада

$$t_{\phi 2} = 2,2 \cdot 4 \left[\frac{100 + 250}{250} \cdot 1,7 \cdot 10^{-9} + \left(1 + \frac{250}{100} \right) \cdot 0,5 \cdot 10^{-9} \right] \approx 37 \text{ нсек.}$$

Общее время нарастания напряжения на выходе линейного усилителя, рассчитанное по формуле (2.71), составляет 50 нсек , что вполне удовлетворительно для длительностей сигналов не менее $0,4 \text{ мксек}$. Практически значения $t_{\phi 1}$ и $t_{\phi 2}$ могут быть несколько большими из-за влияния паразитных параметров трансформаторов, примененных в схеме.

Расчет амплитудного селектора

Сопротивление R_{20} должно ограничивать ток эмиттера транзистора T_4 на уровне 6 ма ; при этом напряжение на выходе не превысит 6 в , так как R_H задано равным 1 ком :

$$R_{20} = \frac{U_{стр}}{I_{э4}} = \frac{20}{6 \cdot 10^{-3}} \approx 3,3 \text{ ком.}$$

Фронт напряжения на выходе амплитудного селектора рассчитываем по формуле (2.74).

В амплитудном селекторе должен быть применен транзистор, у которого частота генерации f_r удовлетворяет следующему неравенству:

$$f_r \geq 10 \frac{0,35}{t_\phi} = 10 \frac{0,35}{0,2 \cdot 10^{-6}} \geq 17,5 \text{ Мгц.}$$

Выбираем транзистор 2Т301Д с параметрами $f_r \geq 60 \text{ Мгц}$, $\tau_\alpha \leq 3,5 \text{ нсек}$, $C_K \leq 10 \text{ пф}$, $B = 20 \div 60$. Другие величины, используемые при расчете: согласно (2.75) $\tau_B = 60 (3,5 \cdot 10^{-9} + 1 \cdot 10^9 \cdot 10 \cdot 10^{-12}) = 0,8 \text{ мсек}$; $I_{НП} = 6 \text{ ма}$; $I_{\text{бо}} = 1 \text{ ма}$. Подставляя численные значения в (2.74), получаем

$$t_\phi = 0,8 \cdot 10^{-6} \ln \frac{1}{1 - (0,9 \cdot 6 \cdot 10^{-3} / 60 \cdot 10^{-3})} \approx 0,1 \text{ мсек.}$$

Задержку в срабатывании УВ определим как сумму задержек в каскадах линейного усилителя плюс половина длительности фронта нарастания напряжения на выходе амплитудного селектора. Воспользуемся таблицей, приведенной в § 2.4. Для двухкаскадного усилителя при t_ϕ линейных каскадов равном 50 нсек

$$t_3/t_\phi = 0,35, \quad t_3 = 0,35 \cdot 0,05 \cdot 10^{-6} \approx 0,02 \text{ мсек.}$$

Суммарная задержка

$$t_3 \text{ общ} = 0,02 + \frac{0,1}{2} \approx 0,07 \text{ мсек.}$$

Определим величины реактивностей связи. Из (2.28), учитывая, что $a = 2$ и $P_{\text{общ}} = 10^{-6}$, $\tau_{\text{вр}} = 65 \text{ мсек}$. В схеме УВ имеются пять реактивностей. Однако смещение уровня отсчета может происходить только из-за влияния конденсатора C_1 и входного трансформатора T_{p1} . Это объясняется тем, что только эти реактивности могут накапливать энергию.

Накопление энергии на остальных реактивностях исключается благодаря применению переключаемой обратной связи. Действительно, при воздействии сигнала включается отрицательная обратная связь и входное и выходное сопротивления каскада на транзисторе T_3 резко уменьшаются. При этом импульс проходит без искажений, так как постоянные времени $L_{T_{p2}}/R_{\text{вх}}$ и $L_{T_{p3}}/R_{\text{вых}}$ становятся весьма большими.

После окончания сигнала цепь обратной связи размыкается и входное и выходное сопротивления каскада на транзисторе T_3 резко увеличиваются, что приводит к быстрому восстановлению индуктивностей намагничивания трансформаторов и предотвращает накопление энергии в них. Накопление энергии от воздействия помех в этих реактивностях не происходит, так как они находятся после временного селектора.

Таким образом, в схеме две реактивности могут влиять на смещение уровня отсчета амплитудного селектора. Поэтому рассчитанную постоянную времени нужно увеличить в 1,4 раза и взять $\tau_{\text{вр}} = 90 \text{ мсек}$. Индуктивность намагничивания входного трансформатора T_{p1} определим из выражения

$$L_\mu = \tau_{\text{вр}} \frac{R_0 R'_{\text{вх}}}{R_0 + R'_{\text{вх}}}, \quad (3.3)$$

где R_0 — сопротивление шины считывания, равное 10 ом; R'_{ax} — эквивалентное сопротивление базовой цепи, приведенное ко входу УС, примерно равное 25 ом. Отсюда $L_{\mu} = 90 \cdot 10^{-6} \cdot 8,5 \approx 760$ мкгн.

Емкость конденсатора C_1 определим из выражения

$$C_1 = \tau_{ар} / (R_6 + R_7). \quad (3.4)$$

Отсюда $C_1 = \frac{90 \cdot 10^{-6}}{10 + 10} \approx 4,5$ мкф. Выбираем $C_1 = 5$ мкф.

В результате экспериментального исследования было получено, что коэффициент подавления синфазных помех составляет $K = 100$.

Напряжение на входе амплитудного селектора от синфазной помехи составит примерно 10 мв, что не приведет к нарушению нормальной работы амплитудного селектора.

3.2. УСИЛИТЕЛЬ ВОСПРОИЗВЕДЕНИЯ МОЗУ С ЦИКЛОМ ОБРАЩЕНИЯ НЕ МЕНЕЕ 1,5 мксек

Усилитель предназначен для усиления сигналов, поступающих с куба памяти МОЗУ (система 3D) информационно-го объема до 4096 чисел.

Технические характеристики

Диапазон амплитуд входного сигнала «единицы»	30 ÷ 50 мв
Минимальный период следования сигнала	1,5 мксек
Порог срабатывания	30 мв
Максимальная амплитуда синфазной помехи	0,3 в
Максимальная амплитуда дифференциальной помехи, не совпадающей по времени с сигналом	150 мв
Амплитуда дифференциальной помехи, совпадающей по времени с сигналом	не более 10 мв
Максимальная длительность помехи	0,3 мксек
Время, в течение которого канал воспроизведения открыт для прохождения сигнала	0,4 ÷ 0,6 мксек
Входное сопротивление усилителя	100 ом
Форма кодирования	амплитудная
Амплитуда выходного импульса	4 ÷ 6 в
Длительность выходного импульса	0,4 ÷ 0,6 мксек
Длительность фронта выходного импульса	не более 0,1 мксек
Длительность спада выходного импульса	не более 0,1 мксек
Максимальная емкостная нагрузка	100 пф
Напряжения питания	+6,3 в, +12,6 в, -6,3 в
Температурный диапазон работы	-60° ÷ +70°С

Выбор схемы

Проектирование начинаем с выбора его структурной схемы. Рассмотрим возможность использования схемы рис. 2.11, а.

1. Определяем допустимую величину смещения уровня отсчета. Из (2.50), задавая $\kappa = 10$, получим $\Delta U = 0,1U_{с\ мин} = 3\ мв$.



Рис. 3.3. Функциональная схема усилителя воспроизведения МОЗУ с циклом обращения не менее 1,5 мксек.

2. Определяем величину температурного дрейфа, приведенную ко входу, для балансной схемы в случае использования УПТ.

Используя (2.36) и выбирая отношение $I_{\text{воз}}/I_{\text{во1}} = 5$, имеем $U_{\text{др вх}} = 6\ мв$. Таким образом, $U_{\text{др вх}} > \Delta U$ и применить УПТ в качестве линейных каскадов УВ не представляется возможным.

3. Исходя из этого, следует, что УВ должен содержать предварительный линейный усилитель, разделенный от амплитудного селектора реактивностью связи.

4. Коэффициент усиления линейного усилителя определим из (2.52) с учетом (2.15): $K_U \geq 600/30 = 20$.

5. Исходя из приведенного выше расчета, выбираем функциональную схему УВ, показанную на рис. 3.3.

Описание схемы

В качестве примера для расчета возьмем принципиальную схему УВ, показанную на рис. 3.4, которая полностью соответствует выбранной нами структурной схеме.

УВ состоит из предварительного линейного усилителя и амплитудно-временного селектора. Функции выпрямительного устройства, которое необходимо иметь в данном УВ (способ кодирования — амплитудный), выполняет амплитудный селектор. Предварительный усилитель связан с амплитудно-временным селектором емкостной связью.

Линейный усилитель собран по параллельно-балансной схеме на транзисторах T_1 и T_2 . Сопротивления R_4 , R_5 создают отрицательную обратную связь по току. Транзистор T_3 , работающий в линейном режиме, служит для создания сильной отрицательной обратной связи, для синфазных входных напряжений, благодаря чему происходит подавление синфазной помехи. В рассматриваемой схеме при подаче на базы

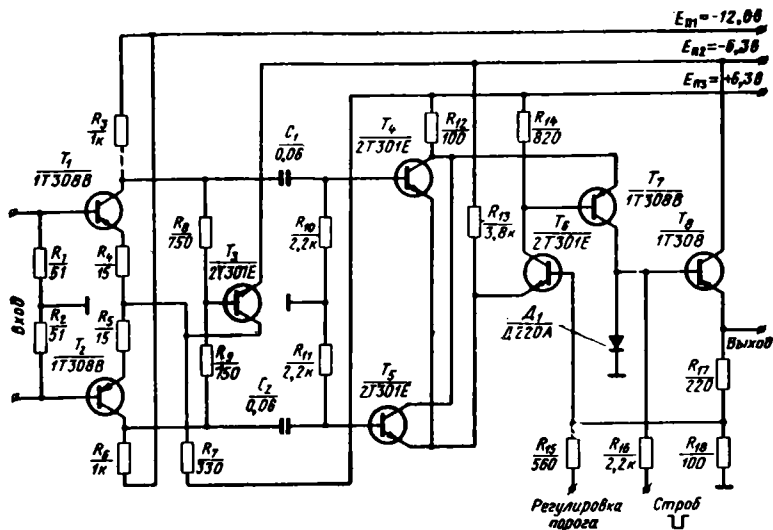


Рис. 3.4. Усилитель воспроизведения МОЗУ с циклом обращения не менее 1,5 мксек.

транзисторов T_1 и T_2 синфазного напряжения между их коллекторами также появляется синфазное напряжение, которое передается на базу транзистора T_3 . Это напряжение вызывает изменение коллекторного тока T_3 и и потенциалов эмиттеров T_1 и T_2 таким образом, чтобы устранить синфазное напряжение на выходе, т. е. уменьшить влияние синфазной помехи.

Амплитудно-временной селектор собран на транзисторах T_4 — T_8 и имеет триггерную характеристику. Транзисторы T_5 и T_6 включены по схеме токового ключа, а транзистор T_4 включен параллельно транзистору T_5 , образуя совместно с ним схему ИЛИ. Применение двух транзисторов T_4 и T_5 необходимо для обеспечения срабатывания амплитудно-временного селектора при поступлении на вход УВ сигнала

лов различной полярности, т. е. для реализации функции выпрямительного устройства.

Когда на вход УВ сигнал не подается, транзисторы T_4 и T_5 закрыты, а транзисторы T_6 и T_7 открыты. При подаче на вход УВ сигнала соответствующей величины напряжение на базе транзистора T_4 или T_5 становится больше, чем напряжение на эмиттере транзистора T_6 , транзистор T_4 или T_5 при соответствующей полярности входного сигнала открывается, а транзистор T_7 подзапирается. Режим работы выходного каскада (T_8) выбран таким, что при отсутствии стробирующего импульса, подаваемого на вход «Строб», транзистор T_8 закрыт. Ток от воздействия стробирующего импульса выбран меньше максимального коллекторного тока транзистора T_7 . При достижении входным сигналом амплитуды, соответствующей порогу срабатывания амплитудного селектора, коллекторный ток транзистора T_7 уменьшается настолько, что диод D_1 запирается, а транзистор T_8 открывается. Часть выходного напряжения снимается с сопротивления R_{18} и поступает на базу транзистора T_6 . Это приводит к еще большему увеличению коллекторного тока транзистора T_8 , так как при этом уменьшается коллекторный ток транзистора T_7 . Процесс лавинообразно нарастает до тех пор, пока не закроются транзисторы T_6 и T_7 . Наличие в схеме амплитудно-временного селектора положительной обратной связи позволяет форсировать срабатывание схемы.

После окончания стробирующего импульса транзистор T_8 закрывается вне зависимости от наличия или отсутствия входного сигнала. Порог срабатывания схемы регулируется напряжением, подаваемым на вход «Регулировка порога».

Расчет схемы

Расчет линейных каскадов

1. Транзистор в схеме линейного усилителя должен удовлетворять требованиям по быстродействию и предельно допустимому напряжению на коллекторе.

Для рассматриваемой схемы подходит транзистор 1Т308В, у которого $f_T \geq 10 (0,35/t_\Phi)$ и предельно допустимое напряжение на коллекторе 10 в.

Учитывая, что транзисторы линейного усилителя должны работать в линейном режиме и симметрично усиливать сигналы обеих полярностей, коллекторное напряжение покоя этих транзисторов целесообразно выбрать примерно равным половине предельно допустимого напряжения. Принимаем $U_K = 6$ в.

2. Эмиттерные токи транзисторов T_1 и T_2 и коллекторный ток транзистора T_3 в соответствии с (2.59) выбираем равными $6,5$ ма. Суммарный ток, протекающий через сопротивление R_7 , равен $I_{\Sigma} = 19,5$ ма.

3. Сопротивление R_7 должно иметь величину

$$R_7 = \frac{E_{пз}}{I_{\Sigma}} = \frac{6,3}{19,5 \cdot 10^{-3}} \approx 320 \text{ ом.}$$

Выбираем $R_7 \approx 330$ ом.

4. Величины коллекторных сопротивлений определяются напряжениями питания, токами транзисторов T_1 и T_2 и напряжением коллектора этих транзисторов. Для выбранного стандартного напряжения питания $-12,6$ в сопротивление $R_3 = R_6 = 1$ ком.

5. Номиналы сопротивлений R_8 и R_9 определяются величиной максимального выходного напряжения, которое должно быть меньше допустимого обратного напряжения на базе транзисторов T_4 и T_5 . Когда один из транзисторов T_1 или T_2 заперт, максимальное выходное напряжение будет равно

$$U_{\text{вых макс}} = \frac{(E_{п1} - U_{к}) R_8}{R_8 + R_3} = 2,8 \text{ в} < U_{об \text{ доп.}}$$

Отсюда получаем $R_8 = R_9 = 750$ ом.

6. Для выбора транзистора T_3 рассмотрим его режим работы. При отсутствии входных сигналов транзистор T_3 открыт и коллекторный ток его равен разности суммарного эмиттерного тока через сопротивление R_7 и тока транзисторов T_1 и T_2 : $I_{кз} = 6,5$ ма. Мощность, рассеиваемая на коллекторе транзистора T_3 , равна

$$P_{к} \approx E_{п2} I_{кз} \approx 6,3 \cdot 6,5 \approx 41 \text{ мвт.}$$

Отметим, что при прочих равных условиях следует выбрать транзистор с максимальным коэффициентом усиления по току и максимальной граничной частотой, так как при этом повышается эффективность подавления синфазной помехи. Выбираем транзистор 2Т301Е.

7. Коэффициент подавления синфазной помехи $K_{\text{под}}$ в предвзрывательном линейном усилителе можно рассчитать следующим образом. При воздействии синфазной помехи суммарный коллекторный ток транзисторов T_1 и T_2 изменится на величину

$$\Delta I_{к\Sigma} = 2 \frac{U_{\text{пом вых}}}{R_{к}} + I_{б}, \quad (3.5)$$

где $I_{б}$ — ток базы транзистора T_3 ; $R_{к}$ — эквивалентное сопротивление в цепи коллекторов T_1 и T_2 ; $U_{\text{пом вых}}$ — амплитуда синфазной помехи на выходе линейного усилителя.

Изменение эмиттерного тока, протекающего через сопротивление R_7 , равно

$$\Delta I_{\text{э}} = \alpha \left(\frac{U_{\text{пом вх}}}{R_7} - I_{бB} \right), \quad (3.6)$$

где B — коэффициент усиления по току транзистора T_3 , $U_{\text{пом вх}}$ — амплитуда синфазной помехи на входе УВ. Ток базы транзистора T_3

равен

$$I_6 = 2U_{\text{ном вых}} / \left(R_8 + \frac{R_{\text{вх}}R_8}{R_{\text{вх}} + R_8} \right), \quad (3.7)$$

где $R_{\text{вх}}$ — входное сопротивление транзистора T_3 , $R_{\text{вх}} = r_6 + Br_9$,

$$K_{\text{под}} = \frac{U_{\text{ном вх}}}{U_{\text{ном вых}}} = \frac{2R_7}{\alpha R_K} + \left(\frac{1}{\alpha} + B \right) \frac{2R_7}{R_8 + \frac{R_{\text{вх}}R_8}{R_{\text{вх}} + R_8}}. \quad (3.8)$$

Принимая $\alpha = 1$, получаем

$$K_{\text{под}} \approx \frac{2R_7}{R_K} + (1 + B) \frac{2R_7}{R_8 + \frac{R_{\text{вх}}R_8}{R_{\text{вх}} + R_8}}. \quad (3.9)$$

При $R_7 = 330 \text{ ом}$, $R_K = 10^3 \text{ ом}$, $B_{\text{мин}} = 20$, $R_8 = 750 \text{ ом}$, $R_{\text{вх}} \approx 200 \text{ ом}$

$$K_{\text{под}} \approx \frac{2 \cdot 330}{10^3} + (1 + 20) \frac{2 \cdot 30}{750 + \frac{200 \cdot 750}{200 + 750}} \approx 16.$$

8. Коэффициент усиления линейного усилителя определяем из (2.70). В рассматриваемой схеме

$$R_{K \text{ экв}} = 1 / \left(\frac{1}{R_3} + \frac{1}{R_8} + \frac{1}{R_{10}} \right). \quad (3.10)$$

Сопротивления R_{10} и R_{11} берем равными $2,2 \text{ ком}$. Величины сопротивлений R_4 и R_5 выбираем из соображений обеспечения удовлетворительной стабильности коэффициента усиления линейного усилителя. Требуемая стабильность коэффициента усиления получается при $R_4 = R_5 = 15 \text{ ом}$.

Подставляя численные значения в (2.70), получаем $K \approx 20$, что соответствует требованиям.

9. Расчет фронта нарастания напряжения на выходе линейного усилителя производится по формуле (2.72). Используя справочные данные на транзистор 1Т308В — $C_K = 5 \text{ пф}$, $\tau_\alpha \leq 1,7 \cdot 10^{-9} \text{ сек}$, получаем

$$t_\phi \approx 2,2 \cdot 20 \left[\frac{100 + 50}{750} 1,7 \cdot 10^{-9} + \left(1 + \frac{50}{100} \right) 100 \cdot 5 \cdot 10^{-12} \right] \approx \\ \approx 44 \text{ нсек.}$$

Расчет амплитудно-временного селектора

1. Расчет начнем с выбора величины сопротивления в цепи эмиттера выходного каскада. От величины этого сопротивления и емкости нагрузки зависит длительность спада выходного импульса. Для получения требуемой длительности спада необходимо выполнить условие

$$R_9 \leq t_c / 2,2C_H.$$

Задано $C_H = 100 \text{ нф}$, $t_c \leq 0,1 \text{ мксек}$. Отсюда получаем $R_9 \leq 450 \text{ ом}$. Выбираем $R_9 = R_{17} + R_{18} = 320 \text{ ом}$.

2. Сопротивление делителя в цепи обратной связи определяем из следующих соображений. При отсутствии сигнала падение напряжения на сопротивлении R_{18} должно удерживать транзистор T_8 в открытом состоянии до тех пор, пока напряжение на базе T_4 или T_5 не превысит порога срабатывания.

Падение напряжения на сопротивлении R_{18} должно быть меньше или равно

$$U_{R_{18}} \leq -U_{эб \text{ доп}} - U_{б0} + U_{с \text{ макс}}. \quad (3.11)$$

Напряжение, поступающее на амплитудный селектор (базы T_4 и T_5), может достигать 2 в. Транзисторы 2Т301Д имеют $U_{эб \text{ доп}} \leq 3 \text{ в}$, $U_{б0} \approx 0,6 \text{ в}$. Следовательно, $U_{R_{18}} \leq |-3,0 - 0,6 + 2| = 1,6 \text{ в}$. Падение напряжения на сопротивлении R_{18} при срабатывании схемы равно

$$U_{R_{18}} \approx U_{\text{вых}} R_{18} / (R_{17} + R_{18}).$$

Отсюда получаем соотношение $R_{17}/R_{18} \approx 2,7$. Используя это соотношение и величину общего сопротивления в цепи эмиттера транзистора T_8 , находим величины сопротивлений R_{17} и R_{18} ; $R_{18} = 92 \text{ ом}$; выбираем $R_{18} = 100 \text{ ом}$, тогда $R_{17} = 270 \text{ ом}$, выбираем $R_{17} = 220 \text{ ом}$.

3. Выбираем диод D_1 и определяем величину сопротивления R_{16} . Напряжение, устанавливающее порог срабатывания, не должно открывать транзистор T_8 . Поэтому падение напряжения на диоде D_1 плюс напряжение открывания транзистора T_8 должно быть меньше максимальной величины порога срабатывания. В выходном каскаде использован транзистор 1Т308В, у которого напряжение открывания составляет примерно 0,3 в. Соответственно для надежной работы схемы диод D_1 выбираем кремниевый типа Д220А с падением напряжения не менее 0,8 в при токе порядка 10 ма.

4. Амплитуду стробирующего импульса $U_{с\text{тр}}$ выбираем примерно равной напряжению питания для того, чтобы транзистор T_8 не входил в режим насыщения $U_{с\text{тр}} = 6 \text{ в}$.

5. Полный переброс схемы происходит при достаточно малом напряжении на входе УВ. Поэтому фронт выходного напряжения определяется исключительно выходным каскадом, который является эмиттерным повторителем для стробирующего импульса.

Эмиттерный повторитель работает в линейном режиме и фронт его выходного напряжения можно определить с помощью приближенного соотношения, полученного из [5]:

$$t_\phi \approx 2,2 \frac{R_\Gamma}{R_9} \left[\left(C_6 + \frac{C_H}{B} \right) R_9 + \tau_\alpha \right], \quad (3.12)$$

где R_9 — сопротивление в цепи эмиттера; C_H — емкость нагрузки; R_Γ — внутреннее сопротивление источника стробирующего импульса (R_{16}); C_6 — эквивалентная емкость между базой транзистора и землей.

Из этого соотношения определим величину сопротивления R_{16} :

$$R_\Gamma = \frac{t_\phi R_9}{2,2 \left[\left(C_6 + \frac{C_H}{B} \right) R_9 + \tau_\alpha \right]}. \quad (3.13)$$

При $R_B = 220 \text{ ом}$, $\tau_a = 1,7 \text{ нсек}$, $C_B = 10 \text{ пф}$, $t_f = 0,1 \text{ мсек}$, $B = 150$,
 $C_B = 100 \cdot 10^{-12}$

$$R_T \approx \frac{0,1 \cdot 10^{-9} \cdot 320}{2,2 \left[\left(10 \cdot 10^{-12} + \frac{100 \cdot 10^{-12}}{150} \right) 320 + 1,7 \cdot 10^{-9} \right]} \approx 2,8 \text{ ком.}$$

Выбираем $R_{16} = 2,2 \text{ ком.}$

Усилитель на транзисторе T_7 усиливает выходной ток с предварительного каскада (T_4 , T_5 и T_6). Нестабильность коэффициента усиления этого усилителя входит в величину неустойчивости схемы $\delta_{сх}$, которая влияет на разброс порога срабатывания схемы. Усилитель на транзисторе T_7 имеет отрицательную обратную связь. Глубина этой связи должна быть такой, чтобы удовлетворить заданной стабильности.

Исходя из известных формул для коэффициента усиления каскада с обратной связью можно получить соотношение

$$K_I' \leq B / \left(\frac{\delta B}{e K_I} - 1 \right), \quad (3.14)$$

где K_I' — коэффициент усиления по току с учетом обратной связи; δK_I и δB — относительные изменения величин K_I и B .

Величину δK_I имеет смысл задавать одного порядка с величинами относительных разбросов других деталей, в данном случае сопротивлений. Задаваясь величиной $\delta K_I = 5\%$, и считая B равным 100, а δB равным 100%, получаем $K_I' \leq 5$. Выбираем $K_I' = 3$.

Коэффициент усиления по току в нашей схеме

$$K_I' \approx (R_{14}/R_{12}) - 1. \quad (3.15)$$

Теперь можно рассчитать суммарный ток эмиттеров транзисторов T_4 , T_5 , T_6 . В момент, когда токи через сопротивления R_{12} и R_{14} равны, ток коллектора транзистора T_7 должен быть равен току стробирующего импульса. Отсюда суммарный ток эмиттеров должен быть равен удвоенному току стробирующего импульса, деленному на K_I' .

Поскольку амплитуда напряжения стробирующего импульса и напряжение питания транзисторов T_4 , T_5 , T_6 равны, то, введя запас по току, выбираем сопротивление R_{13} в полтора раза больше сопротивления R_{16} , т. е. $3,3 \text{ ком.}$

При переключении напряжения коллекторов транзисторов T_4 , T_5 должно изменяться на $0,2-0,4 \text{ в}$. Отсюда рассчитывается величина R_{12} , а из нее и выбранной величины K_I' определяется R_{14} :

$$R_{12} = \frac{0,2}{6,3/R_{13}} = \frac{0,2}{1,9 \cdot 10^{-3}} \approx 100 \text{ ом.}$$

Задержка в срабатывании схемы определяется временем переключения транзисторов $T_4 - T_7$ и временем восстановления диода D_1 .

Потенциалы коллекторов транзисторов $T_4 - T_6$ при переключении вплоть до момента запираания транзистора T_7 практически

не меняются. Потенциал коллектора транзистора T_7 до восстановления диода D_1 также не изменяется. Поэтому можно считать, что сопротивления коллекторных нагрузок транзисторов при переключении равны нулю. Таким образом, время переключения определяется фронтом нарастания переходной крутизны транзисторов в этом режиме.

Крутизна балансного каскада на транзисторах T_4 , T_5 и T_6 при короткозамкнутом выходе равна

$$S = \frac{1}{2 \left(r_{\text{э}} + \frac{2r_{\text{б}} + R_{\Gamma}}{B} \right)}. \quad (3.16)$$

Фронт нарастания крутизны S равен

$$t_{\Phi} = 2,2\tau_{\alpha} \frac{2r_{\text{б}} + R_{\Gamma}}{2r_{\text{б}} + (R_{\Gamma} + 2r_{\text{б}})/B}. \quad (3.17)$$

Полная крутизна равна произведению S на K_I . Фронт нарастания этой крутизны соответственно равен

$$t_{\Phi\Pi} = \sqrt{t_{\Phi}^2 + t_{\Phi KI}^2}, \quad (3.18)$$

где $t_{\Phi KI}$ — фронт нарастания коэффициента усиления по току.

Величину $t_{\Phi KI}$ нетрудно получить, учитывая, что площадь усиления по току транзистора не изменяется. Поэтому фронт нарастания коэффициента усиления по току при $K_I = 1$ составляет $2,2\tau_{\alpha}$, а при $K_I > 1$ в K_I раз больше:

$$t_{\Phi KI} = 2,2K_I\tau_{\alpha}. \quad (3.19)$$

Полное время задержки в срабатывании можно считать равным сумме времен фронта нарастания крутизны и времени восстановления диода D_1 . В рассматриваемом примере это время равняется примерно 100 $\mu\text{сек}$, что удовлетворяет требованиям.

Переходим к определению величины реактивности связи. Из (2.28), учитывая, что $a = 2$, $P_{\text{ош}} = 10^{-10}$, постоянная времени цепи с реактивностью связи $\tau_{\text{ар}} \geq 120 \mu\text{сек}$. Следовательно, $RC \geq 120 \mu\text{сек}$, $R_{10} = R_{11} = 2,2 \text{ ком}$. Выбираем $C_1 = C_2 = 0,06 \mu\text{ф}$.

Амплитуду дифференциальной помехи, не совпадающей по времени с сигналом и еще не вызывающей парализацию УВ, определим из выражения

$$U_{\Pi \text{ макс}} = U_{\text{к}}/K = 4/25 = 160 \text{ мВ}.$$

Таким образом, помеха с заданной амплитудой (150 мВ) не вызывает парализацию УВ.

Амплитуда синфазной помехи на входе амплитудного селектора не превысит

$$U_{\Pi \text{ макс}} = 300/16 = 18,8 \text{ мВ}.$$

**3.3. БАЛАНСНЫЙ УСИЛИТЕЛЬ ВОСПРОИЗВЕДЕНИЯ
МОЗУ С ВЫБОРКОЙ ПО СИСТЕМЕ 2D
С МИНИМАЛЬНЫМ ЦИКЛОМ ОБРАЩЕНИЯ 1 мксек**

Балансный усилитель предназначен для применения в тракте воспроизведения информации МОЗУ с выборкой по системе 2D с двумя сердечниками на разряд с отдельной обмоткой для съема считанных двуполярных сигналов 1 и 0, полярность которых зависит от кода адреса. Усилитель разработан для МОЗУ с объемом хранимой информации 2048 чисел 50 разрядов, минимальным периодом обращения 1,0 мксек и временем выборки информации 0,6 мксек.

Усилитель рассчитан на применение в комплексе с импульсно-потенциальной системой типовых логических элементов ЭВМ.

Технические характеристики

Минимальная амплитуда входного сигнала 1 и 0	± 50 мв
Диапазон длительностей входного сигнала	150 ÷ 250 нсек
Минимальный период следования сигналов	1,0 мксек
Максимальная амплитуда дифференциальной помехи во время записи информации в МОЗУ	300 мв
Максимальная длительность дифференциальной помехи во время записи информации	120 нсек
Максимальная амплитуда синфазной помехи во время считывания информации	1000 мв
Максимальная длительность синфазной помехи во время считывания информации	120 нсек
Порог усилителя	5 мв
Форма кодирования	фазовая
Параметры сигнала на выходе усилителя: нижний уровень сигнала (логический уровень 0)	$0,3$ в $\pm 0,1$ в
верхний уровень сигнала (логический уровень 1)	$5,5$ в $\pm 0,25$ в

Диапазон длительностей сигнала (по уровню 0,5)	150-:-350 <i>нсек</i>
Время задержки	60 <i>нсек</i> ± ± 10 <i>нсек</i>
Длительность фронта	60 <i>нсек</i> ± ± 10 <i>нсек</i>
Длительность спада	60 <i>нсек</i> ± ± 10 <i>нсек</i>
Параметры нагрузки на выходе усилителя:	
ток импульсной реакции на нижнем уровне выходного сигнала (втекающий ток)	12 <i>ма</i>
ток нагрузки на верхнем уровне выходного сигнала (вытекающий ток)	2 <i>ма</i>
Напряжения питания	+20 <i>в</i> , +6 <i>в</i> , -3 <i>в</i> , -10 <i>в</i>
Нестабильность номиналов, питающих напряжений	±3,0%
Температурный диапазон работы схемы	+5 ÷ + 50° С.

Выбор схемы

В ОЗУ системы 2D с двумя сердечниками на разряд сигналы 1 и 0 различаются полярностью и, следовательно, требования к постоянству уровня отсчета амплитудного селектора существенно упрощаются. Для удовлетворения требований высокого быстродействия и высокой стабильности работы усилителя в условиях массового изготовления схем целесообразно построить линейный усилитель на одинаковых каскадах с эмиттерной обратной связью по току и с емкостными связями между каскадами.

Для подавления синфазной помехи возможно использовать балансные линейные каскады.

Для восстановления постоянной составляющей сигнала следует уменьшить постоянную времени последней разделительной емкости, связывающей линейный усилитель с амплитудным селектором. При этом в схеме усилителя необходимо иметь ограничительные элементы для уменьшения амплитуды выбросов (после разделительной емкости).

В рассматриваемом ОЗУ для получения заданного цикла обращения при регенерации информации необходимо управ-

лять работой разрядных формирователей записи сигналами с выхода УВ, минуя триггер регистра числа.

Кроме того, в рассматриваемом ОЗУ обмотка разрядно-считывающей линии для уменьшения помех в цикле записи имеет перекрестие, поэтому полярность сигналов 1 и 0 на входе усилителя зависит от кода адреса. Отсюда в усилителе необходимо иметь схему «выпрямления» сигналов.

Логические операции и временное стробирование целесообразно выполнять на схемах И импульсно-потенциальных логических элементов, используемых в данном ОЗУ. Для управления схемами И в усилителе необходимо иметь формирователь потенциального сигнала. В качестве формирователя импульсного сигнала целесообразно использовать типовой формирователь комплекса логических элементов. С учетом сказанного целесообразно построить УВ данного МОЗУ следующим образом:

1. В усилителе иметь два канала для отдельного усиления обеих полярностей считанного сигнала и формирования потенциального сигнала, соответствующего логической 1.

2. Для подавления синфазной помехи линейные каскады обоих каналов усилителя связать по схеме параллельно-балансных каскадов.

3. В качестве выпрямителя, временного селектора и формирователя стандартных импульсов использовать типовые логические схемы импульсно-потенциальной системы элементов, применяемой в данном МОЗУ. При этом выходные потенциальные сигналы каналов усилителя использовать в качестве управляющих сигналов, а стробирование осуществлять стандартным импульсным сигналом.

4. Для увеличения запаса помехоустойчивости схемы иметь в каждом канале усилителя после линейных каскадов амплитудный селектор.

Описание схемы

Функциональная схема усилителя воспроизведения приведена на рис. 3.5. Усилитель имеет два канала для отдельного усиления разнополярных считанных сигналов и формирования стандартных потенциальных сигналов. Считанные сигналы 1 и 0 поступают на вход усилителя с отдельной обмотки разрядно-считывающей линии, которая имеет перекрестья для компенсации помех от разрядного формирователя тока записи. В зависимости от полярности входного

сигнала работает тот или другой канал усилителя. В состоянии покоя на потенциальных выходах обоих каналов (выходы 1 и 2 на рис. 3.5) имеется уровень потенциального сигнала, соответствующий логическому 0.

Отрицательному сигналу на входе одного канала всегда соответствует положительный сигнал на входе другого.

Если сигнал на входе канала имеет отрицательную полярность, то происходит его усиление до амплитуды, большей порога амплитудного селектора, и на выходе данного канала

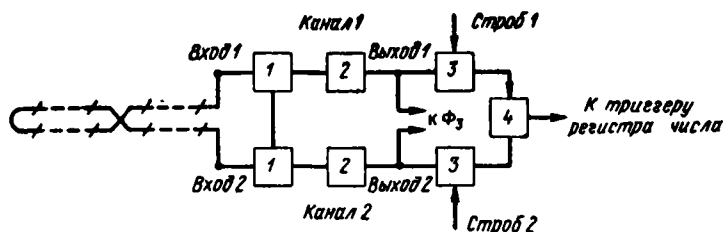


Рис. 3.5. Функциональная схема усилителя воспроизведения МОЗ с выборкой по системе 2D:

1 — линейный усилитель; 2 — амплитудный селектор и формирователь потенциального сигнала; 3 — логическая схема И; 4 — импульсный формирователь.

формируется потенциальный сигнал с уровнем, соответствующим логической 1. Если сигнал на входе канала имеет положительную полярность, то формирователь данного канала не работает, и на выходе канала остается исходный уровень логического 0.

В зависимости от адреса, по которому производится считывание информации, стандартный потенциальный сигнал, соответствующий считанной 1 (или 0), может поступать как с выхода 1, так и с выхода 2. Стробирование и логические операции по определению 1 и 0 выполняются на логических схемах И, стоящих на входе формирователя стандартного импульсного сигнала и формирователей тока записи 1 и 0. В качестве стоба используется стандартный импульсный сигнал.

Принципиальная схема усилителя*) приведена на рис. 3.6. Усилитель представляет собой двухканальный,

*) Так как логические операции, стробирование и формирование импульсного сигнала выполняются на типовых схемах импульсно-потенциальной системы элементов ЭВМ, то ниже рассматривается принципиальная схема только балансного линейного усилителя и формирователя потенциального сигнала.

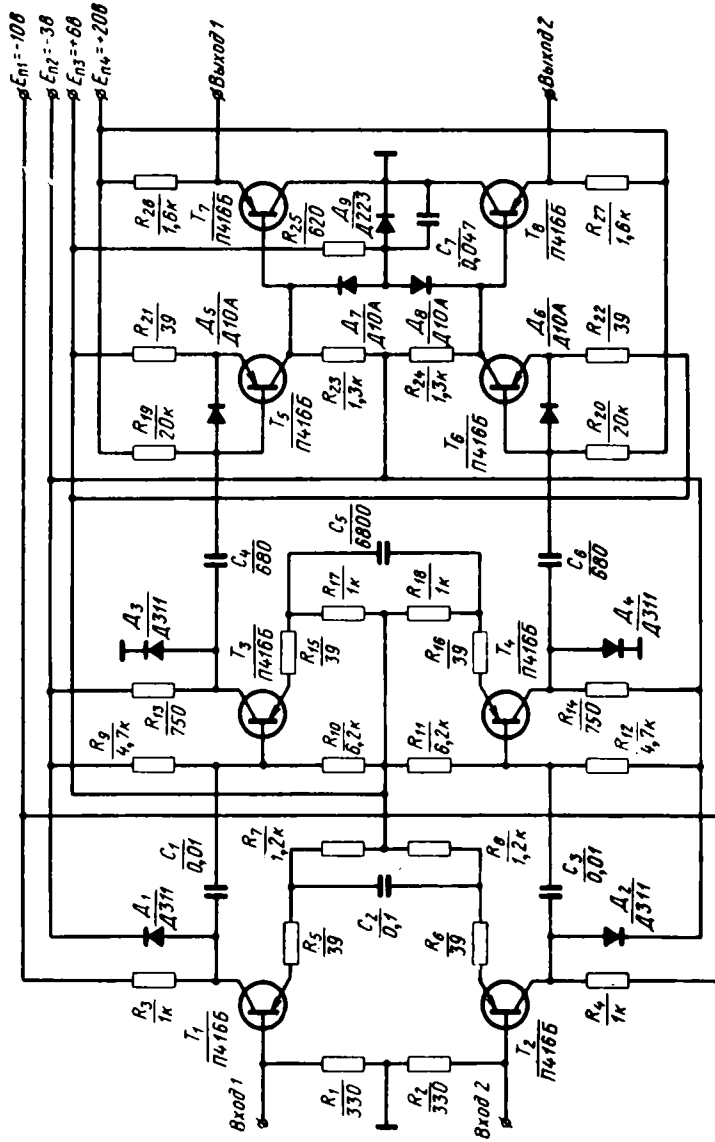


Рис. 3.6. Балансный усилитель.

четырёхкаскадный балансный усилитель-формирователь. Оба канала усиления совершенно одинаковы по схеме: каждый канал включает в себя два линейных каскада усиления [транзисторы $T_1 (T_2)$, $T_3 (T_4)$], нелинейный формирующий каскад $T_5 (T_6)$ и эмиттерный повторитель $T_7 (T_8)$, увеличивающий нагрузочную способность усилителя.

В каждом канале связь между каскадами емкостная (емкости C_1, C_3, C_4, C_6). Линейные каскады одного канала связаны через емкости C_2, C_5 с соответствующими каскадами другого по схеме параллельно-балансных каскадов. Балансная схема включения линейных каскадов усилителя необходима для подавления синфазных помех, поступающих на вход усилителя во время считывания информации.

Формирующий каскад является одновременно амплитудным селектором усилителя. Наличие определенного порога открывания формирующего каскада позволяет устранить появление на выходах усилителя помех, непосредственно предшествующих сигналу, а также выбросов, которые имеют место при использовании емкостных связей между каскадами усилителя.

Использование на выходе схемы эмиттерных повторителей связано с тем, что управление типовыми логическими схемами совпадения должно осуществляться от источника с малым выходным сопротивлением, т. е. от генератора напряжения. Благодаря эмиттерному повторителю малое выходное сопротивление каналов усилителя обеспечивается не только на верхнем, но и на нижнем уровне выходного сигнала.

Рассмотрим назначение отдельных элементов схемы. Сопротивления R_1, R_2 задают исходный потенциал на базах транзисторов T_1, T_2 , а также обеспечивают согласование обмотки считывания. Сопротивления R_9, R_{10} и R_{11}, R_{12} образуют делители напряжения, которые задают исходные потенциалы на базах транзисторов T_3, T_4 второго линейного каскада. Сопротивления R_5, R_6, R_{15}, R_{16} обеспечивают в соответствующих каскадах обратную связь по току в режиме усиления сигнала, а сопротивления R_7, R_8, R_{17}, R_{18} — обратную связь по току в режиме подавления синфазной помехи, а также стабилизируют исходные токи эмиттеров транзисторов $T_1 — T_4$.

Диоды $D_1 — D_4$ служат для фиксации сигнала 1 на коллекторе соответствующего транзистора.

В исходном состоянии диоды D_1, D_2 заперты, а диоды D_3, D_4 находятся на границе открывания.

Емкости C_2, C_5 выполняют функции блокирующих емкостей в режиме усиления дифференциального сигнала.

Через сопротивления R_{19}, R_{20} от источника напряжения $E_{п4}$ задаются исходные токи обратного смещения эмиттерных переходов транзисторов T_5, T_6 формирующих каскадов. Входы транзисторов T_5, T_6 шунтированы диодами D_5, D_6 . Напряжение обратного смещения эмиттерного перехода транзистора равно падению напряжения на соответствующем диоде при протекании через него тока смещения. Сопротивления R_{21}, R_{22} обеспечивают обратную связь по току в режиме формирования фронта и спада выходного сигнала. Диоды D_7, D_8 служат для фиксации исходного потенциала на коллекторах транзисторов T_5, T_6 и на базах транзисторов T_7, T_8 . Аноды диодов D_7, D_8 подключены к делителю напряжения (R_{25}, D_9). Исходный потенциал на базах транзисторов T_7, T_8 определяет уровень потенциального сигнала на выходах схемы, соответствующий логическому 0.

Рассмотрим работу схемы в режиме усиления сигнала. Предположим, что сигнал имеет отрицательную полярность на входе 1 и положительную — на входе 2.

Переходные процессы при усилении и формировании сигнала в каскадах канала 1 показаны на рис. 3.7.

Отрицательный сигнал на входе 1 приводит к появлению усиленного отрицательного сигнала на выходе линейного усилителя, т. е. на коллекторе транзистора T_3 . Через разделительную емкость C_4 сигнал поступает на вход формирующего каскада. Амплитуда сигнала значительно превышает напряжение обратного смещения эмиттерного перехода транзистора T_5 , диод D_5 запирается, а транзистор T_5 переключается из состояния отсечки в состояние насыщения.

При спаде сигнала на коллекторе транзистора T_3 происходит обратное переключение транзистора T_5 из состояния насыщения до отсечки. Таким образом, на коллекторе транзистора T_5 формируется положительный импульс напряжения с амплитудой, равной величине перепада стандартного потенциального сигнала, который через эмиттерный повторитель поступает на выход 1 усилителя.

Так как стробирование производится после установления верхнего уровня потенциального сигнала на выходе

схемы, то время включения усилителя (задержка и фронт выходного сигнала) определяет задержку от момента прихода сигнала на вход усилителя до момента стробирования. Время включения $t_{\text{вкл}} = t_{\text{з}} + t_{\text{ф}}$ (рис. 3.7) и длительность выходного сигнала $t_{\text{вых}}$ зависят от коэффициента усиления

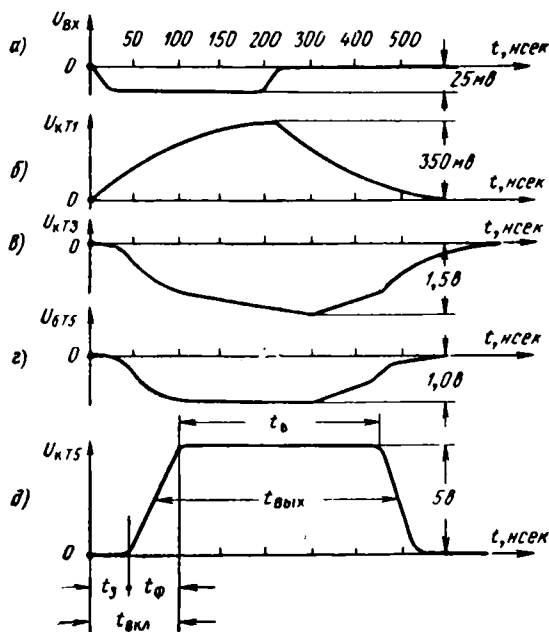


Рис. 3.7. Переходные процессы при усилении и формировании сигнала в схеме рис. 3.6:

а — сигнал на входе T_1 ; б — сигнал на коллекторе T_1 ; в — сигнал на коллекторе T_3 ; г — сигнал на базе T_5 ; д — сигнал на коллекторе T_5 .

линейных каскадов. При увеличении коэффициента усиления время включения уменьшается, а длительность выходного сигнала превышает длительность входного на величину задержки выключения транзистора T_5 , определяемую временем рассасывания неосновных носителей.

Минимальная длительность выходного сигнала должна быть достаточна для надежного стробирования. В данном усилителе длительность вершины выходного потенциального сигнала $t_{\text{в}}$ должна быть не менее 150 нсек. Величина макси-

мальной длительности выходного сигнала ограничена сверху только частотой смены информации.

Одновременно с отрицательным дифференциальным сигналом, поступающим на вход 1, на вход 2 поступает положительный дифференциальный сигнал, который приводит к появлению положительного сигнала на выходе линейного усилителя. Благодаря фиксирующему диоду D_4 , амплитуда этого сигнала не превышает падения напряжения на открытом диоде D_4 . Проходя через разделительную емкость C_6 , сигнал дифференцируется, так как постоянная времени заряда и разряда емкости C_6 из-за открытых диодов D_4 и D_6 мала. При этом отрицательный выброс напряжения на базе транзистора T_6 не превышает напряжения обратного смещения эмиттерного перехода, транзистор T_6 остается запертым, а диод D_8 — открытым. На выходе 2 исходный потенциальный уровень соответствует логическому 0.

При стробировании ток логических схем И, которыми управляет выход 2 (см. рис. 3.5), переключается в транзистор T_8 (втекающий ток). На выходе 2 из-за конечной величины выходного сопротивления эмиттерного повторителя возникает положительный импульс напряжения «реакции», который может быть воспринят как помеха во время стробирования. Благодаря открытому диоду D_8 , выходное сопротивление эмиттерного повторителя уменьшается и, следовательно, импульсная реакция также уменьшается.

Кроме полезного сигнала на вход усилителя поступают дифференциальные и синфазные помехи. Переходные процессы в усилителе при воздействии дифференциальной помехи показаны на рис. 3.8.

Дифференциальная помеха возникает при работе разрядного формирователя тока записи. Помеха является двуполярной и соответствует во времени фронту и спаду тока записи. Отрицательная помеха на входе канала приводит к появлению ложного сигнала на выходе канала, а положительная помеха на входе канала подавляется в усилителе. Так как помеха имеет две полярности, то ложный сигнал появляется сначала на одном, а затем на другом выходе усилителя. Хотя ложные сигналы возникают в цикле записи информации и не стробируются, необходимо чтобы они оканчивались к началу последующего цикла считывания информации. Амплитуда дифференциальной помехи на входе канала значительно больше амплитуды полезного сигнала, поэтому транзисторы вторых линейных каскадов обоих

каналов работают в нелинейном режиме, при котором происходит ограничение амплитуды помехи в усилителе.

При запираии транзистора T_3 базовый ток включения транзистора T_5 на этапе насыщения ограничен зарядным

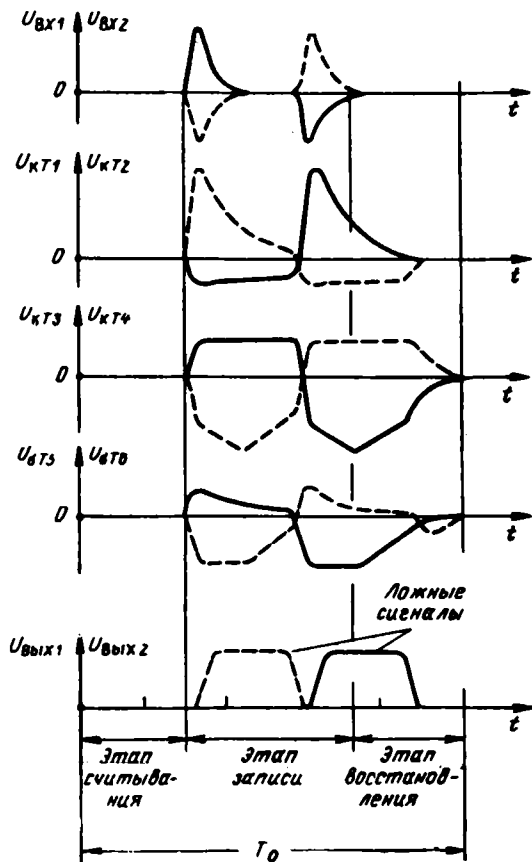


Рис. 3.8. Переходные процессы в схеме рис. 3.6 при воздействии максимально возможных помех в цикле записи информации (сплошные линии — канал 1; пунктир — канал 2).

током разделительной емкости C_4 . При этом напряжение на емкости изменяется линейно, и ток заряда постоянен. После открывания транзистора T_3 заряд емкости C_4 способствует рассасыванию неосновных носителей в базе тран-

зистора T_5 и выключению транзистора. Для уменьшения времени восстановления исходного состояния постоянная времени разделительной цепи с емкостью C_4 (C_6) выбрана меньше периода следования входных сигналов и много меньше, чем постоянная времени разделительной цепи с емкостью C_1 (C_3) между линейными каскадами усилителя. Уменьшение величин емкостей C_4 , C_6 возможно благодаря использованию в схеме фиксирующих диодов D_3 , D_4 , ограничивающих амплитуду отрицательного выброса напряжения после емкости.

Синфазная помеха возникает при работе адресного формирователя тока считывания. При одновременном поступлении на оба входа усилителя отрицательной помехи большой амплитуды коэффициент усиления линейных каскадов уменьшается за счет увеличения эмиттерной обратной связи по току. В этом случае обратная связь создается с помощью больших сопротивлений R_7 , R_8 и R_{17} , R_{18} . При этом коэффициент усиления линейного усилителя становится много меньше 1, и амплитуда отрицательной помехи на выходе линейного усилителя не превышает порог открывания транзисторов формирующих каскадов.

Методика расчета

Расчет основных параметров усилителя проводим, исходя из условий обеспечения требуемого быстродействия и высокой стабильности работы схемы.

Расчет следует начать с определения числа линейных каскадов N и коэффициента усиления K_U , необходимых для получения требуемой переходной характеристики усилителя. Используем методику расчета переходной характеристики многокаскадного усилителя на аperiodических каскадах с эмиттерной обратной связью по току, работающих с временами установления фронта $t_\Phi < B/2\pi f_T$, где f_T — предельная частота усиления, на которой модуль коэффициента усиления в схеме с общим эмиттером при короткозамкнутой нагрузке равен 1. Эта методика [1] основана на использовании интегральной оценки сложных переходных функций и учитывает взаимосвязь каскадов, характерную для усилителя на транзисторах. При расчете в области малых времен $t \leq t_{\text{вкл}}$ переходной] характеристики линейного усилителя мы можем не учитывать влияния переходных и блокирующих емкостей.

Эмиттерный повторитель при активной нагрузке практически не увеличивает время включения схемы и его влиянием на переходную характеристику всего усилителя можно пренебречь.

Для упрощения расчетов сделаем следующие допущения. Предположим, что оба канала усиления одинаковы. Так как формирующий каскад собран так же, как и линейные каскады, по схеме каскада с эмиттерной обратной связью по току, то будем считать, что в области малых времен $t \leq t_{\text{вкл}}$ выход линейного усилителя нагружен на входное сопротивление каскада, аналогичного каскадам линейного усилителя. Последнее допустимо ввиду того, что в области отсечки транзистора формирующего каскада входное сопротивление каскада мало отличается от входного сопротивления каскада в активной области малых времен переходной характеристики.

Переходную характеристику коэффициента усиления N -каскадного линейного усилителя, состоящего из одинаковых каскадов с обратной связью по току, представим в виде экспоненциальной функции, сдвинутой относительно начала координат на величину $t'_3 - t'_\phi$:

$$K_U(t) = K_{U1}^N \left\{ 1 - \exp \left[- \frac{t - (t'_3 - t'_\phi)}{t'_\phi} \right] \right\}, \quad (3.20)$$

где K_{U1} — коэффициент усиления каскада в установившемся режиме; t'_3 — время задержки переходной характеристики $K_U(t)$, определяемое по уровню $(e - 1)/e$ от установившегося значения; t'_ϕ — постоянная времени переходной характеристики.

При выполнении условия стабильности работы каскада

$$R_0 \gg r_0 = \varphi_T / I_0 \quad (3.21)$$

коэффициент усиления K_{U1} равен

$$K_{U1} = \sqrt[N]{2U_n / U_{\text{вх}}} \approx R_n / R_0, \quad (3.22)$$

где r_0 — дифференциальное сопротивление эмиттерного перехода; R_0 — сопротивление эмиттерной обратной связи; U_n — установившееся значение переходного напряжения $U_n(t)$ на выходе линейного усилителя,

$$U_n(t) = U_n \left\{ 1 - \exp \left[- \frac{t - (t'_3 - t'_\phi)}{t'_\phi} \right] \right\}, \quad (3.23)$$

$U_{вх}$ — минимальный сигнал на входе усилителя; $R_{н}$ — сопротивление нагрузки в коллекторе каждого каскада.

Величины $t'_в$ и $t'_ф$ могут быть определены по формулам [1]

$$t'_в = \sum_{i=1}^N \tau_{U_i} = N\tau_{U_1}, \quad (3.24)$$

$$t'_ф = \sqrt{\left[\sum_{i=1}^N \tau_{U_i} \right]^2 - 2 \sum_{\substack{k=1 \\ k>i}}^N \tau_{U_i} \tau_{U_k}} = \tau_{U_1} \sqrt{N^2 - 2(N-1)}, \quad (3.25)$$

где τ_{U_1} — постоянная времени линейного каскада, нагруженного на входное сопротивление последующего каскада, которая для $t_f < B/2\pi f_T$ равна

$$\tau_{U_1} \approx (\tau_T + R_{н}C_{к}) (1 + K_{U_1}), \quad (3.26)$$

где $\tau_T = 1/2\pi f_T$, (3.27)

$C_{к}$ — емкость коллекторного перехода.

В практической схеме установившееся значение напряжения меньше $U_{л}$ из-за ограничения выходного напряжения при насыщении транзистора формирующего каскада T_5 (T_6).

Для надежного стробирования длительность вершины потенциального сигнала с выхода усилителя должна удовлетворять неравенству $t_{в} \geq t_{вх}$, где $t_{вх}$ — минимальная длительность входного сигнала. Для выполнения этого условия следует выбрать уровень ограничения сигнала с выхода линейного усилителя равным половине установившегося значения: $U_{л}(t_{вкл}) = 0,5U_{л}$. Подставляя $U_{л}(t_{вкл})$ в формулу (3.23) и учитывая (3.24) и (3.25), получаем

$$t_{вкл} = t'_ф \left[\frac{N}{\sqrt{N^2 - 2(N-1)}} + \ln 2 - 1 \right] = m t'_ф, \quad (3.28)$$

где $m = \frac{N}{\sqrt{N^2 - 2(N-1)}} + \ln 2 - 1$.

При $N = 1$ $t_{вкл} \approx 0,7t'_ф$; $N = 2$ $t_{вкл} \approx 1,1t'_ф$.

Учитывая (3.25) и (3.28), из (3.26) получаем выражение для расчета эквивалентного сопротивления нагрузки в коллекторе каждого каскада $R_{н}$, учитывающего шунтирующее

действие сопротивлений смещения в цепях базы последующего каскада:

$$R_n \approx \frac{\tau_T}{C_R} \left(\frac{t_{\text{вкл}}}{m \sqrt{N^2 - 2(N-1)} K_{U1} \tau_T} - 1 \right). \quad (3.29)$$

Переходная функция напряжения на выходе формирующего каскада (на коллекторе транзистора T_5) определяется выражением, в котором t — координата времени, отсчитываемого от момента открывания формирующего каскада:

$$U_{\text{вых}}(t) = (U_{\text{л}} - U_{\text{см}}) K_{U3} \times \\ \times \left(1 - \frac{t'_{\text{ф}}}{t'_{\text{ф}} - \tau_{U3}} e^{-t/t'_{\text{ф}}} + \frac{\tau_{U3}}{t'_{\text{ф}} - \tau_{U3}} e^{-t/\tau_{U3}} \right), \quad (3.30)$$

где K_{U3} — установившееся значение коэффициента усиления формирующего каскада; τ_{U3} — постоянная времени формирующего каскада, равная с учетом входной емкости эмиттерного повторителя $C_{\text{вх}}$ ($C_{\text{вх}} \approx C_R$), $\tau_{U3} \approx 2(\tau_T + R_n C_R)$; $U_{\text{см}}$ — напряжение обратного смещения эмиттерного перехода транзистора формирующего каскада («порог» формирователя).

Так как в качестве формирователя используется каскад, аналогичный линейному каскаду, то, полагая $K_{U3} = K_{U1}$ и учитывая, что $t_{\text{ф}} > \tau_{U3}$ и $t_{\text{вкл}} \gg \tau_{U3}$, получаем из (3.30) при $t = t_{\text{ф}}$ и $t_{\text{вкл}} = m t'_{\text{ф}}$ упрощенное выражение, из которого можно приближенно определить требуемую величину $U_{\text{л}}$:

$$U_{\text{вых}} \leq (U_{\text{л}} - U_{\text{см}}) \sqrt[N]{2U_{\text{л}}/U_{\text{вх}}} (1 - e^{-m t_{\text{ф}}/t_{\text{вкл}}}), \quad (3.31)$$

где $U_{\text{вых}}$ — амплитуда выходного сигнала, равная величине перепада потенциального сигнала на выходе усилителя (коэффициент передачи эмиттерного повторителя полагается равным 1); $t_{\text{ф}}$ — длительность фронта сигнала на выходе усилителя.

Величина порога $U_{\text{см}}$ выбирается из условия

$$U_{\text{см}} \geq U_{\text{в макс}} \leq U_{\text{д макс}}, \quad (3.32)$$

где $U_{\text{в макс}}$ — максимальная амплитуда отрицательного выброса напряжения с выхода линейного усилителя (после разделительной емкости) на этапе записи информации; $U_{\text{д макс}}$ — максимальная амплитуда напряжения на открытом диоде во время импульса. Так как в схеме на выходе линейного усилителя используются фиксирующие диоды D_3 и D_4 , то амплитуда выброса не превышает $U_{\text{д макс}}$.

При выполнении условия (3.21) величина сопротивления эмиттерной обратной связи по току в режиме усиления сигнала определяется по формуле (3.22). Величина сопротивления эмиттерной обратной связи по току в режиме подавления синфазной помехи $R_{\text{синф}}$ может быть найдена из условия подавления помехи $U_{\text{синф}}$:

$$R_{\text{синф}} \geq R_{\text{н}} \sqrt[N]{U_{\text{см}}/U_{\text{синф}}}. \quad (3.33)$$

Величина сопротивления активной нагрузки эмиттерного повторителя выбирается из условия уменьшения входной емкости эмиттерного повторителя до величины $C_{\text{вх}} \approx C_{\text{к}}$ [1]:

$$R_{\text{н эп}} \gg \tau_{\text{T}}/C_{\text{к}}, \quad (3.34)$$

где τ_{T} и $C_{\text{к}}$ — коллекторная емкость и постоянная времени транзистора эмиттерного повторителя.

Расчет величин переходных и блокирующих емкостей C_1 , C_4 , и C_2 , C_5 может быть проведен по следующим упрощенным выражениям:

$$C_1 \geq (5 \div 10) T_0/R_{\text{н}}; \quad C_2 \geq 10C_4; \quad (3.35)$$

$$\frac{t_{\text{вкл}}(\tau_{\text{T}} + R_{\text{н}}C_{\text{к}})}{\tau_{\text{T}}R_{\text{н}}} \leq C_4 \leq \frac{T_0(\tau_{\text{T}} + R_{\text{н}}C_{\text{к}})}{R_{\text{н}}\tau_{\text{T}}}; \quad C_5 \geq 10C_4.$$

Здесь T_0 — минимальное время обращения к ЗУ.

Формулы (3.35) получены на основании выполнения следующих условий:

— постоянная времени заряда емкости C_1 должна быть много больше минимального периода повторения сигналов;

— постоянная времени заряда емкости C_4 должна быть много меньше периода T , но больше малых времен переходной характеристики усилителя $t_{\text{вкл}}$;

— величины блокирующих емкостей C_2 и C_5 должны быть на порядок больше, чем величины соответствующих переходных емкостей C_1 и C_4 , так как эквивалентное сопротивление в цепи эмиттера примерно на порядок меньше эквивалентного сопротивления в цепи коллектора.

Следует отметить, что точный расчет процесса перезаряда емкостей связи является крайне громоздким из-за нелинейного характера изменения эквивалентного сопротивления цепей. На практике окончательные величины емкостей связи определяются экспериментально.

После определения числа линейных каскадов N , коэффициента усиления каскада K_{U1} и расчета основных сопро-

тивлений R_n , R_9 , $R_{снф}$ схемы усилителя следует перейти к расчету основных сопротивлений принципиальной схемы рис. 3.6.

Статический ток коллектора $I_{кТ1}$ транзистора первого каскада выбираем равным типовому значению для используемого типа транзистора.

Сопротивление R_3 рассчитываем из условия выбора рабочей точки посредине динамического диапазона

$$R_3 \approx E_{п1}/2I_{кТ1}. \quad (3.36)$$

При этом эквивалентное сопротивление делителя напряжения на входе второго каскада, определяется из выражения

$$R_n = \frac{R_3 R_{дел}}{R_3 + R_{дел}}, \quad (3.37)$$

где

$$R_{дел} = \frac{R_9 R_{10}}{R_9 + R_{10}}.$$

Величина коллекторного сопротивления R_{13} второго каскада выбирается равной R_n , так как шунтирующим действием сопротивления R_{10} можно пренебречь (сопротивление R_{10} используется для стабилизации тока смещения третьего каскада и выбирается достаточно большим). При этом статический ток коллектора транзистора T_3 равен

$$I_{кТ3} \approx E_{п2}/R_{13} = E_{п2}/R_n. \quad (3.38)$$

Так как при расчете коэффициента усиления каскада K_{U1} не учитывался реальный фронт входного сигнала, то следует увеличить коэффициент усиления каскада до 1,5 K_{U1} , где K_{U1} — величина коэффициента усиления, определяемая по формуле (3.22). При этом величина сопротивления эмиттерной обратной связи с учетом дифференциального сопротивления эмиттерного перехода r_9 равна

$$R_3 \approx R_{15} \approx \frac{R_n - 1,5K_{U1} \cdot r_9}{1,5K_{U1}}. \quad (3.39)$$

Величина сопротивления R_7 рассчитывается по формуле

$$R_7 = \frac{E_{п3} - U_{96Т1}}{I_{9Т1}} - R_5 \approx \frac{E_{п3} - U_{96Т1}}{I_{кТ1}} - R_5, \quad (3.40)$$

где $I_{9Т1}$ — статический ток эмиттера транзистора T_1 ; $U_{96Т1}$ — падение напряжения на эмиттерном переходе транзистора T_1 .

Напряжение питания $E_{пз}$ следует выбрать так, чтобы выполнялись условия:

$$R_7 \gg R_{\text{сиф}}, \quad R_7 \gg R_5. \quad (3.41)$$

Величину сопротивления R_{17} следует выбрать по формуле, подобной (3.40):

$$\begin{aligned} R_{17} &= \frac{E_{пз} - U_{б0} - U_{обтз}}{I_{\theta тз}} - R_{15} \approx \\ &\approx \frac{E_{пз} - U_{б0} - U_{обтз}}{I_{к тз}} - R_{15}, \end{aligned} \quad (3.42)$$

где $U_{б0}$ — статический потенциал на базе транзистора T_3 .

Величину $U_{б0}$ следует выбрать так, чтобы обеспечивались условия

$$R_{17} \approx R_{\text{сиф}}, \quad R_{17} \gg R_{15}. \quad (3.43)$$

Величина сопротивления R_{19} определяется по формуле

$$R_{19} = (E_{п4} - E_{пз}) / I_{см}, \quad (3.44)$$

где $I_{см}$ — статический ток смещения, обеспечивающий на эмиттерном переходе транзистора T_5 обратное напряжение, равное $U_{см}$.

Напряжение $E_{п4}$ должно быть выбрано так, чтобы выполнялось условие

$$R_{19} \gg R_{13} = R_{н}. \quad (3.45)$$

Для уменьшения статического тока через фиксирующий диод D_7 коллекторное сопротивление транзистора T_5 формирующего каскада может быть увеличено по сравнению с расчетной величиной, равной $R_{н}$, и определено из условия подавления импульсной реакции на выходе усилителя от втекающего тока $I_{втек}$ схем И при стробировании:

$$R_{23} \leq E_{п2} / I_{б \text{ макс}}, \quad (3.46)$$

где $I_{б \text{ макс}}$ — максимальный ток базы транзистора T_5 во время стробирования, равный

$$I_{б \text{ макс}} \approx \frac{I_{втек}}{(t_{\phi} / \tau_T) + 1}, \quad (3.47)$$

где t_{ϕ} — длительность фронта тока $I_{втек}$.

Величину сопротивления R_{28} следует определять из условия (3.34). Для удовлетворения этого условия сопротивление R_{28} следует подключить к источнику $E_{п4}$ с высоким потенциалом по отношению к базе транзистора T_5 .

Расчет схемы

При расчете схемы рис. 3.6 считаем заданными: 1) тип транзистора П416Б ($f_T = 80$ МГц, $C_K = 8$ пф); 2) параметры входного и выходного сигнала, а также параметры нагрузки: $U_{вх} = 0,05$ в, $U_{вых} = 5,5$ в, $t_{вкл} = 0,12$ мксек, $t_{ф} = 0,06$ мксек, $U_{сиф} = 1,0$ в, $I_{втек} = 12$ ма; 3) номиналы источников питания: $+20$ в, $+6$ в, -3 в, -10 в.

Расчет проводим в следующем порядке:

1. По формуле (3.27) определяем постоянную времени τ_T для транзистора П416Б: $\tau_T = 10^9/2\pi 80 \approx 2$ нсек.

2. По условию (3.32) при $U_{Д\max} = 0,4$ в определяем величину порога формирующего каскада $U_{см} = 0,4$ в. По характеристикам диода Д10А определяем ток смещения $I_{см} = 0,7$ ма.

3. Определяем число линейных каскадов N и величины основных сопротивлений идеализированной схемы усилителя R_H , R_B , $R_{сиф}$.

Сначала по формуле (3.31) находим установившееся значение напряжения на выходе линейного усилителя. Положим $N = 1$. Из (3.31) при $U_{см} = 0,4$ в, $U_{вх} = 0,05$ в, $U_{вых} = 5,5$ в, $t_{вкл} = 0,12$ мксек, $t_{ф} = 0,06$ мксек, $m = 0,7$ получаем

$$(U_{л} - 0,4) \frac{2U_{л}}{0,05} (1 - e^{-0,36}) \geq 5,5.$$

Отсюда $U_{л} \geq 0,9$ в; положим $U_{л} = 1,0$ в.

Теперь по (3.22) определяем коэффициент усиления K_{U1} и затем по (3.29) находим величину R_H :

$$K_{U1} = \frac{2 \cdot 1}{0,05} = 40, \quad R_H = 250 \left(\frac{120}{0,7 \cdot 40 \cdot 2} - 1 \right) \approx 300 \text{ ом.}$$

По формуле (3.22) определяем величину R_B и затем проверяем условие стабильности (3.21): $R_B = 300/40 = 7,5$ ом. Так как $r_B \approx 5$ ом при $I_B \approx 5$ ма, то условие стабильности (3.21) не выполняется.

Полагая $N = 2$, проводим расчет сначала. При $N = 2$, $m = 1,1$ получаем из (3.31)

$$(\bar{U}_{л} - 0,4) \sqrt{\frac{2U_{л}}{0,05}} (1 - e^{-0,56}) \geq 5,5.$$

Отсюда $U_{л} \geq 1,9$ в. Учитывая приближенный характер выражения (3.31), возьмем величину $U_{л}$ с некоторым запасом: $U_{л} = 2,5$ в. При этом

$$K_{U1} = 10, \quad R_H = 250 \left(\frac{120}{1,1 \cdot \sqrt{2} \cdot 10 \cdot 2} - 1 \right) \approx 750 \text{ ом}, \quad R_B \approx \frac{750}{10} = 75 \text{ ом}$$

и условие стабильности (3.21) выполняется. Приходим к выводу, что в линейном усилителе следует иметь два каскада.

Величину сопротивления $R_{сиф}$ определяем по формуле (3.33):

$$R_{сиф} \geq 750 / \sqrt{0,4/1} \approx 1,2 \text{ ком.}$$

4. По формулам (3.35) при $T_0 = 1$ мксек, $\tau_T = 2$ нсек, $C_K = 8$ пф, $t_{\text{вкл}} = 0,12$ мксек определяем минимальные величины переходных и блокирующих емкостей: $C_1 = (5 \div 10)/750$, выбираем $C_1 = 0,01$ мкф; $C_2 = 10 \cdot 0,01 = 0,1$ мкф; $\frac{0,12 \cdot 8 \cdot 10^6}{2 \cdot 750} \ll C_4 \leq \frac{1 \cdot 8}{2 \cdot 750} \cdot 10^6$ или 640 пф $\leq C_4 \leq 5500$ пф, выбираем $C_4 = 680$ пф; $C_5 = 10 \cdot 680 = 6800$ пф.

5. По формуле (3.36) при $E_{\text{п1}} = 10$ в и $I_{\text{КТ1}} = 4,5$ ма определяем величину сопротивления R_3 :

$$R_3 = \frac{10}{2 \cdot 4,5} \approx 1,1 \text{ ком.}$$

6. Величину сопротивления R_{13} выбираем равной $R_{\text{н}}$: $R_{13} = R_{\text{н}} = 750$ ом. При этом величина статического тока $I_{\text{КТ3}}$ определяется по формуле (3.38) при $E_{\text{п2}} = 3$ в:

$$I_{\text{КТ3}} = \frac{3 \cdot 10^3}{750} = 4 \text{ ма.}$$

7. Величину сопротивления эмиттерной обратной связи при $K_{U1} = 10$ определяем по формуле (3.39): при $I_{\text{КТ1}} = 4,5$ ма $r_{\text{вТ1}} = 5,8$ ом; при $I_{\text{КТ3}} = 4$ ма $r_{\text{вТ3}} = 6,5$ ом;

$$R_{15} = \frac{750 - 1,5 \cdot 10 \cdot 6,5}{15} \approx 43 \text{ ом}; R_6 \approx R_{15} = 43 \text{ ом.}$$

8. По формулам (3.40) и (3.42) при $E_{\text{п3}} = 6$ в, $U_{\text{вбТ1}} \approx U_{\text{вбТ3}} \approx 0,3$ в и $U_{\text{б0}} = 1,0$ в определяем величину сопротивлений R_7 , R_{17} и проверяем выполнение условий (3.41) и (3.43):

$$R_7 = \frac{6 - 0,3}{4,5} - 0,043 \approx 1,2 \text{ ком}, R_7 = R_{\text{снвф}} = 1,2 \text{ ком},$$

$$R_7 \gg R_9 = 43 \text{ ом}; R_{17} = \frac{6 - 1 - 0,3}{4} - 0,043 \approx 1,1 \text{ ком},$$

$$R_{17} \approx R_{\text{снвф}}, R_{17} \gg R_9.$$

9. По формуле (3.44) при $E_{\text{п4}} = 20$ в, $E_{\text{п3}} = 6$ в, $I_{\text{см}} = 0,7$ ма определяем величину сопротивления R_{19} и проверяем выполнение условия (3.45):

$$R_{19} = \frac{20 - 6}{0,7} = 20 \text{ ком}, R_{19} \gg R_{13} = 750 \text{ ом.}$$

10. По формуле (3.47) при $I_{\text{втек}} = 12$ ма и $t_{\text{ф}} = 0,01$ мксек определяем максимальный базовый ток реакции $I_{\text{б макс}}$ и затем по (3.46) находим величину сопротивления R_{23} :

$$I_{\text{б макс}} = \frac{12}{\frac{10}{2} + 1} = 2 \text{ ма}, R_{23} \leq \frac{3}{2} = 1,5 \text{ ком};$$

выбираем $R_{23} = 1,3$ ком.

11. Величину сопротивления R_{21} выбираем равной величинам R_5 и R_{15} : $R_{21} = R_5 = R_{15} = 43 \text{ ом}$.

12. Из условия (3.34) при $\tau_T/C_H = 250 \text{ ом}$ выбираем $R_{26} = 1,6 \text{ ком}$. При этом $I_{вт5} = 12,5 \text{ ма}$.

3.4. УСИЛИТЕЛЬ ВОСПРОИЗВЕДЕНИЯ ЗУБРИ

УВ предназначен для работы в ЗУБРИ с информационным объемом 512 чисел на элементах с модуляцией магнитного сопротивления (ММС).

Технические характеристики

Минимальная амплитуда входных сигналов	15 мв
Длительность входного сигнала	0,5 мксек
Амплитуда дифференциальной помехи, не совпадающей по времени с входным сигналом	1,5 в
Время восстановления схемы после воздействия дифференциальной помехи	не более 1 мксек
Время задержки сигнала	0,4 мксек
Эквивалентное сопротивление источника сигналов	150 ом
Амплитуда выходного сигнала	4,5 в
Длительность выходного сигнала	не более 1 мксек
Длительность фронта выходного импульса	не более 0,3 мксек
Длительность стробирующего импульса	0,5 мксек
Эквивалент нагрузки, подключаемой к выходу усилителя	660 ом
Период повторения	4 мксек
Температурный диапазон работы	+5 ÷ +40° С
Форма кодирования	фазовая

Выбор схемы

В запоминающем устройстве без разрушения информации на сердечниках ММС логической 1 и логическому 0 соответствуют импульсы разной полярности. В данной ЭВМ с запоминающего устройства необходимо считать импульсы соответствующие только активной 1, а активный 0 служит лишь для увеличения помехоустойчивости. Поэтому

к разрабатываемому УВ не предъявляются специальные требования к порогу срабатывания, так как дифференциальные помехи могут только изменить амплитуду сигнала нуля, что не вызовет срабатывания УВ.

Для уменьшения синфазной помехи, как указывалось в гл. 2, можно использовать балансные схемы включения входного трансформатора. Кроме того, для подавления помехи в цикле записи применяют трансформаторные схемы компенсации [2]. Однако в ЗУ на элементах ММС полной компенсации этой помехи добиться невозможно и нескомпенсированная часть достигает на входе УВ величины несколько десятых вольта. Учитывая, что входной полезный сигнал с накопителя порядка нескольких сотых вольта, ясно, что необходимо выбрать схему УВ так, чтобы предотвратить попадание транзисторов линейных каскадов в режим насыщения при поступлении на вход УВ сигналов с амплитудой 0,01—0,5 в, так как иначе возможна парализация УВ на сравнительно большой промежуток времени и резкое уменьшение быстродействия. Это может быть достигнуто применением в схеме усилителя переменного тока с нелинейной отрицательной обратной связью, обеспечивающей ненасыщенный режим работы транзисторов. Для предотвращения смещения уровня на входе временного селектора необходимо, чтобы постоянная времени реактивности связи была значительно меньше времени обращения к ЗУ.

Описание схемы

Функциональная схема представлена на рис. 3.9. Применение трансформаторной схемы компенсации помехи записи приводит к необходимости разделения накопителя на две части и записи информации в одной половине накопителя прямым кодом, а в другой — обратным. Поэтому в цикле считывания на входе УВ сигнал 1 всегда соответствует одной полярности, а сигнал 0 — другой, вне зависимости от того с какой половины запоминающего куба производилось считывание.

Линейные каскады УВ работают в режиме, позволяющем усиливать сигналы 1 до величины, удобной для производства временного селектирования. Линейные каскады УВ построены по схеме с глубокой отрицательной автотрансформаторной связью, предохраняющей транзисторы этих каскадов от насыщения.

С выхода линейных каскадов сигналы поступают на временной селектор, а оттуда на формирующие каскады УВ, обеспечивающие формирование стандартного для данной ЭВМ сигнала определенной длительности и амплитуды.

Принципиальная схема УВ приведена на рис. 3.10.

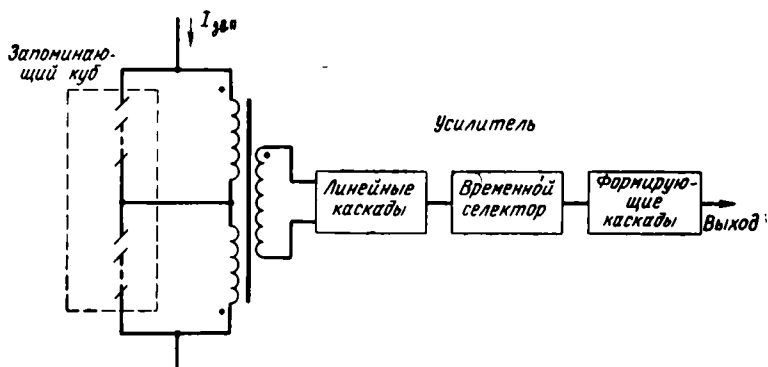


Рис. 3.9. Функциональная схема усилителя воспроизведения ЗУБРИ на элементах ММС.

Входной трехобмоточный трансформатор подключен непосредственно к шине считывания. Обе первичные обмотки совершенно идентичны по числу витков и способу намотки.

Линейный усилитель переменного тока состоит из трех каскадов. Ненасыщенный режим транзисторов этих каскадов обеспечивается с помощью нелинейной отрицательной обратной связи, выполненной на автотрансформаторах (Tr_2 , Tr_3 , Tr_4), постоянные времени которых выбраны меньше периода обращения к УВ.

В УВ применен нелинейный временной селектор, выполненный по диодной схеме. В отсутствие входного сигнала временной селектор заперт с помощью положительного смещения $E_{пз} = +1,5$ в. Только в момент совпадения сигнала и стробирующего импульса сигнал с временного селектора подается на четвертый каскад усилителя, осуществляющего усиление и формирование сигнала по форме и длительности.

Режим работы каскадов усилителя задается специальными делителями в цепях эмиттера.

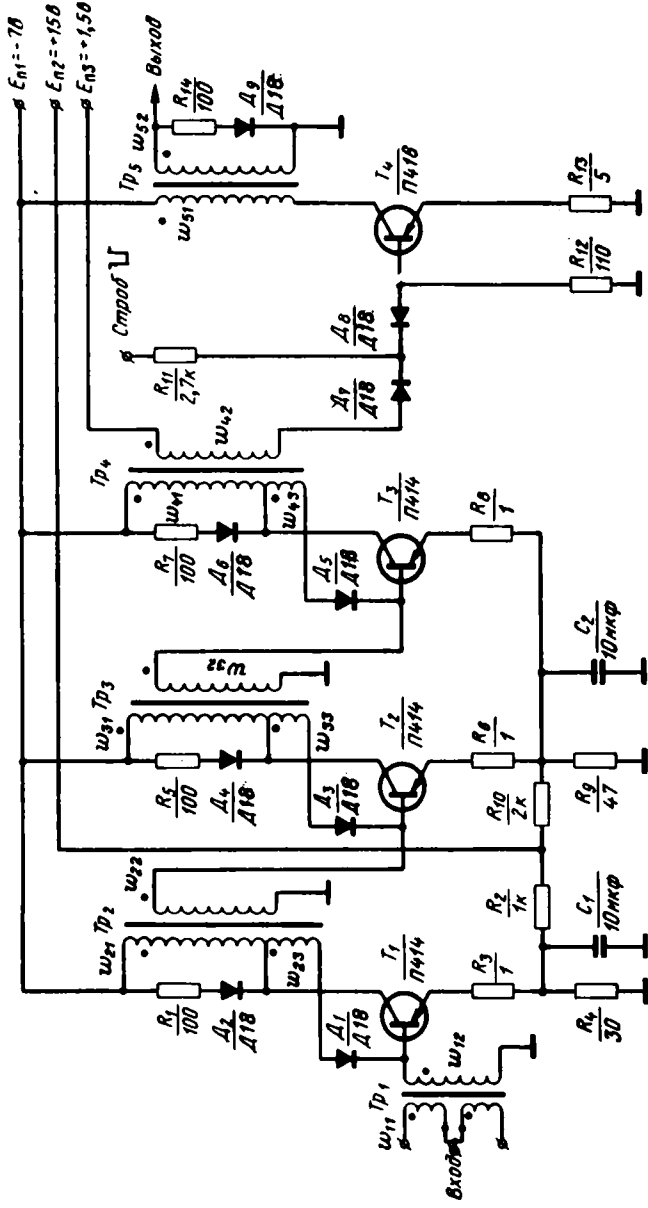


Рис. 3.10. Усилитель воспроизведения ЗУБРИ на элементах ММС.

Демпфирующие цепочки, состоящие из сопротивления и диода, шунтирующие коллекторные обмотки трансформаторов, служат для предотвращения осцилляций после окончания импульса и перегрузок транзистора по напряжению.

Методика расчета линейных каскадов

Обозначим коэффициенты трансформации трансформаторов:

$$n_1 = \omega_{12}/\omega_{11}; \quad n_2 = \omega_{22}/\omega_{21}; \quad n_3 = \omega_{32}/\omega_{31}; \quad n_4 = \omega_{41}/\omega_{42},$$

где ω_{sj} — число витков в соответствующей обмотке трансформатора; s — номер трансформатора по схеме; j — номер обмотки трансформатора.

Коэффициенты усиления каждого каскада усилителя на средних частотах соответственно равны [3]:

$$\begin{aligned} K_{U1} &= n_1 \frac{BR'_{\text{вх}2}}{R'_r + R'_{\text{вх}2}}, \\ K_{U2} &= n_2 \frac{BR'_{\text{вх}3}}{R'_{\text{вых}1} + R'_{\text{вх}3}}, \\ K_{U3} &= n_3 n_4 \frac{BR'_H}{R'_{\text{вых}2} + R'_H}, \end{aligned} \quad (3.48)$$

где R'_r — приведенное к первичной обмотке трансформатора внутреннее сопротивление генератора сигнала; $R'_{\text{вх}2}$ — приведенное к первичной обмотке трансформатора Tr_2 входное сопротивление второго каскада; $R'_{\text{вх}3}$ — приведенное к первичной обмотке трансформатора Tr_3 входное сопротивление третьего каскада; R'_H — приведенное к первичной обмотке трансформатора Tr_4 сопротивление нагрузки (входное сопротивление цепи стробирования); $R'_{\text{вых}1}$, $R'_{\text{вых}2}$ — выходные сопротивления соответствующих усилительных каскадов, приведенные к первичным обмоткам трансформаторов Tr_2 и Tr_3 .

Общий коэффициент усиления линейного трехкаскадного усилителя равен

$$K_{\Sigma 3} = \frac{n_1 B^3}{4n_4} \frac{R_H}{R'_r + R_{\text{вх}}} \frac{R_{\text{вых}}}{R_{\text{вх}}}, \quad (3.49)$$

где $R_{\text{вх}}$ и $R_{\text{вых}}$ — соответственно входное и выходное сопротивления транзистора.

Подробный анализ транзисторных усилителей с трансформаторной связью дан в [4]. Строгое определение переходных процессов в многокаскадных усилителях с трансформаторной связью представляет сложную задачу. Поэтому для упрощения при расчете полагаем:

1) входное сопротивление транзистора, работающего в линейном режиме, в схеме с общим эмиттером постоянно и равно

$$R_{вх} = r_b + (1 + B)r_e, \quad (3.50)$$

где r_b и r_e — сопротивления базы и эмиттера транзистора.

2) длительность фронта выходного импульса усиленного каскада определяется постоянной времени [4]

$$\tau_{эк}^* = \gamma_k \left[\tau_B + R'_H (C_K B + C'_H) + \frac{L_s}{r_K} (1 + B) \right] + \frac{t_{\phi \text{ вх}}}{2,2}, \quad (3.51)$$

где r_K — дифференциальное сопротивление коллекторного перехода транзистора.

Эта формула учитывает постоянную времени нарастания коэффициента передачи по току τ_B , сопротивление нагрузки R'_H и нагрузочную емкость C_H , пересчитанные в первичную обмотку трансформатора, индуктивность рассеяния L_s коллекторной обмотки трансформатора и длительность фронта входного сигнала $t_{\phi \text{ вх}}$. Коэффициент токораспределения γ_k равен [4]

$$\gamma_k = \frac{1}{1 + (R'_H/r_K)(1 + B)} \approx 1. \quad (3.52)$$

При минимальной амплитуде входного сигнала сигнал на выходе должен быть заданной амплитуды $U_{\text{вых}}$, а длительность фронта выходного сигнала не должна превышать t_{ϕ} . Длительность фронта выходного сигнала равна [4]

$$t_{\phi} \approx 0,8 \tau_{эк}^* I_{кн} / B I_6, \quad (3.53)$$

где $I_{кн}$ — ток насыщения последнего каскада; I_6 — входной базовый ток последнего каскада.

Для получения заданной амплитуды выходного сигнала с заданной длительностью фронта необходимо, чтобы амплитуда входного сигнала удовлетворяла неравенству

$$U_{\text{вх}} \geq \frac{1}{n_1} \frac{R_{\Gamma} n_1^2 + R_{\text{вх1}}}{B_{\text{мин}} R_{\text{вх1}}} \left[\frac{R_{\text{вх1}} n_1^2 + R_{\text{вх2}}}{R_{\text{вх2}} B_{\text{мин}}} \times \right. \\ \left. \times \frac{0,8 I_{кн} \tau_{эк}^*}{B_{\text{мин}} t_{\phi}} (R_{\text{вх2}} n_2^2 + R_{\text{вх3}}) \right]. \quad (3.54)$$

Максимальная задержка, вносимая усилителем, равна сумме задержек, вносимых первыми каскадами, работающими в линейном режиме, и задержке, вносимой последним каскадом, который может работать в нелинейном режиме и сигнал на выходе которого ограничивается за счёт нелинейной обратной связи. Задержка, вносимая двумя первыми каскадами, может быть приближенно рассчитана по формуле Элмора [5]. Известно, что задержка, измеряемая на уровне 0,5 от амплитуды выходного сигнала, равна

$$t_{a 0,5} = \tau_{\text{ЭК}}^* N, \quad (3.55)$$

а длительность фронта между уровнями 0,1 и 0,9 от амплитуды равна

$$t_{\Phi} = 2,2\tau_{\text{ЭК}}^* \sqrt{N}, \quad (3.56)$$

где N — число каскадов линейного усилителя.

Если считать, что фронт линейен, то задержка выходного сигнала на уровне 0,1 может быть приближенно оценена из соотношения

$$t_a \approx \sqrt{N} \tau_{\text{ЭК}}^* (\sqrt{N} - 1,1). \quad (3.57)$$

Величина t_a при больших входных сигналах не превышает, как правило, $0,1\tau_{\text{ЭК}}^*$. Поэтому в дальнейшем будем считать, что суммарная задержка, вносимая схемой, равна

$$t_{a\Sigma} = \tau_{\text{ЭК}}^* (N - 1,1 \sqrt{N} + 0,1). \quad (3.58)$$

Время восстановления в схеме после действия дифференциальной помехи определяется длительностью спада выходного импульса помехи

$$t_{\text{вос}} = 2,2\tau_{\text{ЭК}}^*. \quad (3.59)$$

Коэффициент трансформации входного трансформатора определяется из соотношения

$$n_1 = \sqrt{R_{\text{вх}}/R_{\Gamma}}. \quad (3.60)$$

Коэффициент трансформации выходного трансформатора определяется по заданной величине амплитуды выходного сигнала $U_{\text{вых}}$:

$$n_4 = U_{\text{вых макс}} / (E_{\text{п1}} - U_{\text{огр}}), \quad (3.61)$$

где $E_{\text{п1}}$ — напряжение коллекторного питания; $U_{\text{огр}}$ — напря-

жение ограничения в коллекторной цепи последнего каскада. Величиной $U_{огр}$ задаются при расчете в пределах $1 \div 2\sigma$.

Коэффициенты трансформации трансформаторов Tr_2 и Tr_3 рассчитываются по соотношению

$$n = \sqrt{\frac{R_{вх}}{R_{вых}}} \approx \sqrt{\frac{[r_6 + r_9(1+B)](1+B)}{r_k}}. \quad (3.62)$$

При входном сигнале любой амплитуды транзистор последнего каскада не должен насыщаться. Для этого необходимо, чтобы во время действия входного сигнала включалась цепь обратной связи и транзистор, по крайней мере, находился на границе насыщения. В этом случае можно записать соотношение между токами в схеме

$$B(I_{вх} - I_D) = I_D + \frac{E_k - U_{огр}}{R'_н} + \frac{E_k - U_{огр}}{L_\mu} t_n \leq I_{доп} - I_{нач}, \quad (3.63)$$

где I_D — ток, протекающий через диод обратной связи; L_μ — индуктивность намагничивания трансформатора; $I_{доп}$ — допустимый ток через транзистор; $I_{нач}$ — начальный ток в схеме, определяемый положением рабочей точки усилительного каскада и задаваемый источником смещения $E_{п2}$ и сопротивлениями в эмиттерных цепях транзисторов. Соотношение (3.63) позволяет определить ток диода в цепи обратной связи и индуктивность намагничивания L_μ .

Для всех промежуточных каскадов величина входного тока, а следовательно, и коллекторного тока будет не больше, чем входной ток последнего каскада. При большом входном сигнале для промежуточных каскадов можно записать следующее соотношение между коллекторным током и допустимым током через транзистор:

$$B(I_{вх} - I_D) = \frac{E_{п1} - U_{огр}}{R'_{вх}} + I_D + \frac{E_{п1} - U_{огр}}{L_\mu} t_n \leq I_{доп} - I_{нач}. \quad (3.64)$$

Из выражений (3.63) и (3.64) находим величины индуктивностей намагничивания, которые в каждом трансформаторе имеют свои значения, так как $R'_н \neq R'_{вх}$.

Для унификации трансформаторов в схеме следует выбирать наибольшее значение L_μ , полученное из расчетов по формулам (3.63) и (3.64).

Величина тока, протекающего через диод обратной связи, при котором предотвращается насыщение транзисто-

ра, определяется из соотношения

$$I_{Дз} \approx I_{вхв} - \frac{E_{к} - U_{огр}}{R'_н B}. \quad (3.65)$$

Величина $U_{огр}$ должна превышать $U_{Д}$ — падение напряжения на диоде от рабочего тока диода $I_{Д}$. Величина $U_{Д}$ определяется по вольтамперной характеристике диода при минимальном токе, протекающем через диод. Напряжение ограничения $U_{огр}$ определяется при максимальном входном токе транзистора и максимальном коэффициенте усиления по току $B_{макс}$. Число витков в обмотке, обеспечивающей смещение на диоде, определяется из соотношения

$$W' = W_{s1} \frac{U_{огр}}{E_{п1} - U_{огр}}. \quad (3.66)$$

Режим усилительных каскадов задается с помощью источника $E_{п2}$. Например, для задания начального тока $I_{нач1}$ необходимо, чтобы сопротивление

$$R_2 \gg \frac{R_4 (R_{вхв} + R_3)}{R_4 + (R_{вхв} + R_3)},$$

где $R_{вхв}$ — входное сопротивление транзистора по постоянному току в схеме с общей базой (так как $R_{вхв} > R_3$, в дальнейшем при расчете R_3 не учитываем).

Начальный ток $I_{нач1}$ равен

$$I_{нач1} = \frac{E_{п2}}{R_2 + \frac{R_{вхв} R_4}{R_4 + R_{вхв}}} \frac{R_4}{R_4 + R_{вхв}}. \quad (3.67)$$

Напряжение между эмиттером и базой определяется по входной характеристике транзистора. Величина $U_{эб}$ при $I_{нач}$ в транзисторе рассчитывается из соотношения

$$U_{эб} = E_{п2} \frac{R_4 R_{вхв} / (R_4 + R_{вхв})}{R_2 + [R_4 R_{вхв} / (R_4 + R_{вхв})]}. \quad (3.68)$$

Емкость C_1 во время действия входного сигнала шунтирует сопротивление R_4 и стабилизирует напряжение на эмиттере.

Число витков в первичных обмотках трансформаторов рассчитывается по формуле [6]

$$w_{s1} = 10^4 \sqrt{\frac{L_{1\mu} D_{ср}}{0,4 \mu s}}, \quad (3.69)$$

где $D_{\text{ср}}$ — средний диаметр ферритового сердечника, см; μ — магнитная проницаемость; s — площадь сечения сердечника, см²; $L_{1\mu}$ — индуктивность намагничивания, гн.

Для предотвращения перегрузок, связанных с индуктивным характером нагрузки, в коллекторной цепи ставится демпфирующая цепочка, состоящая из последовательно включенных диода и сопротивления. Величина сопротивления в демпфирующей цепи должна удовлетворять неравенству

$$R_d + r_d \approx R_d \leq \frac{1}{2} \sqrt{\frac{L_{1\mu}}{C_{\text{п}}}}, \quad (3.70)$$

где $C_{\text{п}}$ — паразитная емкость в коллекторной цепи, в основном определяемая средней емкостью коллекторного перехода [4], R_d — сопротивление в демпфирующей цепи; r_d — сопротивление диода в прямом направлении.

Исходя из требований, предъявляемых к усилителю, можно приближенно оценить параметры транзисторов. По заданной величине времени восстановления схемы после действия помехи и по заданной задержке (3.58), допустимой для усилителя, определяют величины $\tau_{\text{эН}}^*$ и выбирают наименьшее из двух значений, при этом $t_{\text{эЗ}}$ и $t_{\text{вОс}}$ будут лежать в заданных пределах. Для схем на высокочастотных транзисторах $\tau_{\text{эН}}^*$ в основном зависит от постоянной времени перезаряда коллекторной емкости и емкости нагрузки, так как величина $\tau_{\text{в}}$ примерно в 3—5 раз меньше $\tau_{\text{эН}}^*$. Положив $\tau_{\text{в}} = 0,2 \div 0,3\tau_{\text{эН}}^*$, нетрудно определить приближенное значение f_{α} или f_{Γ} транзистора:

$$f_{\alpha} = \frac{1 + \kappa_N}{\tau_{\text{в}} \cdot 2\pi} B_{\text{ср}}, \quad (3.71)$$

где $\kappa_N = 0,21$ для диффузионных и $\kappa_N = 0,6$ для дрейфовых транзисторов. Средней величиной $B_{\text{ср}}$ задаются.

Частота генерации f_{Γ} определяется по известной формуле

$$f_{\Gamma} = \sqrt{f_{\alpha} / 30r'_6 C_{\text{к}}}, \quad (3.72)$$

где $r'_6 C_{\text{к}} \approx 500$ нсек для высокочастотных транзисторов.

Расчет схемы

Расчет усилителя воспроизведения с автотрансформаторной нелинейной обратной связью, работающего от сигналов, поступающих с числового куба ЗУ ЭВМ (рис. 3.10), проводим следующим образом.

1. Оцениваем $\tau_{\text{эН}}^*$. Из (3.59) получим $\tau_{\text{эН}}^* = 0,683$ мсек; из (3.58) $\tau_{\text{эН}}^* = 0,745$ мсек. Время восстановления схемы накладыв-

вает более жесткие требования на $\tau_{\text{ЭК}}^*$, чем t_3 . Поэтому необходимо, чтобы $\tau_{\text{ЭК}}^* \leq 0,683$ мксек.

Ориентировочно $\tau_B = 0,2 \tau_{\text{ЭК}}^*$. Подставим это значение в (3.71) и, считая, что $V = 50$, имеем

$$f_{\alpha} = \frac{1,6}{2\pi \cdot 0,2 \cdot 0,683 \cdot 10^{-6}} \cdot 50 \approx 140 \text{ МГц.}$$

Такое быстродействие могут обеспечивать транзисторы типа П414, П416. Рассчитаем схему на триодах П414.

2. Основные параметры триодов П414: $I_{\text{раб}} = 10$ ма, $f_{\alpha \text{ мин}} = 150$ МГц, $I_{\text{доп}} = 30$ ма, $r_{\text{к}} = 200\,000$ ом, $U_{\text{к доп}} = 10$ в, $r_6 = 100$ ом, $B_{\text{мин}} = 25$, $B_{\text{макс}} = 100$, $C_{\text{к}} \leq 10$ пф.

3. Выберем $E_{\text{п1}} = 7$ в.

4. Расчет цепей смещения. По вольтамперным характеристикам транзистора П414 определяют положение рабочей точки, выбирая начальный ток на линейном участке характеристики. Для первого каскада $I_{\text{нач}} = 10$ ма, для последующих каскадов $I_{\text{нач}} = 5$ ма.

Величина токоограничивающего сопротивления должна значительно превышать величину сопротивления R_4 и входного сопротивления со стороны эмиттера $R_{\text{вх в}}$. Выберем $R_2 = 1$ ком, тогда, учитывая, что $E_{\text{п2}} = 15$ в, имеем

$$I_{\text{нач1}} = \frac{E_{\text{п2}}}{R_2} \frac{R_4}{R_4 + R_{\text{вх в}}}$$

где

$$R_{\text{вх в}} = r_3 + r_6 \frac{B_{\text{мин}}}{1 + B_{\text{мин}}} \approx 9 \text{ ом.}$$

Из приведенного выше выражения получаем $R_4 = 30$ ом. Для второго и третьего каскадов, выбирая $R_{10} = 2$ ком, получаем $R_9 = 47$ ом.

Для того, чтобы переменная составляющая тока делителя смещения не выделялась в цепи эмиттеров транзисторов, параллельно делителям подключены конденсаторы $C_1 = C_2 = 10$ мкф.

5. По формуле (3.61) определяем n_4 . Полагаем $U_{\text{огр}} = 1,2$ в, тогда

$$n_4 = \frac{U_{\text{вхх}}}{E_{\text{п1}} - U_{\text{огр}}} = \frac{4,5}{5,8} = 0,777.$$

Полагаем, что $n_4 = 1$.

6. Определяем коэффициенты трансформации согласующих трансформаторов. Для расчета используем среднее значение $B_{\text{ср}} = 62$ и $r_9 = kT_{\text{к}}/qI_9 \approx 5$ ом. Из формулы (3.62) получаем

$$n_2 = n_3 = \sqrt{\frac{(100 + 5 \cdot 63) \cdot 63}{200\,000}} \approx 0,48.$$

Полагаем, что $n_2 = n_3 = 0,5$.

7. Определяем коэффициент трансформации входного трансформатора при среднем значении $B_{\text{ср}} = 62$. Исходя из (3.60)

$$n_1 = \sqrt{\frac{100 + 10 \cdot 63}{150}} = 2,2.$$

Полагаем, что $n_1 = 2$.

8. Проверим выполнение неравенства (3.54). Предварительно для выходного каскада определяем величину $\tau_{\text{ЭК}}^*$ из (3.51), пренебрегая индуктивностью рассеяния и считая $\gamma_k = 1$,

$\tau_B = \frac{1 + \kappa_N}{2\pi f_\alpha} B$. При $B_{\text{мин}} = 25$ $\tau_B = 0,06$ мксек; при $B_{\text{ср}} = 62$ $\tau_B = 0,15$ мксек; при $B_{\text{макс}} = 100$ $\tau_B = 0,24$ мксек. При определении τ_B использована величина $f_{\alpha\text{мин}}$. Можно считать, что $\tau_{\text{ЭК}}^* \approx R'_k (1 + B) C_k + \tau_B$. Отсюда получаем $\tau_{\text{ЭК мин}}^* = 0,112$ мксек; $\tau_{\text{ЭК ср}}^* = 0,415$ мксек; $\tau_{\text{ЭК макс}}^* = 0,663$ мксек.

Подставляем рассчитанные величины в неравенство (3.54):

$$U_{\text{вх}} \geq \frac{1}{2} \frac{150 \cdot 4 + 360}{25 \cdot 360} \left(\frac{420 + 420}{420 \cdot 25} \times \frac{0,8 \cdot 30 \cdot 10^{-3} \cdot 0,663 \cdot 10^{-6}}{25 \cdot 0,3 \cdot 10^{-6}} \cdot 840 \right) \approx 8 \text{ в.}$$

В качестве $I_{\text{кн}}$ здесь использовано значение $I_{\text{доп}}$ в импульсном режиме для данного типа транзисторов. Заданный входной сигнал удовлетворяет неравенству при наилучшем сочетании параметров. Следовательно, на транзисторах П414 схема усилителя считывания с заданными параметрами может быть построена.

9. Определяем максимальный ток диода обратной связи по формуле (3.65), преобразуя ее в соответствии с рассматриваемой схемой

$$I_{\text{Д}} = \frac{(E_{\text{п1}} - U_{\text{огр}}) n_3}{R_{\text{вых}} n_3^2 + R_{\text{вх3}}} - \frac{I_{\text{доп}} - I_{\text{нач}}}{B_{\text{макс}}} =$$

$$= \frac{5,8 \cdot 0,5}{420 + 420} - \frac{30 - 5}{100} \cdot 10^3 \approx 3,19 \text{ ма.}$$

В качестве диода обратной связи выбираем импульсный диод типа Д18.

10. По вольтамперным характеристикам при токе $I_{\text{Д}} = 3,19$ ма определяем величину максимального падения напряжения $U_{\text{Д}} = 1$ в.

11. Ранее было выбрано $U_{\text{огр}} = 1,2$ в. В этом случае $U_{\text{огр}} > U_{\text{Д}}$, т. е. удовлетворяется требование надежной работы схемы.

12. Рассчитываем индуктивность намагничивания выходного трансформатора Tr_4 , исходя из (3.63):

$$L_{\mu} = \frac{t_{\text{и}} (E_{\text{п1}} - U_{\text{огр}})}{I_{\text{доп}} - I_{\text{нач}} - I_{\text{Д}} - \frac{E_{\text{п1}} - U_{\text{огр}}}{R_{\text{н}}}}$$

$$= \frac{0,5 \cdot 10^{-6} \cdot 5,8}{(30 - 5 - 3,19) \cdot 10^{-3} - \frac{5,8}{2,7 \cdot 10^3}} = 0,15 \cdot 10^{-3} \text{ гн.}$$

13. Определяем число витков выходного трансформатора. Трансформатор собирается на ферритовом тороиде с $\mu = 600$ и внешним диаметром, равным 7 мм, внутренним диаметром 4 мм, высотой 2 мм:

$$\omega_{41} = 10^4 \sqrt{\frac{150 \cdot 10^{-6} \cdot 0,55}{0,4 \cdot 600 \cdot 0,03}} \approx 34, \omega_{42} \approx 34.$$

14. Число витков в обмотках w_{43} равно

$$w_{43} = w_{41} \frac{U_{огр}}{E_{п1} - U_{огр}} = 34 \frac{1,2}{5,8} \approx 7.$$

15. Индуктивность намагничивания согласующих трансформаторов принимаем равной индуктивности намагничивания выходного трансформатора $L_{\mu} = 150 \cdot 10^{-8}$ гн.

Рассчитываем число витков в обмотках согласующих трансформаторов:

$$w_{21} = w_{31} = 34, \quad w_{22} = w_{21} \cdot n_2 = 34 \cdot 0,5 = 17, \quad w_{32} = w_{22} = 17, \\ w_{23} = w_{33} = 7.$$

16. Индуктивность намагничивания входного трансформатора равна

$$L_{вх} = 10 \frac{t_{и макс}}{(1/R_{г}) + (n_1^2/R_{вх})} = 250 \cdot 10^{-6} \text{ гн.}$$

17. Число витков в обмотках входного трансформатора рассчитывается из (3.69) и равно

$$w_{11} = 10^4 \sqrt{\frac{250 \cdot 10^{-6} \cdot 0,55}{0,4 \cdot 600 \cdot 0,03}} \approx 30, \quad w_{12} = 70.$$

Подробный расчет последнего каскада УВ, представляющего собой обычный трансформаторный усилитель импульсов, а также временного селектора, дан в [7].

3.5. ВЫСОКОЧУВСТВИТЕЛЬНЫЙ УСИЛИТЕЛЬ ВОСПРОИЗВЕДЕНИЯ БЫСТРОДЕЙСТВУЮЩЕГО МОЗУ

Усилитель предназначен для использования в быстродействующих МОЗУ на тонких магнитных пленках с временем обращения 0,3 мксек, построенных по системе 2D.

Технические характеристики

Амплитуда входного сигнала	1 мв
Длительность входного сигнала	20 нсек
Период повторения сигнала	0,3 мксек
Форма кодирования	фазовая
Амплитуда помехи, не совпадающей с сигналом	не более 100 мв
Амплитуда синфазной помехи, совпадающей с сигналом	10 мв
Амплитуда сигнала на выходе линейных каскадов	0,8 ÷ 1,2 в
Амплитуда выходного сигнала	5 ÷ 6 в

Длительность выходного сигнала	60 нсек
Время задержки сигнала	не более 30 нсек
Длительность стробирующего импульса	10 ÷ 15 нсек
Температурный диапазон работы	± 5 ÷ 35° С

Выбор схемы

Схема усилителя воспроизведения МОЗУ на тонких магнитных пленках (ТМП) выбирается таким образом, чтобы обеспечить максимальное быстродействие устройства при заданных параметрах полезного сигнала и помехи.

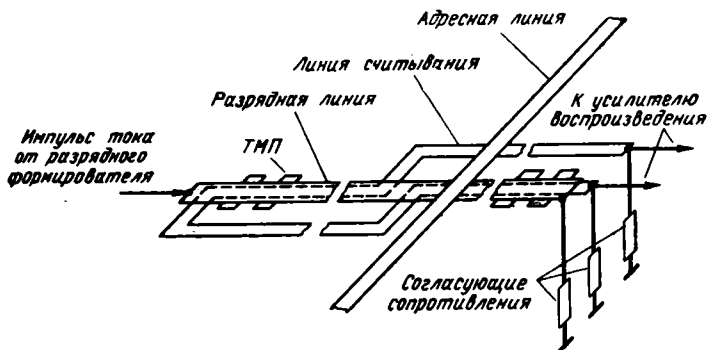


Рис. 3.11. Расположение управляющих проводников относительно элементов ТМП в накопителе.

Полезный сигнал на вход УВ поступает с линии считывания соответствующего разряда (рис. 3.11). В линии считывания полезный сигнал генерируется при подаче импульса адресного тока в адресную линию, соответствующую выбранному адресу. Полярность полезного сигнала на выходе линии считывания зависит не только от записанной в соответствующей ячейке ТМП информации, но и от номера выбранного адреса. Последнее связано со специальной конфигурацией линии считывания (с целью уменьшения величины помехи на входе УВ от импульса разрядного тока). УВ должен обеспечивать расшифровку полярности полезного сигнала.

Одновременно с полезным сигналом на выходе линии считывания появляется помеха от адресного импульса. Накопитель ЗУ проектируется таким образом, чтобы величина этой помехи не более, чем в несколько раз превышала вели-

чину полезного сигнала. Для подавления адресной помехи линия считывания выполняется в виде двух параллельных шин. Благодаря этому адресная помеха является синфазной и применение входного устройства УВ, построенного по балансной схеме, позволяет эффективно бороться с помехой.

При записи информации, осуществляемой с помощью импульса разрядного тока, подаваемого в соответствующую разрядную линию, на выходе линии считывания появляется разрядная помеха. Амплитуда разрядной помехи на выходе линии считывания на несколько порядков превышает величину полезного сигнала. Большая величина разрядной помехи может привести к перегрузке усилителя и возможной его парализации.

Для получения высокого быстродействия ЗУ усилитель воспроизведения должен обладать широкой полосой пропускания и малым временем восстановления работоспособности после перегрузки. Коэффициент усиления УВ для обеспечения нормальной работы амплитудного селектора с порогом срабатывания в несколько десятых долей вольта должен быть не менее нескольких сотен. Широкая полоса пропускания достигается в этом случае применением многокаскадного линейного усилителя (ЛУ).

Для получения допустимой величины дрейфа на выходе ЛУ при требуемой величине коэффициента усиления связь между линейными каскадами осуществляется с помощью разделительных конденсаторов. Отсутствие в спектре полезного сигнала и помехи постоянной составляющей позволяет избежать смещения уровня отсчета при выборе постоянной времени заряда цепи связи $\tau_{ар}$ в соответствии с неравенством $\tau_{ар} \gg T_0$, где T_0 — время обращения к ЗУ.

Чтобы свести к минимуму время восстановления УВ после перегрузки помехой от импульса записи, линейные каскады следует сконструировать таким образом, чтобы недопустить выход рабочих точек транзисторов в область отсечки и в область насыщения. Для уменьшения времени задержки сигнала целесообразно в логических цепях УВ применить каскады, построенные по тому же принципу.

Описание функциональной схемы

Функциональная схема УВ приведена на рис. 3.12. Сигнал с линии считывания поступает на входное устройство. Входное устройство, представляющее собой балансный

каскад, предназначено для связи линии считывания с линейными каскадами и подавления синфазной помехи. Линейный усилитель обеспечивает необходимое для работы временного селектора усиление полезного сигнала.

Стробирование осуществляется узким импульсом, длительность которого меньше длительности полезного сигнала на выходе линейного усилителя. Это обеспечивает высокую скорость стробирования и хорошую помехоустойчивость.

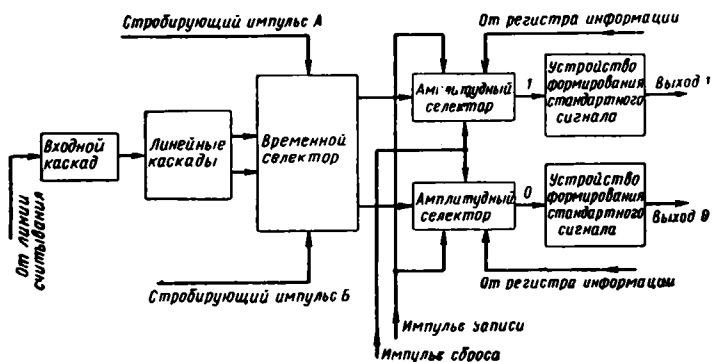


Рис. 3.12. Функциональная схема высокочувствительного усилителя воспроизведения быстродействующего МОЗУ.

В зависимости от номера выбранного адреса, стробирующий импульс подается на один из двух входов временного селектора. Этим осуществляется расшифровка полярности считанного сигнала. Временной селектор имеет два выхода: на одном из них сигнал появляется при считывании кода 0, на другом — при считывании кода 1. Каждый выход подключен ко входу соответствующего амплитудного селектора. Применение двух каналов селектирования позволяет исключить логическую операцию выбора входа двуполярного разрядного формирователя и уменьшить время регенерации информации.

В режиме «считывание» сигнал на вход амплитудного селектора поступает с выхода временного селектора, а в режиме «запись» — из регистра информации. Амплитудный селектор выполнен по схеме триггера, устанавливаемого подходящим сигналом в положение 1. Установка триггера в положение 0 осуществляется с помощью импульса сброса. Время задержки импульса сброса относительно

момента установки триггера в положение 0 определяет длительность сформированного импульса.

С выхода амплитудного селектора сигнал поступает на вход устройства формирования стандартного уровня, где формируется стандартный сигнал амплитудой 5—6 в при длительности 60 нсек, который используется для связи с ЭВМ, а также для запуска разрядного формирователя.

Описание принципиальной схемы

Принципиальная схема входного устройства приведена на рис. 3.13. Входное устройство выполнено по балансной схеме на трех транзисторах и имеет два входа. На входах

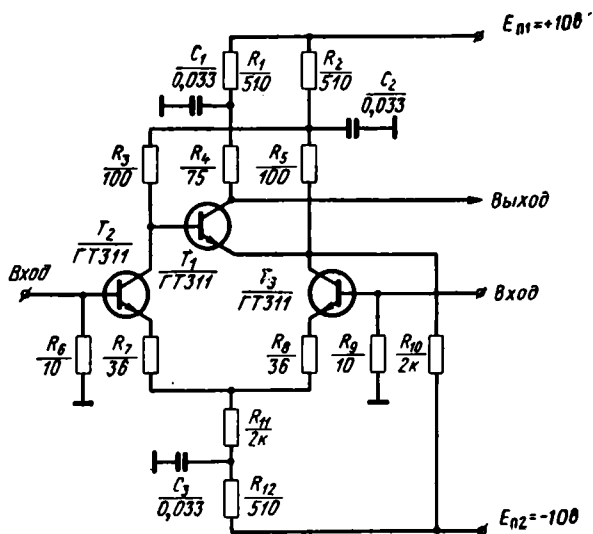


Рис. 3.13. Входной каскад схемы рис. 3.12.

включены сопротивления R_8 и R_9 , величина каждого из которых равна характеристическому сопротивлению линии считывания. Сопротивления R_7 и R_8 служат для выравнивания эмиттерных токов транзисторов T_2 и T_3 и стабилизации коэффициента передачи входного устройства.

В диагональ моста, образованного транзисторами T_2 , T_3 и сопротивлениями R_3 , R_5 , включен переход база — эмиттер транзистора T_1 . Транзистор T_1 вдвое увеличивает

коэффициент передачи входного устройства, а также служит для улучшения подавления синфазной помехи. При идеально сбалансированном мосте, образованном транзисторами T_2 , T_3 и сопротивлениями R_3 , R_5 , входное устройство полностью подавляет синфазную помеху.

Выход входного устройства подключается к низкоомному входу линейного усилителя и работает, по существу, на короткозамкнутую нагрузку. Динамический диапазон выходных сигналов входного устройства не превышает максимально допустимый динамический диапазон сигналов линейного усилителя.

Принципиальная схема линейного усилителя приведена на рис. 3.14. Линейный усилитель состоит из последовательно включенных двух одинаковых каскадов усиления тока и двух одинаковых выходных каскадов, подключенных к противофазным выходам второго каскада усиления тока.

Первый каскад усиления тока выполнен на транзисторах T_6 , T_7 и T_8 и подключен ко входу второго каскада усиления тока через конденсатор C_4 . Между эмиттерами транзисторов T_7 и T_8 включен диодный токовый ключ, содержащий диоды D_3 и D_4 , токозадающие сопротивления R_{17} , R_{18} и разделительный конденсатор C_{10} . Благодаря применению конденсатора C_{10} через диоды токового ключа протекают равные токи $I_{Д}$. С эмиттера транзистора T_7 через сопротивление R_{15} подается ток обратной связи.

Благодаря применению обратной связи входное сопротивление каскада мало. Его величина не превышает нескольких ом.

Статический режим каскада довольно полно характеризуется величиной потенциала эмиттера транзистора T_7 . Этот потенциал определяется выражением

$$U_э = U_{э\delta 1} + \frac{I_{к1}}{B_1} R_{ос} - (I_{вх} + I_{см}) R_{ос}, \quad (3.73)$$

где $U_{э\delta 1}$ — падение напряжения на эмиттерном переходе транзистора T_6 ; $I_{к1}$ — коллекторный ток транзистора T_6 ; $I_{вх}$ — входной ток каскада; $I_{см}$ — ток смещения, протекающий по сопротивлению R_{13} ; B_1 — статический коэффициент усиления по току транзистора T_6 ; $R_{ос}$ — величина сопротивления в цепи обратной связи (R_{15}).

Обычно $U_{э\delta} = 0,3$ в и $(I_{к1}/B_1)R_{ос} \leq 0,2$ в, поэтому (3.73) можно упростить:

$$U_э \approx 0,5 - (I_{вх} + I_{см}) R_{ос}. \quad (3.74)$$

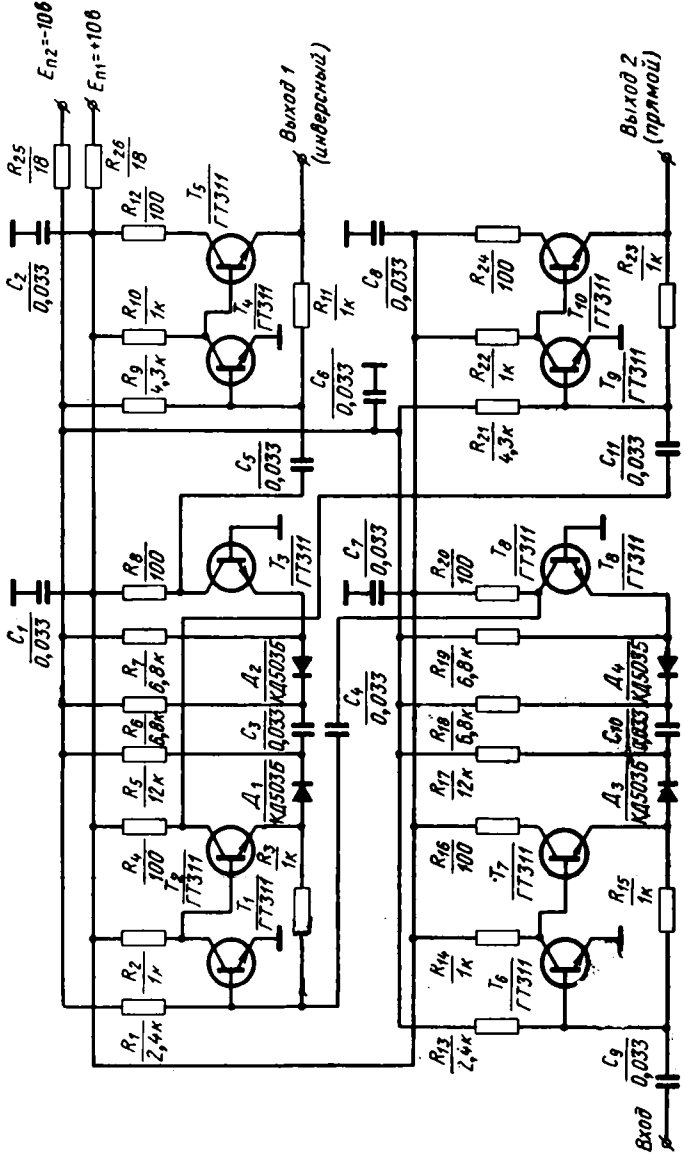


Рис. 3.14. Линейный усилитель схемы рис. 3.12.

Входной сигнал вызывает изменение потенциала эмиттера $\Delta U_э$ транзистора T_7 в соответствии с (3.74):

$$\Delta U_э \approx -I_{вх}R_{ос}. \quad (3.75)$$

Изменение потенциала эмиттера $\Delta U_э$ транзистора T_7 вызывает изменение выходного тока каскада

$$\Delta I_{вых} \approx \Delta U_э/R_{\Sigma}, \quad (3.76)$$

где

$$R_{\Sigma} = R_{Д3} + R_{Д4} + R_{вх8}. \quad (3.77)$$

Из (3.75) и (3.76) следует, что величина коэффициента усиления каскада по току с достаточной точностью определяется выражением

$$K_I = \Delta I_{вых}/I_{вх} = -R_{ос}/R_{\Sigma} \quad (3.78)$$

и практически не зависит от параметров используемых транзисторов.

При малой величине входного сигнала $I_{вх}$ изменение потенциала эмиттера $\Delta U_э$ транзистора T_7 мало (3.75), и оба диода D_3 и D_4 открыты. Величина сопротивления R_{Σ} в этом случае мала (3.77) и каскад работает в режиме усиления входного сигнала (3.78). Если входной сигнал достигает величины, при которой один из диодов D_3 или D_4 в зависимости от полярности входного сигнала запирается, величина сопротивления R_{Σ} становится большой (3.77) и дальнейшего усиления входного сигнала в соответствии с (3.78) при $R_{\Sigma} \gg R_{ос}$ не будет. Таким путем ограничивается усиление больших сигналов обеих полярностей.

Амплитуда входного сигнала каскада не должна превышать величины, при которой потенциал эмиттера транзистора T_7 изменится настолько, что рабочие точки транзисторов T_6 и T_7 выйдут из активной области характеристик.

Максимальная амплитуда выходного сигнала первого каскада ограничена величиной токов диодов D_3 и D_4 (током $I_{Д}$) и находится в пределах динамического диапазона входных сигналов второго каскада.

Второй каскад усиления тока выполнен на транзисторах T_1 — T_3 . Он имеет те же параметры, что и первый каскад, и отличается наличием двух выходов: прямого — с коллектора транзистора T_2 и инверсного — с коллектора транзистора T_3 .

Максимальная амплитуда сигнала на инверсном выходе, по аналогии с первым каскадом усиления тока, ограничена величиной токов диодов D_1 и D_2 , т. е. током I_D .

Максимальная амплитуда сигнала на прямом выходе превышает максимальную амплитуду сигнала на инверсном выходе на величину тока, протекающего по сопротивлению R_3 . Величина этого тока ограничена максимальной амплитудой выходного сигнала первого каскада, т. е. величиной I_D . Таким образом, максимальная амплитуда сигнала на прямом выходе ограничена величиной $2I_D$.

Выходные каскады линейного усилителя выполнены на транзисторах T_4 , T_5 и T_9 , T_{10} . Выход с эмиттера транзистора T_5 является инверсным, а с эмиттера транзистора T_{10} — прямым выходом линейного усилителя. Режим транзисторов выходных каскадов несколько отличается от режима транзисторов каскадов усиления тока, что связано со спецификой работы временного селектора, нагружающего линейный усилитель. Для нормальной работы временного селектора потенциалы эмиттеров транзисторов T_5 и T_{10} с помощью сопротивлений R_9 и R_{31} задаются равными $+2,7$ в.

На вход каскада, выполненного на транзисторах T_9 и T_{10} , может поступать большая величина входного сигнала, чем на другой выходной каскад. Однако режимы выходных каскадов выбраны таким образом, что рабочие точки транзисторов T_9 и T_{10} , так же как и транзисторов T_4 и T_5 , не выходят из активной области характеристик.

Схема временного селектора, амплитудного селектора и устройства формирования стандартных сигналов приведена на рис. 3.15. Временной селектор содержит: два преобразователя стробирующих импульсов, выполненных на транзисторах T_1 , T_2 и T_7 , T_8 , схемы совпадения — на диодах D_6 — D_{17} и два выходных каскада — на транзисторах T_3 и T_9 . Выходы временного селектора подключены к туннельным диодам TD_1 и TD_2 , включенным по схеме триггера. Триггер на туннельном диоде TD_1 выполняет функции амплитудного селектора канала 1, а триггер на туннельном диоде TD_2 — канала 0. Устройства формирования стандартного сигнала этих каналов выполнены соответственно на транзисторах T_4 — T_6 и T_{10} — T_{12} .

Принцип работы схемы заключается в следующем. Если на входе ЛУ нет сигнала и стробирующий импульс на УВ не подается, потенциалы анодов диодов D_8 , D_{10} , D_{14} и D_{16} равны потенциалам анодов диодов D_9 , D_{11} , D_{15} , D_{17} (вели-

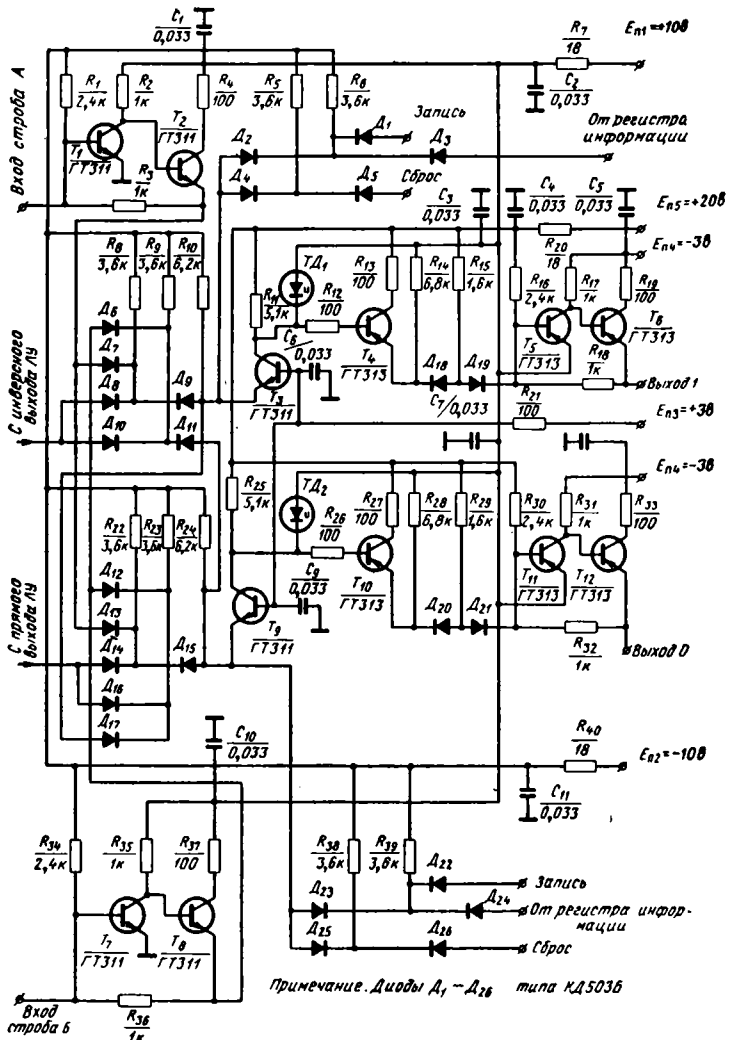


Рис. 3.15. Селектирующие и выходные устройства схемы рис. 3.12.

чина этих потенциалов равна $+2,7$ в), а потенциалы анодов диодов D_6, D_7, D_{12} и D_{13} равны $+4,5$ в. Диоды D_6, D_7, D_{12} и D_{13} открыты, а диоды D_8-D_{11} и $D_{14}-D_{17}$ закрыты. При отсутствии импульсов записи и сброса на входах «запись» и «сброс» потенциалы анодов диодов D_2, D_4, D_{23} и D_{25} равны $+2,7$ в, потенциалы анодов диодов D_5, D_{26} равны $+1,5$ в и потенциалы анодов D_1, D_{22} — $+4,5$ в. Диоды D_4, D_{25} и диоды D_1, D_{23} открыты, а диоды D_2, D_5 и $D_{23}-D_{26}$ закрыты.

Эмиттерный ток транзистора T_3 равен сумме токов, протекающих по сопротивлениям R_5 и R_{10} . Эмиттерный ток транзистора T_9 равен сумме токов, протекающих по сопротивлениям R_{38} и R_{24} . Величина каждого из эмиттерных токов равна 5 ма. Ток туннельного диода TD_1 равен разности коллекторного тока транзистора T_3 и тока, протекающего по сопротивлению R_{11} . Величина тока туннельного диода TD_1 равна 3 ма. Такой же величины ток протекает через туннельный диод TD_2 .

При считывании информации на вход одной из схем преобразования стробирующего импульса (транзисторы T_1, T_2 и T_7, T_8) подается положительный импульс тока амплитудой 3 ма и длительностью 10 нсек.

Если сигнал считывается из адреса, в котором коду 1 соответствует положительный сигнал на прямом выходе ЛУ и отрицательный сигнал на инверсном выходе, стробирующий импульс подается на «вход строба А» УВ. На время длительности стробирующего импульса потенциал эмиттера транзистора T_2 и потенциалы анодов диодов D_7 и D_{13} изменяют свою величину с $+4,5$ в на $+1,5$ в. При считывании кода 1 в момент совпадения сигнала и стробирующего импульса открывается диод D_9 , а при считывании кода 0 — диод D_{15} . Если же сигнал считывается из адреса, в котором коду 1 соответствует отрицательный сигнал на прямом выходе ЛУ и положительный сигнал на инверсном выходе, стробирующий импульс подается на «вход строба Б» УВ. В этом случае при считывании кода 1 в момент совпадения стробирующего импульса и сигнала открывается диод D_{17} , а при считывании кода 0 — диод D_{11} . Таким образом, в момент совпадения стробирующего импульса и сигнала 1 на величину тока, протекающего через диод D_9 либо через диод D_{17} , увеличивается ток транзистора T_3 и, следовательно, на такую же величину увеличивается ток, протекающий через туннельный диод TD_1 . Этот ток становится больше

пикового тока, равного 5 ма, и рабочая точка туннельного диода переходит на диффузионную ветвь.

Рабочая точка туннельного диода $TД_1$ возвращается в начальное положение после подачи на анод диода D_5 импульса сброса амплитудой 3 в и длительностью примерно 20 нсек. Это импульс подается через 50 нсек после прихода стробирующего импульса. При этом диод D_5 открывается и коллекторный ток транзистора T_3 уменьшается на величину тока, протекающего через сопротивление R_5 и диод D_4 . Величина этого тока равна 5 ма. На такую же величину уменьшается ток туннельного диода $TД_1$ и его рабочая точка возвращается на туннельную ветвь. Амплитуда сформированного на туннельном диоде отрицательного импульса равна 0,8 в, длительность — 50 нсек. Длительность фронта и спада определяется величиной емкости туннельного диода и монтажа схемы. При величине этой емкости, равной 10 пф, длительность фронта и спада равна 2—3 нсек.

Сформированный на туннельном диоде $TД_1$ отрицательный импульс через сопротивление R_{12} поступает на вход эмиттерного повторителя, выполненного на транзисторе T_4 . Сопротивление R_{12} предотвращает самовозбуждение эмиттерного повторителя.

Во время действия фронта отрицательного импульса, сформированного на туннельном диоде $TД_1$, потенциал эмиттера транзистора T_4 изменяется с +10,2 в на +9,4 в. При этом диод D_{18} открывается, а диод D_{19} закрывается, и входной ток усилительного каскада, выполненного на транзисторах T_5 и T_6 , уменьшается на величину тока, протекающего через сопротивление R_{15} и равного 6 ма. В исходном состоянии потенциал эмиттера транзистора T_6 определяется суммой токов, протекающих через сопротивления R_{15} и R_{16} и равен потенциалу земли. При запираии диода D_{19} этот потенциал изменяется на величину (3.75) $\Delta U_6 = -R_{18}I_{R_{15}} = 1 \cdot 10^3 \cdot 6 \cdot 10^{-3} = 6$ в. При этом на выходе канала 1 УВ формируется фронт выходного импульса. Во время спада импульса на туннельном диоде $TД_1$ диод D_{18} закрывается, а диод D_{19} открывается, и на выходе канала 1 УВ формируется спад выходного импульса. Параметры выходного импульса следующие: амплитуда равна 6 в, длительность равна 60 нсек, а длительность фронта и спада — 10 нсек.

При считывании кода 0 импульс с аналогичными параметрами формируется на выходе канала 0 УВ. Выходы УВ

работают на устройства, на входах которых включены диодные токовые ключи.

В режиме «запись» стробирующий импульс на УВ не подается, и схемы совпадения на диодах $D_6 - D_{17}$ не работают. На аноды диодов D_1 и D_{22} подается отрицательный импульс записи амплитудой 3 в и длительностью 20 нсек. В зависимости от состояния триггера регистра информации, выходы которого подключены к анодам диодов D_3 и D_{24} , открывается диод D_2 или диод D_{23} . На одном из туннельных диодов $ТД_1$ или $ТД_2$ формируется фронт импульса. Цепь сброса в режиме «запись» работает так же, как и в режиме «считывание». На одном из выходов УВ формируется стандартный сигнал.

Сигналы с выходов каналов 1 и 0 УВ подаются на входы разрядных формирователей, управляющих соответственно записью кодов 1 и 0 в накопитель, а также на усилители, служащие для связи с ЭВМ.

Методика расчета

Входное устройство УВ (рис. 3.13) рассчитывается следующим образом. Коэффициент передачи при работе на короткозамкнутую нагрузку равен

$$K_{ВУ} = \frac{I_{ВЫХ}}{U_{ВХ}} = \frac{2}{R_7 + R_8 + (\varphi_T/I_{\beta 2}) + (\varphi_T/I_{\beta 3})}, \quad (3.79)$$

где $I_{\beta 2}$ и $I_{\beta 3}$ — эмиттерные токи транзисторов T_2 и T_3 .

Суммарная величина эмиттерных токов транзисторов T_2 и T_3 задается сопротивлениями R_{11} и R_{12} и при $R_7 = R_8 \ll \ll R_{11} + R_{12}$ равна

$$2I_{\beta} = \frac{|E_{П2}| - |U_{\beta 9}|}{R_{11} + R_{12}}, \quad (3.80)$$

где $E_{П2}$ — напряжение источника питания, подаваемого на эмиттер; $U_{\beta 9}$ — падение напряжения на переходе база — эмиттер транзистора T_2 (T_3).

Величина эмиттерного тока транзистора T_1 задается за счет разбаланса моста, образованного транзисторами T_2 , T_3 и сопротивлениями R_3 , R_5 , с помощью сопротивления R_{10} и определяется выражением

$$I_{\beta 1} = I_{R_{10}} - (U_{\beta 9}/R_5). \quad (3.81)$$

Коэффициент передачи синфазной помехи в реальной схеме

равен

$$K_{\text{пом}} = \frac{I_{\text{вых пом}}}{U_{\text{вх пом}}} = \frac{2(\delta_1 + \delta_2) + R_5/R_{10}}{2R_{11}}, \quad (3.82)$$

где δ_1 — относительное отклонение величины сопротивлений R_3 и R_5 от номинала; δ_2 — относительное отклонение величины сопротивлений R_7 и R_8 от номинала.

Коэффициент подавления синфазной помехи во входном устройстве равен

$$K_{\text{под}} = K_{\text{вУ}}/K_{\text{пом}}. \quad (3.83)$$

Длительность фронта переходной характеристики равна

$$t_{\phi \text{ вУ}} \approx r_6 K_{\text{вУ}} \tau. \quad (3.84)$$

Расчет каскада усиления тока линейного усилителя (рис. 3.14) выполняется следующим образом. Входное сопротивление каскада приблизительно равно [8]

$$R_{\text{вх}} \approx (R_{\text{ос}}/R_{\text{к1}}) r_{\text{э1}},$$

где $R_{\text{ос}}$ — величина сопротивления в цепи обратной связи R_{15} ; $R_{\text{к1}}$ — величина сопротивления в коллекторной цепи транзистора T_6 ; $r_{\text{э1}}$ — величина сопротивления эмиттера транзистора T_6 .

Коэффициент усиления каскада рассчитывается согласно (3.78). Величина R_{Σ} подсчитывается по формуле

$$R_{\Sigma} = 2 \left(r_{\text{д}} + \frac{\varphi_{\text{T}}}{I_{\text{д}}} \right) + \frac{\varphi_{\text{T}}}{I_{\text{э3}}} + \frac{r_6}{B_3}, \quad (3.85)$$

где $r_{\text{д}}$ — омическое сопротивление базы диодов D_3 и D_4 ; $\varphi_{\text{T}}/I_{\text{д}}$ — дифференциальное сопротивление перехода диодов D_3 , D_4 ; $\varphi_{\text{T}}/I_{\text{э3}}$ — дифференциальное сопротивление эмиттерного перехода транзистора T_8 ; B_3 — коэффициент усиления по току транзистора T_8 .

Величину сопротивления $R_{\text{ос}}$ следует выбирать таким образом, чтобы обеспечить максимальную полосу пропускания УВ при отсутствии выброса переходной характеристики. Выброс отсутствует при выполнении условия

$$g_{\text{к}} R_{\text{ос}} = 3 + 2\sqrt{3 + K_{\text{I}}}, \quad (3.86)$$

где $g_{\text{к}}$ — проводимость коллектора эквивалентной высокочастотной схемы транзистора [1].

Максимальная полоса пропускания получается при

$$K_{\text{I}} \approx 8. \quad (3.87)$$

Величина g_k равна

$$g_k = C_k / \tau_T, \quad (3.88)$$

где C_k емкость коллекторного перехода транзистора; τ_T — постоянная времени, соответствующая предельной частоте транзистора f_T .

С учетом (3.86) — (3.88) величина сопротивления обратной связи R_{oc} определяется выражением

$$R_{oc} \approx 10 \tau_T / C_k. \quad (3.89)$$

Длительность фронта переходной характеристики коэффициента передачи каскада при выполнении условия (3.86) рассчитывается по формуле

$$t_\phi \approx 3,1 (2 \sqrt{3 + K_I}) \tau_T. \quad (3.90)$$

Для получения максимального динамического диапазона входных сигналов величина потенциала эмиттера U_β транзистора T_7 при отсутствии входного сигнала выбирается с помощью тока смещения I_{cm} равной половине напряжения источника коллекторного питания (3.74):

$$U_{\beta 0} \approx 0,5 - I_{cm} R_{oc} = E_{\pi 1} / 2. \quad (3.91)$$

Из (3.74) и (3.91) следует, что максимальная величина максимально допустимой амплитуды входного сигнала $I_{вх макс}$ равна

$$I_{вх макс} \approx E_{\pi 1} / 2 R_{oc}. \quad (3.92)$$

При $U_{\beta 0} < E_{\pi 1} / 2$ максимально допустимая амплитуда входного сигнала определяется током смещения I_{cm} , протекающим по сопротивлению R_{13} :

$$I_{вх макс} = I_{cm}. \quad (3.93)$$

Величина тока I_{cm} рассчитывается по формуле

$$I_{cm} = (E_{\pi 2} - U_{\beta 0}) / R_{cm}, \quad (3.94)$$

где R_{cm} — величина сопротивления R_{13} ; $U_{\beta 0}$ — падение напряжения на эмиттерном переходе транзистора T_6 .

Максимальная амплитуда выходного сигнала первого каскада ограничена величиной токов диодов D_3 и D_4 :

$$I_{вых макс} = I_D. \quad (3.95)$$

Величина тока I_D выбирается меньше величины тока $I_{см}$. В этом случае динамический диапазон выходных сигналов каскада в соответствии с (3.93) и (3.95) не превышает допустимого динамического диапазона входных сигналов. Это позволяет построить из одинаковых каскадов многокаскадный усилитель, в котором рабочие точки транзисторов при перегрузке не будут выходить из активной области характеристик.

Второй каскад усиления тока рассчитывается аналогично первому.

Режим выходных каскадов линейного усилителя рассчитывается по формуле (3.74).

Коэффициент передачи выходного каскада инверсного выхода ЛУ согласно (3.75) равен

$$K_{\Pi} = \Delta U_o / I_{вх} = -R_{11}. \quad (3.96)$$

Коэффициент передачи выходного каскада прямого выхода ЛУ равен

$$K_{\Pi} = -R_{23}.$$

Коэффициент передачи ЛУ по прямому выходу равен

$$K = \frac{R_{15}(R_3 + R_{D1} + R_{вхТ3} + R_{D2})R_{23}}{(R_{D3} + R_{D4} + R_{вхТ8})(R_{D1} + R_{D2} + R_{вхТ3})}. \quad (3.97)$$

Коэффициент передачи ЛУ по инверсному выходу равен

$$K = -\frac{R_{15}R_3R_{11}}{(R_{D3} + R_{D4} + R_{вхТ8})(R_{D1} + R_{D2} + R_{вхТ3})}, \quad (3.98)$$

Длительность фронта переходной характеристики ЛУ равна

$$t_{\phi \text{ ЛУ}} \approx 3,1 \sqrt{N} (2 + \sqrt{3 + K_I}) \tau_T, \quad (3.99)$$

где N — число последовательно включенных каскадов ЛУ.

Амплитуда помехи на инверсном выходе ЛУ не превышает величины $I_D R_{11}$, а на прямом выходе — величины $2I_D R_{23}$.

Расчет режима селектирующих схем и выходных устройств (рис. 3.15) легко может быть выполнен по приведенному описанию. Ниже приводится методика расчета требуемой величины полезного сигнала на входе селектирующих схем.

Порог срабатывания амплитудного селектора определяется нестабильностью параметров деталей и рассчиты-

вается по формуле

$$U_{\text{пор}} = \sqrt{(\Delta I_{R11}^2 + \Delta I_{R10}^2 + \Delta I_{R5}^2 + \Delta I_{R8/4}^2 + \Delta I_{TD}^2) R_{\Sigma}^2 + \Delta E_{\sigma}^2 + \Delta U_{\text{ЛУ}}^2}, \quad (3.100)$$

где ΔI_{Ri} — нестабильность тока, протекающего по соответствующему сопротивлению; R_{Σ} — динамическое сопротивление цепи диодов схем совпадения; ΔI_{TD} — нестабильность пикового тока туннельного диода; ΔE_{σ} — нестабильность напряжения источника питания базы выходного каскада временного селектора; $\Delta U_{\text{ЛУ}}$ — нестабильность выходного напряжения ЛУ в рабочей точке.

Для правильной работы УВ необходимо, чтобы сигнал на входе селектирующих схем превышал величину порога срабатывания амплитудного селектора на отрезке времени, в течение которого возможна подача стробирующего импульса.

Необходимая амплитуда сигнала на входе селектирующих схем U_c рассчитывается по формуле

$$U_c \geq \frac{t_{\text{и}}}{t_{\text{и}} - 2\Delta t_{\text{з стр}} - t_{\text{стр}}} U_{\text{пор}}, \quad (3.101)$$

где $t_{\text{и}}$ — длительность сигнала по основанию на входе временного селектора; $\Delta t_{\text{з стр}}$ — нестабильность задержки стробирующего импульса; $t_{\text{стр}}$ — длительность стробирующего импульса.

Расчет схемы

В высокочувствительном УВ для быстродействующего ОЗУ следует использовать высокочастотные транзисторы с минимальными величинами параметров $C_{\text{к}}$ и τ_{T} . В рассматриваемом случае выбраны транзисторы типа ГТ311 и ГТ313 с параметрами: $r_{\text{б}} = 50 \text{ ом}$, $C_{\text{к}} = 3 \text{ пф}$, $\tau_{\text{T}} = 0,3 \cdot 10^{-9} \text{ сек}$. В качестве диодов токовых ключей следует выбирать малоинерционные диоды. Подходящими являются диоды типа КД503Б с временем восстановления обратного сопротивления $t_{\text{восст}} = 4 \cdot 10^{-9} \text{ сек}$ и сопротивлением тела базы $r = 30 \text{ ом}$.

Расчет входного устройства УВ по схеме рис. 3.13 выполняется следующим образом. Эмиттерные токи транзисторов T_2 и T_3 выбираются равными $I_{\text{э2}} = I_{\text{э3}} = 2 \text{ ма}$. Величина сопротивлений R_7 и R_8 для стабилизации коэффициента передачи и для выравнивания эмиттерных токов транзисторов T_2 и T_3 принимается в 2—3 раза большей сопротивления эмиттерных переходов транзисторов T_2 и T_3 : $R_7 = R_8 = 36 \text{ ом}$.

Коэффициент передачи входного устройства равен (3.79)

$$K_{\text{ВУ}} = 2 / \left(36 + 36 + \frac{0,026}{2 \cdot 10^{-3}} + \frac{0,026}{2 \cdot 10^{-3}} \right) = 20 \text{ ма/в.}$$

При величине разностной помехи на входах $U_{\text{пом}} = 100$ мв амплитуда помехи на выходе ВУ составляет

$$I_{\text{пом}} = K_{\text{ВУ}} U_{\text{пом}} = 20 \cdot 10^{-3} \cdot 100 \cdot 10^{-3} = 2 \text{ ма.}$$

Ток эмиттера транзистора T_1 выбираем равным 4 ма, а падение напряжения на его эмиттерном переходе $U_{\text{эб}} \approx 0,4$ в. Величина тока, протекающего через сопротивление R_{10} , при выбранных сопротивлениях $R_3 = R_5 = 100$ ом равна согласно (3.81) $I_{R_{10}} = 4 \cdot 10^{-3} + 0,4/100 = 8$ ма. Такой ток обеспечивается сопротивлением $R_{10} = 2$ ком.

Длительность фронта переходной характеристики входного устройства равна (3.84)

$$t_{\text{ф ВУ}} \approx r_6 K_{\text{ВУ}} \tau_T = 50 \cdot 20 \cdot 10^{-3} \cdot 0,3 \cdot 10^{-9} = 0,3 \cdot 10^{-9} \text{ сек.}$$

Коэффициент передачи синфазной помехи при 5%-ных допусках на сопротивления R_3 , R_5 , R_7 и R_8 равен (3.82)

$$K_{\text{пом}} = \frac{2(0,05 + 0,05) + (100/2 \cdot 10^3)}{2 \cdot 2 \cdot 10^3} \approx 0,06 \text{ ма/в.}$$

Коэффициент подавления синфазной помехи равен (3.83)

$$K_{\text{под}} = 20 \cdot 10^{-3} / 0,06 \cdot 10^{-3} \approx 330.$$

Для определения требуемого коэффициента передачи ЛУ считаем необходимую величину сигнала на входе временного селектора U_c (3.101). Порог срабатывания амплитудного селектора $U_{\text{пор}}$ (3.100) при 5%-ных допусках на сопротивления, 3%-ных допусках на номиналы источников питания и 10%-ной нестабильности пикового тока туннельного диода равен $U_{\text{пор}} = 0,3$ в. При такой величине порога срабатывания амплитудного селектора, длительности сигнала по основанию $t_{\text{и}} = 30$ нсек, длительности стробирующего импульса $t_{\text{стр}} = 10$ нсек и нестабильности задержки сигнала относительно стробирующего импульса $\Delta t_{\text{з стр}} = 5$ нсек амплитуда сигнала на входе временного селектора U_c должна быть равна (3.101)

$$U_c \geq \frac{30 \cdot 10^{-9}}{30 \cdot 10^{-9} - 2,5 \cdot 10^{-9} - 10 \cdot 10^{-9}} 0,3 = 0,9 \text{ в.}$$

Для получения такого сигнала коэффициент передачи ЛУ должен быть равен

$$K_{\text{ЛУ}} = U_c / K_{\text{ВУ}} U_{\text{вх}} = 0,9 / 20 \cdot 10^{-3} \cdot 1 \cdot 10^{-3} \approx 50 \cdot 10^3 \text{ в/а.}$$

Максимально допустимая амплитуда входного сигнала первого каскада ЛУ должна быть не менее максимальной амплитуды помехи на выходе входного устройства. Поэтому величина тока смещения на входе первого каскада выбирается (3.93) $I_{\text{см}} > I_{\text{пом}}$. Для $I_{\text{см}} = 4$ ма величина сопротивления смещения равна (3.94)

$$R_{13} = (-10 - 0,4) / (-4 \cdot 10^{-3}) \approx 2,4 \text{ ком.}$$

Величина сопротивления обратной связи R_{15} в соответствии с (3.89) равна $R_{0с} \approx 10 \cdot 0,3 \cdot 10^{-9} / 3 \cdot 10^{-12} = 1$ ком. Потенциал эмиттера транзистора T_7 в этом случае при $I_{\text{вх}} = 0$ равен (3.91) $U_{\text{э}} = U_{\text{э0}} \approx 0,5 + 4 \cdot 10^{-3} \cdot 1 \cdot 10^{-3} = 4,5$ в. При амплитуде помехи на входе ЛУ $I_{\text{пом вх}} = I_{\text{пом}} = 2$ ма потенциал эмиттера транзистора T_7 принимает значения (3.74) $U_{\text{э}} = U_{\text{э0}} \pm I_{\text{пом вх}} R_{0с} =$

$= 4,5 \pm 2 \cdot 10^{-3} \cdot 1 \cdot 10^3 = 4,5 \text{ в} \pm 2\text{в}$ и рабочие точки всех транзисторов каскада не выходят из активной области характеристик.

Для получения максимальной полосы пропускания усилителя величину коэффициента усиления каскада следует выбрать равной $K = 8$ (3.87). Для получения такого коэффициента усиления динамическое сопротивление цепи диодов токового ключа R_{Σ} должно быть равно (3.78) $R_{\Sigma} = 1 \cdot 10^3 / 8 = 125 \text{ ом}$. Согласно (3.85) при $(\Phi_T / I_{\text{вз}}) + (r_6 / B_3) \approx 10 \text{ ом}$ такая величина сопротивления R_{Σ} может быть получена при

$$\frac{\Phi_T}{I_D} = \frac{1}{2} \left(R_{\Sigma} - \frac{\Phi_T}{I_{\text{вз}}} - \frac{r_6}{B_3} \right) - r_D = 1/2 (125 - 10) - 30 \approx 27 \text{ ом},$$

г. е. при $I_D = 1 \text{ ма}$. Выбираем $I_D = 1,2 \text{ ма}$.

Предполагаем, что для достижения необходимого коэффициента передачи линейного усилителя $K_{\text{ЛУ}} = 50 \cdot 10^3 \text{ в/а}$ достаточно трех каскадов усиления. Коэффициент передачи ЛУ в этом случае равен для прямого выхода (3.97)

$$K = [1 \cdot 10^3 (1 \cdot 10^3 + 125) \cdot 1 \cdot 10^3] / 125 \cdot 125 = 72 \cdot 10^3 \text{ в/а},$$

для инверсного выхода (3.98)

$$K = -(1 \cdot 10^3 \cdot 1 \cdot 10^3 \cdot 1 \cdot 10^3) / 125 \cdot 125 = -64 \cdot 10^3 \text{ в/а}.$$

В том случае, если коэффициент передачи линейного усилителя оказался бы меньше требуемого, число каскадов усиления тока линейного усилителя следовало бы увеличить.

Длительность фронта переходной характеристики линейного усилителя равна (3.99)

$$t_{\phi \text{ ЛУ}} = \sqrt{3} \cdot 3,1 (2 + \sqrt{3+8}) \cdot 0,3 \cdot 10^{-9} \approx 8,5 \cdot 10^{-9} \text{ сек}.$$

Амплитуда сигнала и помехи на инверсном выходе линейного усилителя ограничена величиной $I_D \cdot R_{11} = 1,2 \cdot 10^{-3} \cdot 1 \cdot 10^3 = 1,2 \text{ в}$, а на прямом выходе — величиной $2I_D R_{23} = 2 \cdot 1,2 \cdot 10^{-3} \cdot 1 \cdot 10^3 = 2,4 \text{ в}$.

3.6. УСИЛИТЕЛЬ ВОСПРОИЗВЕДЕНИЯ С КОРРЕКЦИЕЙ АМПЛИТУДНО-ЧАСТОТНОЙ ХАРАКТЕРИСТИКИ (АЧХ) ЗУ НА МАГНИТНОМ БАРАБАНЕ

УВ предназначен для усиления и формирования информации, записанной потенциальным методом с модификацией по единице (каждой единице информации соответствует перепад намагниченности магнитного покрытия барабана).

Рассматриваемая схема УВ позволяет без дополнительных конструктивных изменений накопителя на магнитном барабане удвоить линейную плотность записи за счет коррекции амплитудно-частотной характеристики системы магнитной записи.

Технические характеристики

Индуктивность магнитной головки считывания	19 ÷ 26 мксн
Максимальная амплитуда импульсов на выходе головки считывания	12 мв *)
Минимальная амплитуда импульсов на выходе головки считывания	8 мв *)
Длительность одиночного импульса на выходе головки считывания, измеренная на уровне 0,1	3 мксек
Отношение сигнал/шум на выходе головки считывания	10
Верхний уровень выходного сигнала. . .	5,5 ÷ 6 в
Нижний уровень выходного сигнала. . .	0,5 в
Длительность фронтов выходного сигнала	0,2 ÷ 0,3 мксек
Тактовая частота следования информации	0,5 ÷ 1 Мгц

Питание элементов схемы УВ осуществляется от источников питания, применяемых в данном накопителе, с потенциалами +20 в, +6 в, -10 в, -3 в. Пульсации напряжений по потенциалам +20 в и -10 в не должны превышать 0,5%, а по потенциалам +6 в и -3 в - 5%.

Выбор схемы

В процессе развития и усовершенствования ЗУ на магнитных барабанах основное внимание уделяется увеличению емкости памяти и скорости обмена с ЭВМ. Увеличение объема памяти в первую очередь связано с увеличением линейной плотности записи.

В существующих в настоящее время системах магнитной записи ограничения на линейную плотность записи накладываются в основном в процессе воспроизведения. Эти ограничения связаны с уменьшением коэффициента передачи системы магнитный носитель — магнитная головка считывания (канал воспроизведения) на высоких частотах. Ширина полосы пропускания определяет разрешающую способность канала воспроизведения. При данной разрешающей способности канала воспроизведения будет существовать

*) Эти значения получаются при тактовой частоте следования информации 0,5 Мгц (или при линейной плотности записи 12 бит/мм).

вполне определенный предел линейной плотности записи, определяемый методом записи и способом формирования сигнала при воспроизведении.

Влияние элементов, снижающих коэффициент передачи канала воспроизведения на высоких частотах, можно компенсировать введением в УВ специальной схемы коррекции амплитудно-частотной характеристики всей системы магнитной записи в целом.

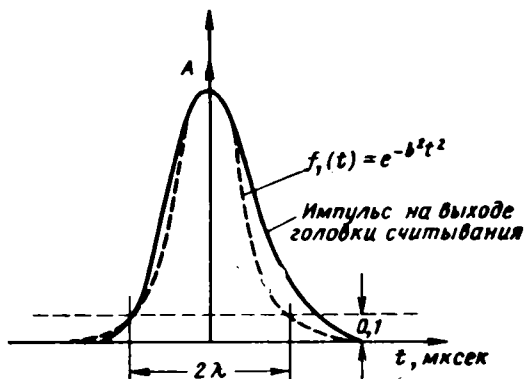


Рис. 3.16. Одиночный колоколообразный импульс и его аппроксимация.

В цифровой магнитной записи возможно множество различных комбинаций двоичных последовательностей, которые могут быть записаны на магнитном носителе. Следовательно, мы имеем дело с множеством форм выходного напряжения. Используя метод суперпозиции, полное выходное напряжение, вызванное последовательностью изменений знака насыщения носителя, можно представить в виде линейной комбинации отдельных составляющих его напряжений. При воспроизведении единичного перепада намагниченности с выхода головки считывания снимается сигнал, который с достаточной степенью точности аппроксимируется функцией Гаусса (рис. 3.16)

$$f_1(t) = e^{-b^2 t^2}, \quad (3.102)$$

где b — масштабный коэффициент, определяющий длительность импульса Гаусса (или $1/b$ — длительность импульса Гаусса на уровне 0,78).

Завал амплитудно-частотной характеристики (АЧХ) приводит к тому, что при увеличении линейной плотности записи длительность отдельных считываемых импульсов может превысить длительность тактового интервала. Наложение импульсов приводит к существенному искажению

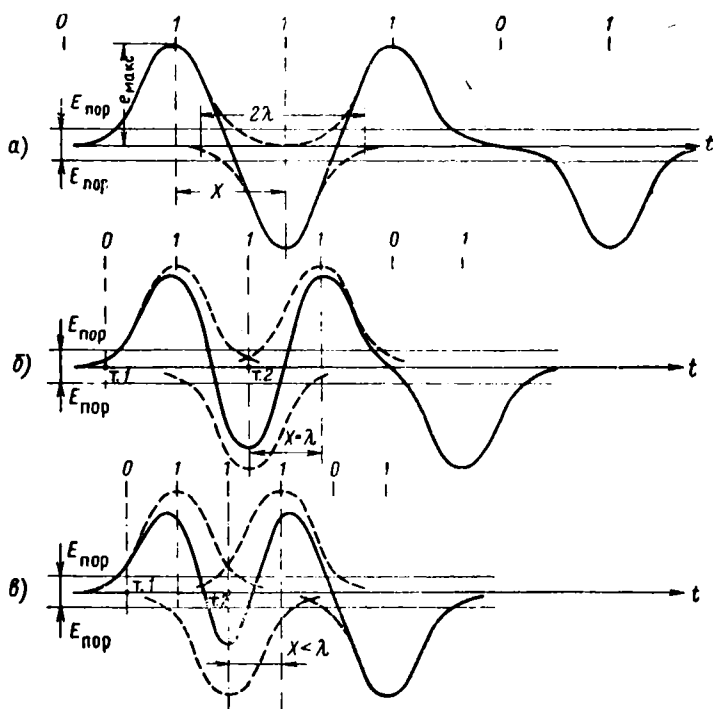


Рис. 3.17. Последовательность импульсов при разных плотностях записи на выходе головки считывания магнитного барабана (X — длительность тактового интервала, 2λ — длительность импульса): а — половина длительности импульса меньше длительности тактового интервала ($X > \lambda$); б — половина длительности импульса равняется длительности тактового интервала ($X = \lambda$); в — половина длительности импульса больше длительности тактового интервала ($X < \lambda$).

их формы, т. е. в этом случае наблюдается сдвиг максимумов и смещение нулевого уровня (рис. 3.17). Кроме того, при увеличении линейной плотности записи наблюдается уменьшение напряжения на выходе головки считывания. Спад амплитудной характеристики наступает, когда перекрытие соседних импульсов достигнет их центров

(рис. 3.17, б), т. е. при плотности

$$P = 1/\lambda, \text{ имп/мм}, \quad (3.103)$$

где λ — половина длительности импульса.

Так как процесс воспроизведения представляет восстановление оригинальной входной информации по выходному напряжению, снимаемому с выхода головки считывания, то формирование связано с точностью воспроизведения формы выходного сигнала. Таким образом, искажение формы выходного сигнала из-за взаимного влияния соседних импульсов приведет к искажению оригинальной информации.

Взаимное влияние при определенной плотности записи полностью определяется параметрами одиночного считываемого импульса. Влияние данного фактора можно значительно снизить, уменьшив длительность одиночного считываемого импульса. Допускаемая длительность одиночного считываемого импульса определяется полосой пропускания частот канала воспроизведения.

Для приближенного инженерного расчета верхнюю граничную частоту полосы пропускания канала воспроизведения можно определить как частоту, при которой относительная амплитуда частотного спектра импульса Гаусса (относительно амплитуды при нулевой частоте) уменьшается в e раз. В этом случае сохраняется примерно 95% энергии спектра импульса [9].

Аналитически критерий оценки верхней граничной частоты полосы пропускания канала воспроизведения для импульса, описываемого соотношением (3.102), можно выразить соотношением

$$e^{-\omega_B^2/4b^2} = e^{-(\omega_H^2/4b^2+1)}. \quad (3.104)$$

Если в этом соотношении принять $\omega_H = 0$, то получим

$$\omega_B = 2b. \quad (3.105)$$

Предположим, что импульс, описываемый выражением (3.102), удалось обработать таким образом, что его длительность уменьшилась в K раз. Аналогично (3.102) полученный импульс описывается выражением

$$f_2(t) = e^{-h^2 t^2}. \quad (3.106)$$

Для этого случая значение верхней граничной частоты полосы пропускания равно

$$\omega'_B = 2h. \quad (3.107)$$

Очевидно, если длительность импульса, описываемого выражением (3.106) в K раз меньше длительности импульса, описываемого выражением (3.102), т. е.

$$K = 2\lambda/2\nu, \quad (3.108)$$

где K — коэффициент сжатия; 2λ и 2ν — длительности импульсов Гаусса на уровне 0,1, то коэффициенты b и h связаны соотношением

$$h = Kb. \quad (3.109)$$

Учитывая (3.109), можно записать

$$\omega'_b = 2Kb = K\omega_b. \quad (3.110)$$

Соотношение (3.110) показывает, что при уменьшении длительности импульса, снимаемого с выхода головки считывания, в K раз, эффективная полоса пропускания частот канала воспроизведения расширяется примерно в K раз. При этом имеется потенциальная возможность увеличения линейной плотности записи в K раз.

В рассматриваемой системе магнитной записи в состав УВ введена схема коррекции АЧХ, позволяющая уменьшить длительность одиночного импульса. Подобная обработка импульсов, как было показано ранее, позволяет повысить разрешающую способность всей системы магнитной записи в целом путем компенсации влияния элементов, снижающих коэффициент передачи на высоких частотах.

Поскольку схема коррекции настраивается на определенную форму входного сигнала, то желательно ее ставить непосредственно после головки считывания. Однако схема коррекции вносит значительное ослабление входного сигнала и поэтому необходимо предварительное усиление сигнала с выхода головки считывания.

В качестве линейных каскадов усиления может быть выбрана любая схема, отвечающая требованию передачи импульса Гаусса без искажений. В данном УВ в качестве линейных каскадов усиления используется сочетание схем включения триодов с общим коллектором и общим эмиттером. Такое сочетание каскадов дает:

- высокую степень стабилизации рабочей точки всех триодов при изменении температуры и смене триодов;
- стабилизацию коэффициента усиления линейных каскадов усиления при смене триодов и при изменении температуры окружающей среды в рабочих пределах;

— требует менее строгого отбора триодов, что особенно важно при проектировании серийной аппаратуры.

После коррекции и усиления до необходимого уровня последовательности импульсов поступают на формирователь, где происходит восстановление оригинальной информации.

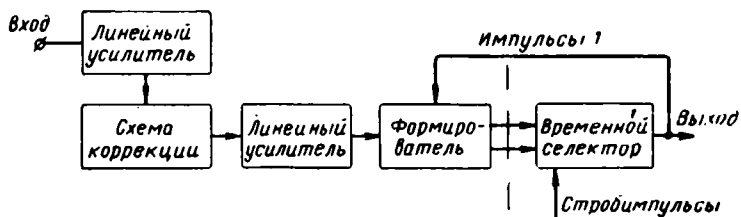


Рис. 3.18. Функциональная схема усилителя воспроизведения (ЗУ) на магнитном барабане.

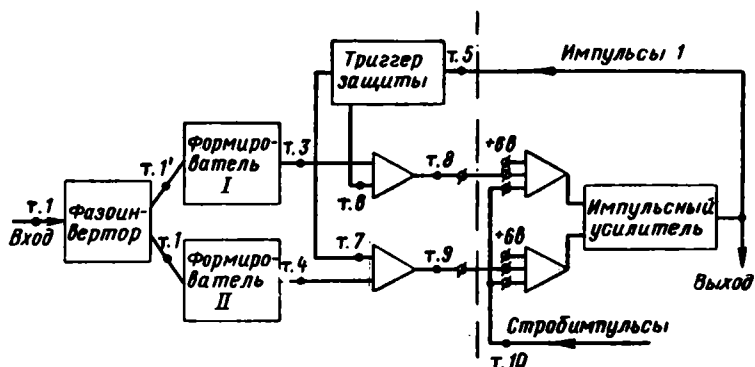


Рис. 3.19. Функциональная схема формирующих каскадов усилителя воспроизведения ЗУ на магнитном барабане.

Одним из способов формирования сигнала является амплитудное ограничение с последующим стробированием. Необходимо отметить, что независимо от способов расширяющей двоичное значение разряда, будет включать амплитудное ограничение. Временное селектирование сигнала происходит вне УВ.

Учитывая соображения, изложенные выше, функциональная схема УВ принимает вид, показанный на рис. 3.18.

На рис. 3.19 показана развернутая функциональная схема формирующих каскадов УВ.

При считывании информации, записанной потенциальным методом без возвращения к нулю с модификацией по единице (БВНМ), каждая последующая единица информации должна воспроизводиться на входе УВ как импульс противоположной полярности по сравнению с предыдущей. Импульсы одной полярности формируются отдельным каналом (формирователи I, II). Разделение импульсов противоположной полярности на два канала происходит на фазоинверторе. Сформированный в каждом канале прямоугольный импульс поступает на схему И. Одновременно на вход схемы И поступает перепад напряжений с выхода триггера защиты. Управление триггером защиты осуществляется импульсами единиц, поступающими с выхода временного селектора. Перед началом работы триггер устанавливается в исходное состояние, соответствующее разрешающему потенциалу, позволяющему прохождению первой информационной единицы (т. 6) по первому каналу формирователя. Сформированный импульс «единица» (т. 5) устанавливает разрешающий потенциал на другом плече (т. 7), разрешая прохождению импульса по второму каналу формирователя (т. 4). В случае, если в сформированный в каком-либо канале прямоугольный импульс попадет два стробимпульса, то на выходе временного селектора появится единица, соответствующая только первому стробимпульсу, поскольку для второго стробимпульса на соответствующем плече триггера будет запрещающий потенциал.

Описание схемы

Принципиальные схемы линейного усилителя и формирователя прямоугольных импульсов изображены соответственно на рис. 3.20 и 3.21.

Входное устройство линейного усилителя состоит из трансформатора Tr_1 , диодов $D_1 - D_4$ и сопротивления R_{35} . Диоды D_1 и D_2 служат для отключения усилителя в течение процесса записи. Часть сигнала от импульсов записи, прошедшая через диоды D_1 и D_2 , ограничивается диодами D_3 и D_4 .

В состав линейного усилителя введена схема коррекции АЧХ системы магнитной записи. Схема коррекции состоит из фазоинвертора (транзистор T_{10}), интегрирующего звена

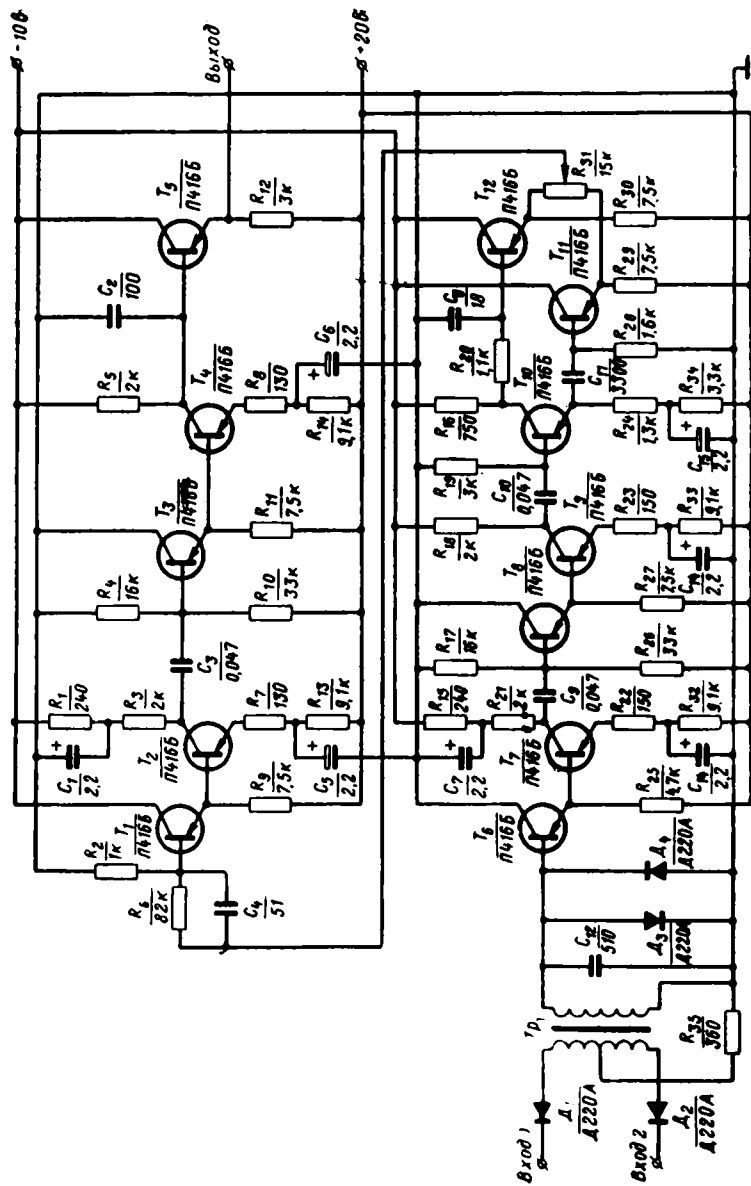


Рис. 3.20. Линейный усилитель воспроизведения схемы рис. 3.18.

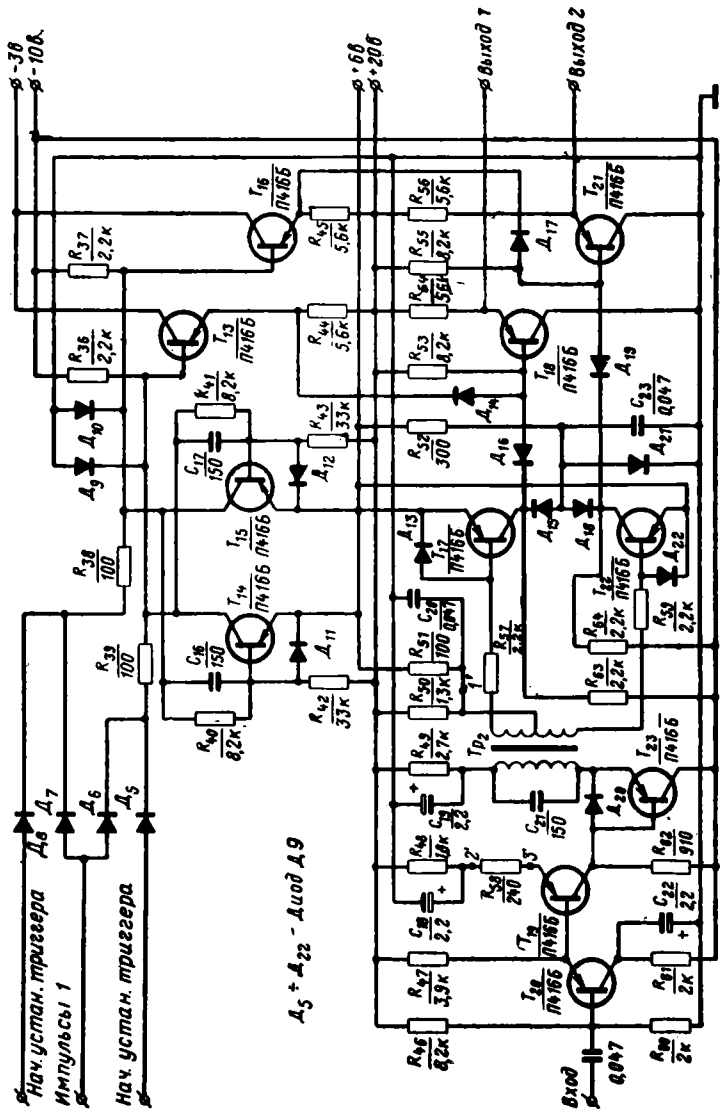


Рис. 3.21. Формирующие каскады и усилители воспроизведения схемы рис. 3.18.

R_{20} , C_8 и дифференцирующих звеньев C_{11} , R_{28} и C_4 , R_8 , R_2 . Суммирование передаточных функций дифференцирующего (C_{11} , R_{28}) и интегрирующего (R_{20} , C_8) звеньев осуществляется на потенциометре R_{31} . Эмитерные повторители на транзисторах T_{11} , T_{12} и T_1 служат для развязки отдельных звеньев схемы коррекции. Предварительный усилитель построен на транзисторах $T_6 - T_9$.

Оконечные каскады линейного усилителя по своей структуре аналогичны каскадам предварительного усиления и построены на транзисторах $T_1 - T_5$. Ввиду того, что конструктивно усилитель воспроизведения разделен на две части, на выходе линейного усилителя для повышения его нагрузочной способности используется эмиттерный повторитель (транзистор T_5).

На входе формирователя прямоугольных импульсов стоит линейный усилитель на транзисторах T_{19} и T_{20} , в котором предусмотрена возможность регулировки уровня входного сигнала формирователя при разбросах параметров магнитных головок и изменениях линейной плотности записи, что осуществляется шунтированием сопротивления R_{58} через контрольные точки $2'$ и $3'$. На транзисторе T_{23} , включенном по схеме с общим коллектором, и трансформаторе в цепи эмиттера выполнен фазоинверсный разделительный каскад.

Каскады на транзисторах T_{17} , T_{22} являются формирователями импульсов прямоугольной формы. При отсутствии входного сигнала транзисторы закрыты обратным напряжением смещения $E = 7$ в, подаваемым на базы транзисторов через среднюю точку трансформатора. Этим смещением обеспечивается порог формирования по минимуму, т. е. данная схема выполняет функции амплитудного селектора. Открываются транзисторы входным сигналом отрицательной полярности. Во включенном состоянии транзисторы находятся в режиме насыщения. Стабильность порога ограничения по минимуму определяется стабильностью напряжения отсечки и разбросом входных характеристик транзисторов. Для регулировки этого порога ограничения параллельно сопротивлению R_{51} через контрольную точку $1'$ можно подключать дополнительное сопротивление. Для привязки нижнего уровня сформированного сигнала служат диоды D_{15} , D_{18} , D_{21} и сопротивление R_{52} .

На транзисторах T_{14} , T_{15} собран триггер защиты, работающий в счетном режиме. Для исключения влияния нагруз-

ки на параметры триггера его выходы подсоединены к схеме И через эмиттерные повторители (T_{13} , T_{16}). Схема совпадения сигналов с триггера и формирователя выполнена на диодах D_{17} , D_{19} для одного канала и диодах D_{14} , D_{16} — для второго. Для увеличения нагрузочной способности схем И используются эмиттерные повторители T_{18} и T_{21} .

Методика расчета

При расчете усилителя воспроизведения основное внимание уделяется расчету схемы коррекции АЧХ канала воспроизведения, так как она определяет работоспособность накопителя при работе с повышенной линейной плотностью записи. Методика расчета каскадов линейного усиления и формирователя подробно рассматривается в работах [10—13]. В последующем изложении приводятся общие соображения по выбору основных параметров каскадов линейного усиления и формирователя.

Предположим, что на вход схемы коррекции подается импульс, описываемый функцией (3.102), а с выхода снимается импульс, описываемый функцией (3.106), длительность которого в K раз меньше.

Передаточная функция схемы коррекции определяется как отношение изображений Лапласа выходного сигнала к входному:

$$H(p) = L[f_2(t)]/L[f_1(t)]. \quad (3.111)$$

Изображения Лапласа функций $f_1(t)$ и $f_2(t)$ равны

$$L[f_1(t)] = \frac{\sqrt{\pi}}{b} e^{p^2/4b^2}, \quad L[f_2(t)] = \frac{\sqrt{\pi}}{h} e^{p^2/4h^2}. \quad (3.112)$$

Подставляя в соотношение (3.111) изображения Лапласа функций $f_1(t)$ и $f_2(t)$, получаем

$$H(p) = \frac{b}{h} e^{(p^2/4h^2) - (p^2/4b^2)}. \quad (3.113)$$

Учитывая (3.109), получаем

$$H(p) = \frac{1}{K} e^{(1/K^2 - 1) p^2/4b^2}. \quad (3.114)$$

Обозначим

$$(K^2 - 1)/4K^2 = z^2. \quad (3.115)$$

Подставляя (3.115) в (3.114), получаем окончательное выражение для передаточной функции схемы коррекции

$$H(p) = \frac{1}{K} e^{-z^2 p^2 / b^2}. \quad (3.116)$$

Функцию коррекции (3.116) невозможно физически реализовать, так как она описывает систему с бесконечным частотным диапазоном. Однако полученное выражение можно принять за основу для синтеза схемы коррекции в реализуемом диапазоне частот.

Правильность воспроизведения информации во многом зависит от формы считываемых импульсов, и поэтому фазовые характеристики схемы коррекции, включенной в УВ, оказываются не менее важными, чем ее амплитудно-частотные характеристики. Если импульс на входе схемы коррекции считать симметричным относительно некоторой оси, перпендикулярной оси времени (рис. 3.16), то его фазовый спектр равен нулю (так как аргумент преобразования Фурье функции (3.102) равен нулю). Нулевой фазовый спектр должен также сохраняться и для выходного импульса. По этим соображениям схема коррекции должна иметь нулевую фазовую характеристику в рабочем диапазоне частот. Временная задержка между входным и выходным импульсами добавляет линейную составляющую к фазовой характеристике схемы коррекции и не влияет на ее амплитудно-частотную характеристику. Для «идеальной» схемы коррекции, описываемой выражением (3.116), требование нулевой фазовой характеристики выполняется, т. е.

$$\text{Arg} | H(j\omega) | = 0. \quad (3.117)$$

Одним из возможных вариантов аппроксимации выражения (3.116), отвечающим требованию нулевой фазовой характеристики, является операторное выражение

$$H(p) = a_0 - a_1 p^2 + a_2 p^4 - \dots \quad (3.118)$$

Это выражение совпадает с разложением функции (3.116) в ряд Тейлора. Вполне приемлемый для практических целей результат дает ограничение ряда Тейлора первыми двумя членами. В этом случае передаточная функция схемы коррекции примет вид

$$H(p) = \frac{1}{K} \left(1 - \frac{z^2}{b^2} p^2 \right), \quad (3.119)$$

где $z/b = \tau$ — постоянная времени схемы коррекции.

Функция (3.119) может быть реализована в виде схемы, составленной из RC -звеньев. Для того чтобы передаточные функции отдельных звеньев не оказывали влияния друг на друга, между ними должны стоять развязывающие усилители. В конкретной схеме в качестве развязок используются эмиттерные повторители.

Представим выражение (3.119) в виде

$$H(p) = \frac{1}{K} \left(\frac{G_0}{1 + \tau_2 p} - \frac{\tau_1 p}{1 + \tau_1 p} \right), \quad (3.120)$$

где $\tau_1 p / (1 + \tau_1 p)$ — передаточная функция дифференцирующего звена; $G_0 / (1 + \tau_2 p)$ — передаточная функция интегрирующего звена; G_0 — ослабление, вносимое интегрирующим звеном на низких частотах.

Выражение (3.120) можно привести к виду

$$H(p) = \frac{1}{K} \left[\frac{1 - \tau^2 p^2}{(1 + \tau_1 p)(1 + \tau_2 p)} - \frac{1 - G_0}{1 + \tau_2 p} \right]. \quad (3.121)$$

Ослабление, вносимое интегрирующим звеном на низких частотах, равно

$$G_0 = R_H / (R_H + R_n), \quad (3.122)$$

где R_H — сопротивление нагрузки интегрирующего звена, равное входному сопротивлению эмиттерного повторителя; R_n — собственное сопротивление интегрирующего звена.

Если принять $R_H \ll R_n$, что на практике просто осуществить, то выражение (3.121) примет вид

$$H(p) = \frac{1}{K} \frac{1 - \tau^2 p^2}{(1 + \tau_1 p)(1 + \tau_2 p)}. \quad (3.123)$$

Числитель (3.123) в точности совпадает с передаточной функцией схемы коррекции (3.119).

Отметим, что операция вычитания передаточной функции дифференцирующего звена из передаточной функции интегрирующего звена выполняется путем сдвига фазы и суммирования на потенциометре R_{31} .

Из теории автоматического регулирования [14] известно, что для того чтобы постоянные времени τ_1 и τ_2 , стоящие в знаменателе выражения (3.123), не оказывали влияния на систему, соответствующие этим постоянным времени частоты $\omega_1 = 1/\tau_1$ и $\omega_2 = 1/\tau_2$ необходимо вынести правее рабочего диапазона частот как минимум на декаду. Однако τ_1 и τ_2 связаны с постоянной времени схемы коррекции соотношением

$$\tau^2 = \tau_1 \tau_2. \quad (3.124)$$

Частоту $\omega_2 = 1/\tau_2$ можно вынести за рабочий диапазон частот, а для компенсации постоянной времени τ_1 необходимо ввести дополнительное корректирующее звено. Выбор $\tau_1 \gg \tau_2$ с точки зрения реализации передаточной функции схемы коррекции произволен, однако практически при таком выборе постоянных времени значительно проще подобрать дополнительное корректирующее звено для компенсации постоянной времени τ_1 , чем для компенсации τ_2 .

Для компенсации влияния τ_1 (3.123) используется звено, имеющее передаточную функцию вида

$$W = G \frac{1 + \tau_3 p}{1 + \tau_4 p}. \quad (3.125)$$

В этом выражении $\tau_3 \gg \tau_4$; G — ослабление, вносимое звеном на низких частотах.

Дополнительное звено через развязывающий эмиттерный повторитель включается последовательно с контуром, определяемым выражением (3.123). Окончательное выражение для передаточной функции схемы коррекции принимает вид

$$H(p) = \frac{G}{K} \frac{1 - \tau^2 p^2}{(1 + \tau_1 p)(1 + \tau_2 p)} \frac{1 + \tau_3 p}{1 + \tau_4 p}. \quad (3.126)$$

Синтезированная схема коррекции изображена на рис. 3.20. Приближенные значения постоянных времени схемы коррекции выбираются из следующих соотношений:

$$\begin{aligned} \tau_1 \gg \tau_2; \quad \tau_1 = \tau_3 = 10/\omega; \quad \tau_2 = \tau_4 = 1/10\omega; \\ \omega = 1/\tau; \quad \tau = z/b; \quad \tau^2 = \tau_1 \tau_2. \end{aligned} \quad (3.127)$$

Постоянные времени и элементы схемы коррекции связаны соотношениями

$$\begin{aligned} \tau_1 = C_{11} R_{28}; \quad \tau_2 = C_8 R_{20}; \\ \tau_3 = C_4 R_6; \quad \tau_4 = G \tau_3; \\ G = 1 / \left(1 + \frac{R_6}{R_2} \right). \end{aligned} \quad (3.128)$$

Схема коррекции настраивается на определенную форму входного сигнала (симметричный импульс Гаусса) и поэтому каскады предварительного усиления должны пропускать импульс, снимаемый с выхода магнитной головки без искажения его формы. Безусловно, это требование сохраняет

силу и для оконечных каскадов усиления поскольку правильность формирования информации зависит от формы сигнала.

Аналитическое выражение переходной характеристики каскадов линейного усиления при прохождении импульса Гаусса не представляется в элементарных функциях

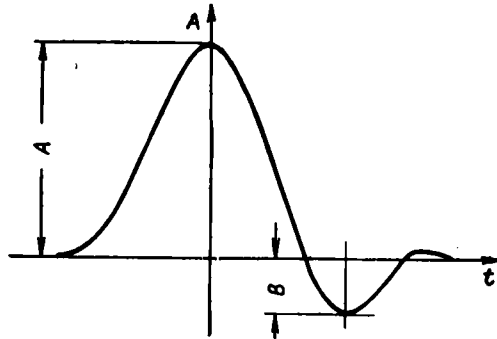


Рис. 3.22. Искажение формы импульсов на низких частотах (A — амплитуда полезного сигнала; B — амплитуда выброса сигнала).

и выбор оптимальной амплитудно-частотной характеристики по максимально допустимым искажениям импульса затруднителен.

Значение верхней граничной полосы пропускания линейных каскадов при прохождении импульсов с длительностями 2λ и 2ψ может быть получено соответственно из выражений (3.105) и (3.107).

В области низких частот каскады линейного усиления можно рассматривать как эквивалентную дифференцирующую цепь. Оценивая искажения, которые она вносит, можно выбрать такую постоянную времени этой цепи, при которой искажения еще будут допустимы. При ограничении полосы пропускания снизу основным фактором, определяющим допустимые искажения, является отношение амплитуды полезного сигнала к амплитуде выброса (рис. 3. 22), т. е. $M = A/B$, где A — амплитуда полезного сигнала; B — амплитуда выброса.

Величина M выбирается такой, чтобы амплитуда выброса не превышала амплитуды помехи и была возможность уверенного ограничения сигнала по минимуму. Практика показала, что этим требованиям вполне отвечает значение $M = 10$.

При расчете формирующих каскадов основным вопросом является выбор оптимального порога ограничения по минимуму, при котором при заданных разрешающей способности системы магнитной записи и способе записи обеспечивается максимальная плотность записи.

С точки зрения теории связи отношение сигнал/шум в цифровой магнитной записи достаточно велико, и ограничения на линейную плотность записи в основном связаны с искажением формы сигнала, вызванным взаимным влиянием соседних импульсов [9].

Представим импульс Гаусса в виде $e^{-b^2 t^2} = e(t)$. Импульс Гаусса будем считать нормализованным, т. е. $e(t=0) = 1$. Рассмотрим взаимное влияние импульсов при увеличении плотности записи (рис. 3.17). На рис. 3.17, а б и в показано увеличение взаимного влияния импульсов при увеличении линейной плотности записи.

Обозначим напряжение порога ограничения через $E_{\text{пор}}$ и пусть имеется точный источник синхронизации для стробирования выходного напряжения. В этом случае выходной сигнал можно представить в виде

$$E_{\text{пор}} > e, \quad \text{выход} = 0,$$

$$E_{\text{пор}} < e, \quad \text{выход} = 1.$$

Из рис. 3.17, в видно, что при $x < \lambda$ напряжение в точке 1 начинает расти (точка 1 соответствует возрастанию сигнала 0 при увеличении линейной плотности записи). Максимальное напряжение в этой точке можно определить как $e_{1 \text{ макс}} = e(t = x_{\text{мин}})$. Для правильного считывания 0, соответствующей точке 1, необходимо, чтобы $E_{\text{пор}} > e(x_{\text{мин}})$.

Наихудший случай для воспроизведения 1 соответствует точке 2 (эта точка соответствует уменьшению сигнала при увеличении линейной плотности записи). Для точки 2 имеем $e_{2 \text{ мин}} = 1 - 2e(t = x_{\text{мин}})$. Для правильного воспроизведения 1 необходимо, чтобы $E_{\text{пор}} \leq e_{2 \text{ мин}}$.

Условие правильного отличия 1 от 0 можно записать в виде $e_{1 \text{ макс}} < E_{\text{пор}} \leq e_{2 \text{ мин}}$, т. е. предел плотности, при котором еще можно отличить 1 от 0, определяется выражением $e_{1 \text{ макс}} = e_{2 \text{ макс}}$ или $1 - 2e(x_{\text{мин}}) = e(x_{\text{мин}})$, $e(x_{\text{мин}}) = 1/3$. Можно сказать, что максимальная плотность получается при $E_{\text{пор}} = U_c/3$, где U_c — номинальное значение сигнала.

Выбор коэффициента передачи по напряжению линейных каскадов УВ непосредственно связан с технологическим разбросом параметров магнитных головок и покрытий. Кроме того, усилитель может работать при тактовых частотах следования информации 0,5 Мгц (12 бит/мм) и 1 Мгц (24 бит/мм), а с увеличением плотности записи уменьшается напряжение на выходе головки считывания. Учитывая эти соображения, формирователь прямоугольных импульсов настраивают на уровень входного сигнала от 0,5 до 1 в (при этом имеется возможность изменения порога ограничения по минимуму). Схема коррекции АЧХ вносит ослабление сигнала порядка 100 и поэтому коэффициент передачи по напряжению предварительных каскадов линейного усилителя (см. рис. 3.20) выбирается равным 60 (общее усиление с учетом входной цепи равно 120), а для оконечных каскадов равным 70.

Расчет схемы коррекции

Пусть длительность одиночного импульса на выходе схемы коррекции, измеренная на уровне 0,1, равна $2v = 1,5$ мксек. Тогда коэффициент сжатия согласно (3.108) равен $K = 3/1,5 = 2$. При выборе коэффициента сжатия больше 2 резко возрастает ослабление, вносимое схемой коррекции, и заметно ухудшается отношение сигнал/помеха [9]. Из соотношения (3.115) определяем $z = \sqrt{3}/4 = 0,435$.

Коэффициент b (3.102) вычисляется из условия нахождения функции $f_1(t)$ при заданных значениях длительности импульса и уровня, на котором она определяется. Если принять, что длительность импульса, измеренная на уровне 0,1, равна 3 мксек, получим $0,1 = e^{-b^2 \cdot (1,5)^2}$; отсюда $b^2 \approx 1,02$ мксек⁻².

Постоянная времени схемы коррекции определяется из соотношения $\tau = z/b$. Подставляя в это соотношение численные значения, получаем $\tau = 0,43$ мксек.

Из соотношений (3.127) определяются постоянные времени отдельных звеньев схемы коррекции $\tau_1 = \tau_3 = 10\tau \approx 4,3$ мксек; $\tau_2 = \tau_4 = \tau/10 \approx 0,043$ мксек.

Прикладной расчет элементов схемы коррекции производится с помощью соотношений (3.128) по вычисленным значениям постоянных времени τ_1 , τ_2 , τ_3 и τ_4 . Задаваясь одним из параметров отдельных звеньев согласно (3.128) подсчитывается другой параметр. Например, выбрав исходя из расчета схемы по постоянному току $R_{28} = 1,6$ ком, имеем

$$C_1 = \tau_1/R_{28} = 4,3 \cdot 10^3 / 1,6 \cdot 10^3 = 2700 \text{ пф.}$$

Так как при определении передаточной функции схемы коррекции и ее синтезе делались некоторые допущения, то возникает необходимость в дополнительной экспериментальной подстройке элементов, входящих в ее состав. При настройке получались следующие

щие значения постоянных времени: $\tau = 0,33$ мксек, $\tau_1 = 5,3$ мксек, $\tau_2 = 0,02$ мксек, $\tau_3 = 4,2$ мксек, $\tau_4 = 0,05$ мксек.

Схема коррекции рассчитывалась при условии, что на ее вход подается симметричный импульс Гаусса, однако у реального импульса, снимаемого с выхода магнитной головки, задний фронт существенно затянут (рис. 3.16). Прохождение асимметричного импульса через схему коррекции приводит к появлению на ее выходе значительных выбросов, и схема коррекции не обеспечивает заданного коэффициента сжатия. Поэтому необходимо производить симметрирование импульса, снимаемого с выхода магнитной головки, что осуществляется шунтированием вторичной обмотки трансформатора Tr_1 конденсатором C_{12} . Выбор C_{12} определяется параметрами магнитной головки и трансформатора и подбирается экспериментально. В данном случае емкость конденсатора C_{12} выбрана равной 510 пф.

Расчет элементов каскадов линейного усилителя и формирователя прямоугольных импульсов производится согласно методике, изложенной в работах [10—13].

ЛИТЕРАТУРА

1. Ф а й з у л а е в Б. Н. Переходные процессы в транзисторных каскадах. Изд-во «Связь», 1968.
2. Г о р д о н о в А. Ю., И о ф ф е А. Ф. О методах компенсации помех в ЗУ на сердечниках ММС. В сб. «Запоминающие устройства. Тонкие магнитные пленки», под ред. Розенблат М. А. Изд-во «Наука», 1968.
3. С т е п а н е н к о И. П. Основы теории транзисторов и транзисторных схем. Изд-во «Энергия», 1967.
4. А г а х а н я н Т. М. Электронные ключи и нелинейные импульсные усилители. Изд-во «Советское радио», 1962.
5. М а м о н к и н Т. М. Импульсные усилители. Госэнергоиздат, 1958.
6. И ц х о к и Я. С. Импульсные устройства. Изд-во «Советское радио», 1959.
7. «Элементы ЭВМ на полупроводниковых приборах. Проектирование и расчет», под ред. Гальперина Е. И. Изд-во «Советское радио», 1969.
8. С е к о в а н о в Б. С. Усилительный элемент высокоскоростных устройств. «Вопросы радиоэлектроники», серия Вычислительная техника, вып. 8, 1967.
9. Х о г л е н д А. Цифровая магнитная запись. Изд-во «Советское радио», 1967.
10. Ф р о л к и н В. Т. Импульсные устройства. Изд-во «Машиностроение», 1966.
11. Б у д и н с к и й Я. Транзисторные переключающие схемы. Изд-во «Связь», 1965.
12. Ц ы к и н Г. С. Электронные усилители. Изд-во «Связь», 1965.
13. Р и з к и н А. А. Основы теории и расчеты усилителей. Изд-во «Энергия», 1965.
14. К у з о в к о в Н. Т. Теория автоматического регулирования. Оборонгиз, М., 1957 г.

4. ФОРМИРОВАТЕЛИ ИМПУЛЬСОВ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

4.1. ОБЩИЕ СВЕДЕНИЯ О СИСТЕМАХ ЗАПИСИ И СЧИТЫВАНИЯ ИНФОРМАЦИИ ЗУ

Основными элементами систем, осуществляющих запись и считывание информации, являются формирователи импульсов, предназначенные для создания импульсов тока в координатных шинах ЗУ, а также для осуществления совместно с коммутирующими схемами логического выбора требуемых шин блока памяти.

Наиболее жесткие требования предъявляются к формирователям импульсов тока, параметры которых в основном определяют область устойчивой работы и другие важнейшие характеристики ЗУ. Далее в этой главе будут рассматриваться вопросы, связанные с проектированием и расчетом формирователей импульсов тока.

Параметры импульсов тока определяют исходя из условий создания оптимального режима перемагничивания (полного либо частичного) запоминающих элементов, требуемого быстродействия ЗУ и т. д. Наиболее важными параметрами формирователя импульсов тока являются:

- ток нагрузки I_n ;
- время нарастания и спада тока нагрузки t_ϕ и t_c ;
- длительность выходного импульса тока t_n ;
- задержка выходного импульса по отношению к входному t_d ;
- стабильность тока нагрузки и его временных параметров;
- температурный диапазон работы ΔT° .

Прогресс в области запоминающих элементов: увеличение скорости переключения тороидальных сердечников с ППГ, появление тонких цилиндрических и плоских магнитных пленок, сердечников со сложными магнитопроводами типа

биакс, ММС и т. д.— привел к повышению требований к параметрам формирователей. Однако очень часто именно невозможность получения требуемых параметров от формирующих схем на данном этапе развития техники становится тем фактором, который сдерживает прогресс в развитии устройств хранения дискретной информации.

Таблица 4.1

Вид запоминающего элемента	Параметры ЗУ			
	полный цикл, нсек	ток в числовой шине, ма	ток в разрядной шине, ма	э.д.с считывания, мв/бит
Ферритовый сердечник	110—400	100—500	40—200	10—50
Многоотверстная пластина	100—200	250—600	40—80	10—50
Слоистый феррит	200—800	300—600	100—150	30—45
Тонкая магнитная пленка	60—200	100—500	50—200	0,5—5
Биакс (неразрушающее считывание)	50 (время обращения)	500—800	—	10—300

В табл. 4.1, заимствованной из [1], показан уровень управляющих токов и ожидаемое быстродействие ЗУ, построенных на перспективных запоминающих элементах.

В течение приблизительно первых 10 лет развития техники ЗУ основными элементами, используемыми для построения ОЗУ, были тороидальные сердечники с ППГ, а основной системой, используемой при построении этих устройств, явилась система совпадающих полутоков ЗД. Сердечники изготовлялись из нетемпературно-стабильных материалов, имеющих коэрцитивную силу $H_c = 1,3 - 2$ э. Время переключения таких элементов равно $0,7 - 1,0$ мксек. Отсюда цикл обращения ЗУ был не менее 2 мксек, а токи записи — считывания — порядка 500—600 ма.

Основным требованием к формирующим схемам этих сравнительно медленнодействующих ЗУ, которые разрабатывались объемом до 4096 чисел, являлось обеспечение стабильной длительности управляющих импульсов, достаточной для надежного переключения тороидальных сердечников, а также требование (и достаточно жесткое) к стабильности амплитуды управляющих токов. Временная диаграмма работы подобных ЗУ определялась в основном временем переключения магнитных элементов.

Появление ЗЭ, которые перемагничиваются практически за время действия фронта управляющих сигналов (особенно тонких магнитных пленок), привело к тому, что возникла необходимость пересмотреть требования к временным характеристикам формирующих схем. На первый план встало уже не требование создания импульсов, длительность которых была бы заведомо больше времени переключения ЗЭ, а требование к стабильности фронтов перемагничивающих импульсов, дисперсии длительностей управляющих сигналов и задержкам в тракте формирования, так как именно эти параметры стали определять временную диаграмму работы ЗУ.

В последние годы появился целый ряд устройств на тороидальных сердечниках с ППГ, в которых использован режим частичного переключения потока для повышения быстродействия устройств на этих элементах. Это привело к тому, что возникла необходимость создания управляющих токов малой длительности 50—100 нсек с достаточно большой и стабильной амплитудой порядка 1—1,5 а.

Использование ЗЭ со сложным магнитопроводом типа биакс, ММС и т. д. привело к тому, что от формирующих схем, осуществляющих считывание информации, потребовалось создание импульсов специальной формы, отличной от прямоугольной. Так, например, оптимальным для ЗУБРИ на биаксах является опрос импульсом треугольной формы.

Особенности цепей нагрузки для ЗУ различных структур

При проектировании ЗУ на магнитных элементах применяются три основные схемы построения (рис. 4.1—4.3):

- системы совпадающих полутоков $3D$;
- системы с непосредственной выборкой $2D$;
- системы $2\frac{1}{2} D$.

Формирователи по признаку их связи с координатными и разрядными шинами блоков памяти и по выполняемым функциям могут быть подразделены на адресные и разрядные. В общем случае между разрядными и адресными схемами имеются определенные различия, которые сводятся в основном к различиям во временных диаграммах работы, так как адресные схемы используются как при записи, так и при считывании информации, а разрядные схемы — толь-

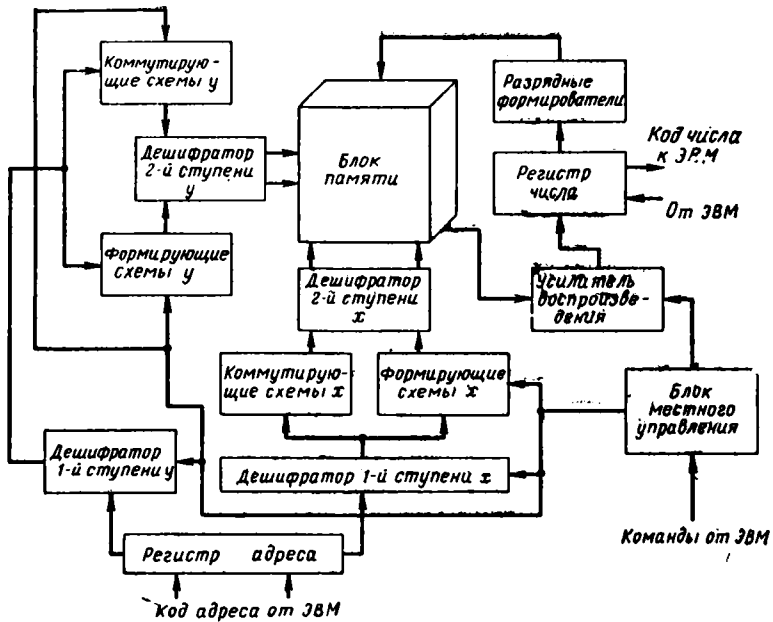


Рис. 4.1. Функциональная схема ОЗУ с системой выборки 3D.

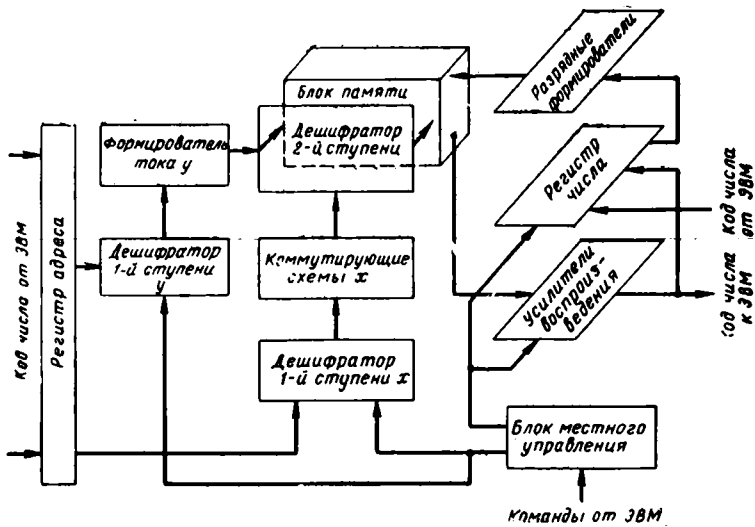


Рис. 4.2. Функциональная схема ОЗУ с системой выборки 2D.

ко при записи. Адресные и разрядные токи могут различаться как по величине, так и по форме. Нагрузка адресных и разрядных формирователей также в общем случае может быть различной. Могут отличаться и способы подключения разрядных и адресных формирователей к адресным и разрядным шинам.

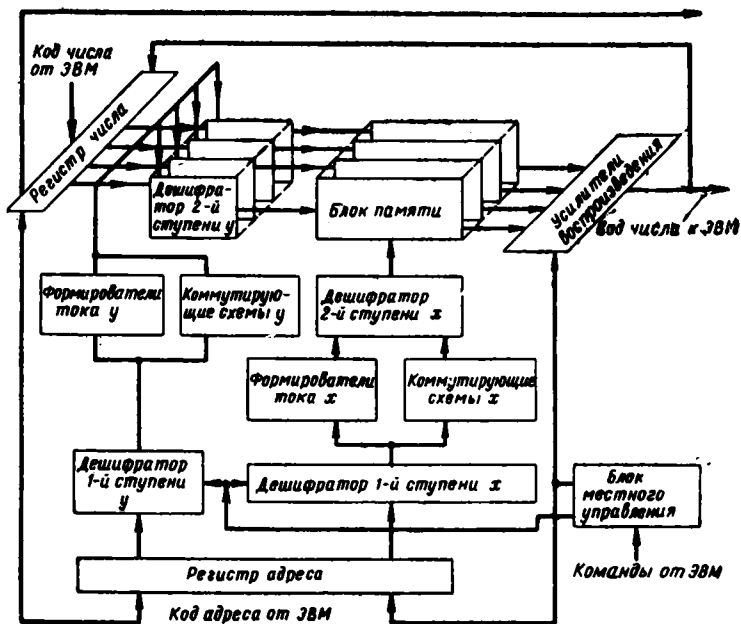


Рис. 4.3. Функциональная схема ОЗУ с системой выборки $2^{1/2}D$.

Система $3D$ нашла наибольшее применение в тех $3У$, где в качестве $3Э$ используются тороидальные сердечники с ППГ, а также при построении каналов записи ЗУБРИ на элементах трансфлюксор, биакс и сердечник с диаметральной отверстием. Объем $3У$, которые строятся по этой схеме, может быть самым различным (от 512 до 32 000 чисел), с быстродействием вплоть до 1 мксек.

Системы $2D$ используются в ОЗУ на тороидальных сердечниках с ППГ, кроме того в $3У$ на тонких и цилиндрических магнитных пленках многоотверстных пластинах и в системах считывания информации на элементах с неразрушающим считыванием. Система $2D$ используется при

построении ДЗУ на разветвленных сердечниках из материалов с ППГ. Объем ЗУ, построенных по этой схеме, как правило, ограничен и не превышает 4096 слов, однако в последнее время появились сообщения о разработке ОЗУ на 8192 слова на тороидальных сердечниках с ППГ с циклом в 110 *нсек* [2]. Цикл обращения к ЗУ на тонких магнитных пленках может достигать 40—50 *нсек*.

Система $2^{1/2}D$ находит наибольшее распространение при построении ОЗУ на тороидальных сердечниках с ППГ больших и сверх больших объемов — более 16 000 слов. Быстродействие ЗУ, построенных по этой схеме, также может быть велико [3].

Рассмотрим нагрузку, которую представляют собой адресные и разрядные шины для формирующих схем в приведенных трех системах.

В системе $3D$, если разрядная матрица содержит N^3 запоминающих элементов, т. е. N^2 одноразрядных слов, а разрядность слова — M , нагрузкой для адресных формирователей является MN запоминающих элементов. При записи или при считывании информации M запоминающих элементов, которые переключаются из одного состояния остаточной индукции в другое, могут рассматриваться как сосредоточенная активная нагрузка. MN элементов, частично переключающихся под воздействием полutoков x или y , могут быть представлены как сосредоточенные индуктивности, величина которых рассчитывается по известным формулам [4]. Нагрузкой разрядных формирователей является N^2 запоминающих элементов, которые частично избираются разрядным полutoком записи.

В системе $2D$ с двумя запоминающими элементами на разряд нагрузкой адресных схем является $2K$ запоминающих элементов, представляющих собой, как правило, одно машинное слово. Причем, все $2K$ запоминающих элементов могут переключаться как в цикле считывания, так и в цикле записи информации по полному или частичному симметричному либо несимметричному циклу. При использовании системы $2D$ для организации считывания информации в в ЗУБРИ переключение магнитопроводов опроса подобных элементов (за исключением трансфлюксоров) происходит по несимметричным частным циклам с весьма малой долей переключающегося потока. Поэтому они могут быть представлены как сосредоточенные индуктивности. Нагрузкой разрядных формирователей является T запоминающих эле-

ментов, которые в силу того, что в $(T - 1)$ невыбранных ЗЭ переключается незначительная доля потока, могут быть представлены так же, как сосредоточенная индуктивная нагрузка.

В системе $2^{1/2}D$, если в одной элементарной матрице содержится $P \cdot Q$ запоминающих элементов, т. е. ЗУ предназначено для хранения $P \cdot Q$ слов, а каждое слово содержит R разрядов, максимальной нагрузкой адресных формирователей будет $P \cdot R$ запоминающих элементов; из них могут переключаться и представлять собой активное сопротивление только R элементов, а $PR - R$ запоминающих элементов могут быть представлены как сосредоточенные индуктивности.

Нагрузкой разрядных формирователей будет PR запоминающих элементов, из которых только один может переключаться, а остальные (на которые воздействуют полуточки) могут, как и в системах $2D$ и $3D$, быть представлены как сосредоточенные индуктивности. Система $2^{1/2}D$ имеет при построении ЗУ больших объемов то неоспоримое преимущество перед остальными системами, что нагрузка на адресные и разрядные формирователи распределена более равномерно, т. е. при этой системе можно создать ЗУ на такой информационный объем, который нельзя было создать при системе $3D$ из-за чрезмерной нагрузки на адресные и разрядные формирователи. Следует отметить, что аналогичная проблема была ранее решена применением либо метода секционирования разрядных и адресных шин, либо на основе «метода коммутации кубов».

При расчете величины нагрузки, которую представляют собой адресные и разрядные шины ЗУ, необходимо учитывать и параметры соединительных проводов — их индуктивность и активное сопротивление. Расчет этих параметров может быть произведен по формулам, известным из курса общей электротехники, либо взят из справочной литературы [5]. При точном расчете индуктивностей адресных и разрядных шин необходимо учитывать их конфигурацию. Учет конфигурации адресной шины типа «змейки» дан в [6]. Учет конфигурации шины любого типа может быть произведен по методике, предложенной в [4].

Еще одним параметром, который также необходимо учитывать при расчете нагрузки формировательных схем, является электростатическая емкость адресных и разрядных цепей. Эта емкость может возникнуть либо относительно земли, либо относительно других шин возбуждения и считы-

Таблица 4.2

Тип ЗУ	Объем ЗУ (слов/ разрядов)	Длина адресной шины, см	Длина разрядной шины, см	Сопротивление адресной шины, ом	Индуктивность адресной шины, мксн	Емкость адресной шины, пф	Волновое сопротивление адресной шины, ом	Сопротивление разрядной шины, ом	Индуктивность разрядной шины, мксн	Емкость разрядной шины, пф	Волновое сопротивление шины, ом	Задержка в разрядных шинах, нсек	Задержка в адресных ши- нах, нсек
ОЗУ на ферритовых сердечниках (си- стема 2D)	8192/72p	15	53	1,2	155	13	110	3,8	920	83	105	8,7	1,4
ОЗУ на цилиндри- ческих пленках	512/80p	—	—	0,7	200	15	—	6,5	1000	80	110	10	—
ОЗУ на ТМП	4096/68p	—	—	—	—	—	16	—	—	—	12	16*	2,0
ЗУ со считыванием информации без разрушения на элементы биакс	1024/32p	2100	2160	0,6	5000	100	300	0,6	7000	127	330	37	37

* Задержка на 1024 элемента.

вания. Расчет величины емкости также производится по известным формулам, приводимым в [5].

В табл. 4.2 приведены некоторые сведения об адресных и разрядных цепях отдельных типов ЗУ (по материалам зарубежной печати), которые могут быть полезны для оценки величины нагрузки формирователей.

Повышение быстродействия ЗУ приводит к тому, что в целом ряде случаев координатные и разрядные шины уже нельзя рассматривать как совокупность сосредоточенных элементов. В тех случаях, когда длительность фронта адресного либо разрядного тока соизмерима с величиной задержки в шинах ЗУ, необходимо рассматривать эти шины как длинные линии. Нагрузкой формирователей становятся линии с распределенными параметрами. Этот факт приводит к тому, что при расчете формирователей необходимо учитывать как временные соотношения при прохождении сигналов, так и возникающие при этом отражения от начала и конца линии, затухание токов записи и считывания по длине этих шин и т. д. Все эти факторы еще больше затрудняют процесс формирования импульсов с требуемыми параметрами в нагрузке и расчет системы формирователь — нагрузка.

Способ включения формирователей

Формирователи вне зависимости от способа построения ЗУ и его типа могут подключаться к адресным и разрядным шинам либо непосредственно, либо через специальные коммутирующие схемы. Способ подключения выбирается исходя из возможного объема электронного оборудования, требований к быстродействию ЗУ и т. д.

Естественно, что непосредственное подключение формирователей к шинам ЗУ наиболее целесообразно, так как не расходуется дополнительной мощности на коммутирующих элементах и отсутствует дополнительная задержка сигнала, возникающая в цепях коммутации. В этом случае также ниже и уровень помех в разрядно-считывающих линиях, так как селекция одной шины ЗУ из n требуемых для его организации производится на первых ступенях дешифрации адреса в слаботочных цепях, а формирователи обладают, как правило, пороговыми характеристиками по входу. Кроме того, при таком методе построения схем управления надежность ЗУ выше.

Непосредственно подключение формирователей чаще всего встречается в адресных и разрядных цепях ЗУ малого объема, построенных по системам 2D и 3D. В ЗУ объемом более 1024 чисел непосредственное включение формирователей обычно не встречается. В этих случаях применяются так называемые матричные коммутирующие схемы, которые позволяют с помощью небольшого числа формирователей осуществлять выбор большого числа шин. Так, например, выбор из n^2 шин ЗУ одной шины может производиться $2n$ формирователями.

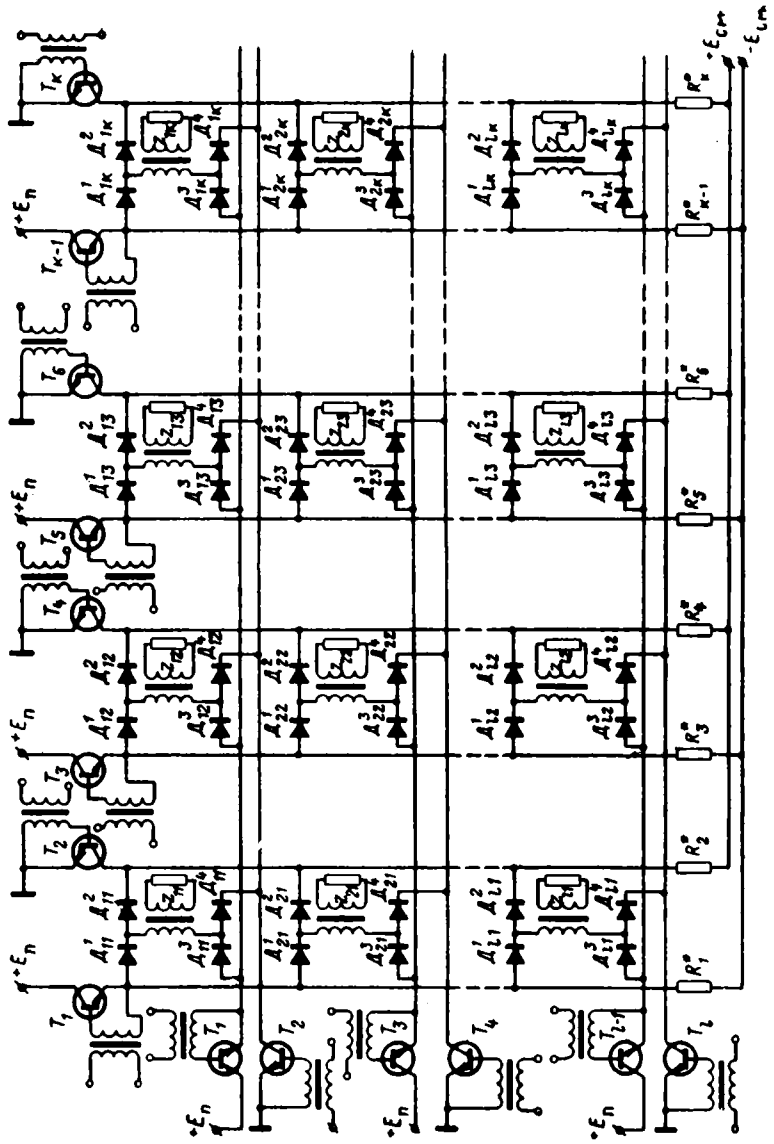
Коммутирующие схемы делятся на пассивные и активные. Пассивные коммутирующие схемы осуществляют совместно с формирователями выбор из n^2 шин одну требуемую; при этом сигнал на выходе коммутирующих схем приблизительно равен сигналу на выходе формирователей. Таким образом, эти схемы не обладают ни усилительными, ни формирующими свойствами. Типичным примером таких схем являются диодно-матричные переключатели (ДМП).

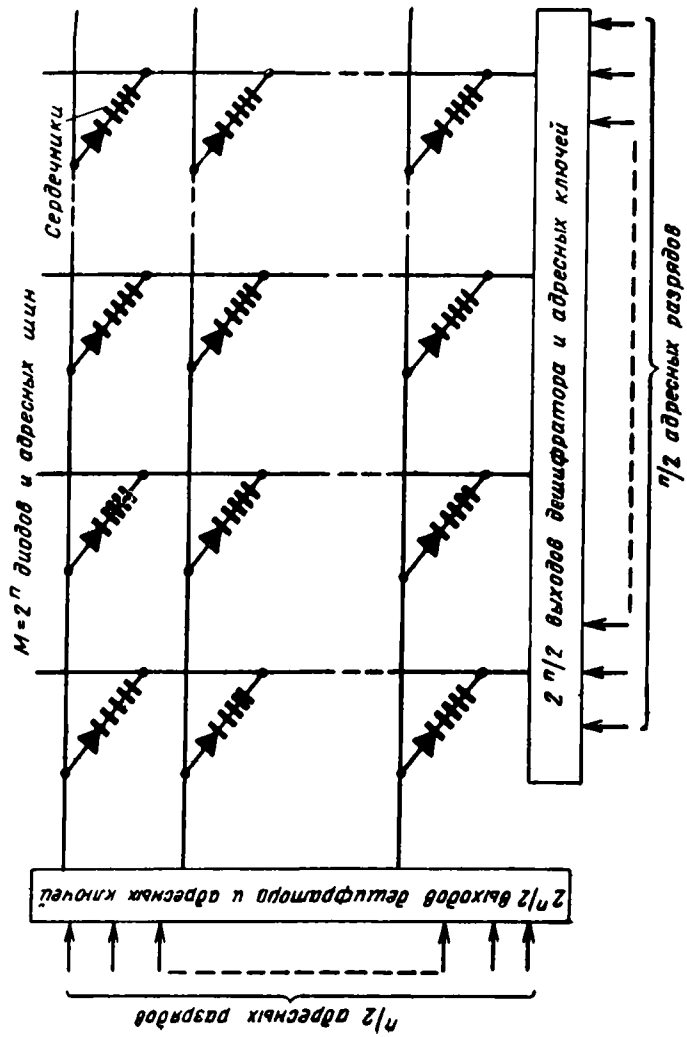
Существует сравнительно большое количество различных вариантов ДМП, отличающихся как в структурном, так и в схемном исполнении. На рис. 4.4 приведены схемы диодно-матричного переключателя трансформаторного типа и с непосредственными связями.

Активными коммутирующими схемами называются схемы, которые осуществляют преобразование сигналов, поступающих от формирователей, и передают в адресные и разрядные шины сигналы, обладающие уже новыми свойствами. Типичными примерами таких схем являются магнитные дешифраторы [7] и комбинаторные переключатели (см. гл. 6 настоящей книги).

При расчете формирователей, работающих на пассивные коммутирующие схемы, необходимо учитывать не только нагрузку, которую представляют собой шины ЗУ, но и паразитные параметры этих переключателей. Подробный анализ ДМП и расчет их паразитных параметров произведены в [8]. В [9] показано, что необходимо учитывать в основном суммарную емкость неизбранных диодов ДМП, а также падение напряжения на коммутирующих элементах.

В случае активных переключателей задача существенно изменяется в связи с тем, что формирование импульсов тока в координатных шинах ЗУ осуществляется уже не столько формирующими элементами, сколько схемами





б)

Рис. 4.4. Диодно-матричный переключатель:

а — трансформаторного типа; б — с непосредственными связями

самого активного коммутатора. Формирователи в этих случаях играют второстепенную роль и задача их расчета существенно упрощается. Как правило, при проектировании подобных схем ведется расчет самой коммутирующей схемы.

4.2. АНАЛИЗ РАБОТЫ ФОРМИРОВАТЕЛЕЙ ИМПУЛЬСОВ ТОКА

Формирователи тока по своей структуре могут быть выполнены в виде ключа тока (рис. 4.5) или ключа напряжения с балластным сопротивлением (рис. 4.6) *).

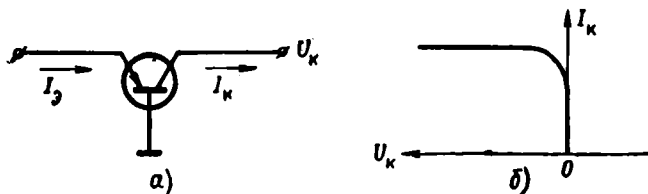


Рис. 4.5. Нелинейный ключ тока (а) и график зависимости тока от коллекторного напряжения (б).

В дальнейшем ключ напряжения совместно с балластным сопротивлением будем также называть ключом тока. По признаку зависимости тока коллектора от напряжения питания целесообразно ключи подразделить на нелинейные и линейные. Ключ, показанный на рис. 4.5, а, является нелинейным, а показанный на рис. 4.6, а — линейным. Линейные и нелинейные ключи обладают рядом особенностей при работе на шины различных ЗУ. Эти особенности подробно будут рассмотрены ниже.

Ключи могут быть выполнены двумя способами:

- 1) ни один из их выходных зажимов гальванически не связан ни с одним из полюсов источника питания или землей,
- 2) один из их выходных зажимов гальванически связан

*) Под ключом тока подразумевается схема, переключающая ток, причем остаточное напряжение на ключе может изменяться в значительных пределах, не вызывая существенного изменения тока.

Под ключом напряжения подразумевается схема, переключающая напряжение, причем остаточное напряжение во включенном состоянии значительно меньше напряжения питания. В этом случае остаточное напряжение не изменяется при изменении тока, протекающего через ключ.

с одним из полюсов источника питания или землей. В первом случае будем называть их ключами с изолированными выводами, а во втором — ключами с заземленным выводом.

При проектировании формирователей нагрузки обычно считают заданной. Параметры нагрузки в зависимости от типа ЗУ, его конструкции и информационного объема

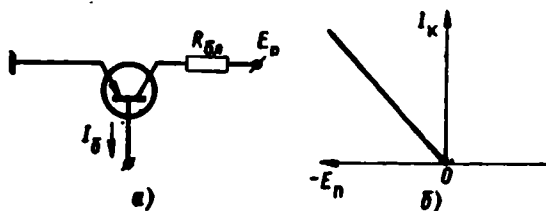


Рис. 4.6. Линейный ключ с балластным сопротивлением (а) и график зависимости тока в нагрузке от питающего напряжения (б).

можно рассчитать, пользуясь соображениями, изложенными в предыдущем параграфе, либо выбрать ориентировочно, пользуясь обобщенными данными табл. 4.2.

Шины записи и считывания ЗУ представляют собой сложную, неоднородную комплексную нагрузку из сосредоточенных и распределенных элементов с нелинейными характеристиками. Точное ее описание затруднительно, однако для качественного анализа и инженерных расчетов всегда возможно в зависимости от типа ЗУ и его конструкции представить шины записи и считывания в виде либо линейной индуктивности, либо колебательного контура или же однородной длинной линии без потерь.

В том случае, когда длительность фронта импульса тока намного больше времени распространения его вдоль шины, эквивалентную нагрузку можно считать сосредоточенной. Эта эквивалентная нагрузка в общем случае представляется в виде колебательного контура. Однако если емкость между шиной и землей или координатными шинами возбуждения достаточно мала, то эквивалент нагрузки может быть представлен в виде индуктивности.

Если длительность фронта тока меньше времени распространения вдоль шины, нагрузка считается распределенной и ее эквивалентом является однородная длинная линия. В ряде случаев, когда используется ключ тока с балластным сопротивлением, а индуктивная составляющая шины весьма мала, нагрузку можно считать активной.

Ниже рассмотрим работу формирователя на индуктивную нагрузку, колебательный контур и на длинную линию с распределительными параметрами. Анализ работы формирователя на активную нагрузку приведен в [10].

Формирователь тока, работающий на индуктивную нагрузку

Рассмотрим работу нелинейного ключа тока (рис. 4.7, а). После того как подан импульс эмиттерного тока транзистор входит в насыщение, поскольку ток в индуктивности

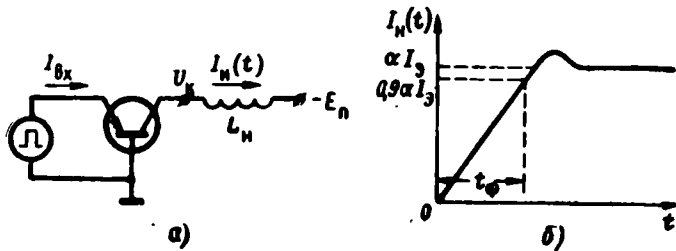


Рис. 4.7. Нелинейный ключ тока с индуктивной нагрузкой (а) и эюры тока и напряжений в цепи коллектора транзистора (б).

и соответственно коллекторный ток мгновенно нарасти не могут. Остаточное напряжение на транзисторе в режиме насыщения пренебрежимо мало, поэтому можно считать, что в первый момент времени к индуктивности нагрузки приложено все напряжение питания. Напряжение на индуктивности не будет изменяться до тех пор, пока транзистор не выйдет из режима насыщения, т. е. до тех пор, пока ток через индуктивность не станет равным αI_0 .

Поскольку в течение времени, пока транзистор насыщен, напряжение на индуктивности не изменяется и равно напряжению питания E_n , то скорость нарастания тока через индуктивность постоянна ($di/dt = E_n/L_n$), т. е. ток в индуктивности нарастает линейно (рис. 4.7, б). После того как транзистор вышел из насыщения, коллекторный ток не изменяется и напряжение на индуктивности становится равным нулю. Время нарастания тока I_n в индуктивности нагрузки до величины $0,9I_n$ в этом случае, очевидно, равно

$$t_\Phi = 0,9L_n \frac{I_n}{E_n}. \quad (4.1)$$

Укажем на одну особенность работы подобной схемы, имеющую практический интерес. В том случае, когда транзистор ключа входит в режим насыщения, в базовых и коллекторных областях его накапливается заряд избыточных носителей. После того как ток через индуктивность достиг величины $\alpha I_{\text{н}}$, он продолжает некоторое время нарастать.

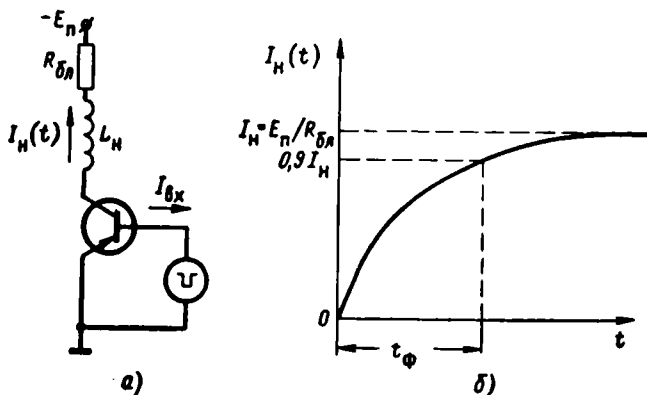


Рис. 4.8. Линейный ключ тока с индуктивной нагрузкой (а) и эпюры токов и напряжений в цепи коллектора транзистора (б).

В результате на фронте тока нагрузки появляется специфичный выброс, показанный на рис. 4.7, б. Амплитуда этого выброса может составлять до 20% величины установившегося значения тока. Длительность его порядка величины τ_B транзистора.

В линейном ключе тока (рис. 4.8, а) нарастание тока через индуктивность происходит по экспоненциальному закону с постоянной времени $\tau = L_{\text{н}}/R_{\text{бэ}}$. После окончания переходного процесса установившееся значение тока равно $I_{\text{н}} \approx E_{\text{п}}/R_{\text{бэ}}$. Закон изменения тока в нагрузке от времени имеет вид

$$I_{\text{н}}(t) = I_{\text{н}}(1 - e^{-t/\tau}).$$

Длительность фронта тока равняется

$$t_{\phi} = 2,2\tau = 2,2L_{\text{н}} \frac{I_{\text{н}}}{E_{\text{п}}}. \quad (4.2)$$

Таким образом, время нарастания тока при индуктивной нагрузке у нелинейных ключей тока при прочих равных условиях происходит в 2,45 раза быстрее, чем у линейных

ключей тока. Однако у линейных ключей тока мощность рассеивается только на балластном сопротивлении, если считать, что остаточное напряжение на ключе равно нулю. У нелинейного ключа тока после окончания переходного процесса та же мощность рассеивается на нелинейном элементе, в данном случае транзисторе. Поскольку нелинейные элементы, как правило, не могут работать при тех же температурах, что и сопротивления, габариты конструкции нелинейных ключей тока, особенно из-за необходимости добавочных термостабилизирующих устройств при прочих равных условиях, получаются больше, чем габариты конструкции линейных ключей тока.

Формирователь тока, работающий на колебательный контур

Колебательный контур является эквивалентом шин «запись — считывание». Как известно, возможны три режима: колебательный, апериодический и критический. Колебательный режим при достаточно большой амплитуде колебаний неприемлем для нормальной работы ЗУ. Поэтому будем рассматривать только апериодический и критический режимы.

Анализ переходных процессов проведем на примере двух вариантов схем подключения нагрузки к формирователю. Для линейного ключа тока, включенного по схеме рис. 4,9, а закон изменения тока в индуктивности нагрузки во времени при критическом режиме описывается выражением

$$I_H(t) = I_H \left[1 - \left(\frac{2t}{\tau} + 1 \right) e^{-2t/\tau} \right], \quad (4.3)$$

а для апериодического режима — выражением

$$I_H(t) = I_H \left[1 - \frac{(\tau_2/\tau_1) e^{-t/\tau_2} - e^{-t/\tau_1}}{(\tau_2/\tau_1) - 1} \right], \quad (4.4)$$

где

$$\begin{aligned} \tau_1 &= \frac{\tau}{2(\eta + \eta \sqrt{1-1/\eta})}, \\ \tau_2 &= \frac{\tau}{2(\eta - \eta \sqrt{1-1/\eta})}, \\ \eta &= \left(\frac{\rho}{2R_{\text{бл}}} \right)^2, \quad \rho = \sqrt{\frac{L_H}{C_H}}, \\ \tau &= \frac{L_H}{R_{\text{бл}}} = \frac{L_H I_H}{E_H}. \end{aligned}$$

Критический режим соответствует $\eta = 1$, аperiodический $\eta > 1$, колебательный $\eta < 1$.

На рис. 4.10 приведен график зависимости отношения $I_n(t)/I_n$, рассчитанный по формуле (4.3). Как видно из этого

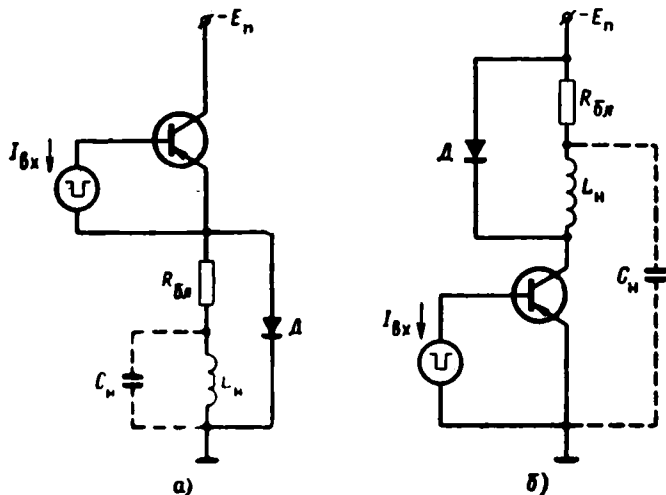


Рис. 4.9. Линейный ключ тока с колебательным контуром в цепи нагрузки:

а — нагрузка в цепи эмиттера; б — нагрузка в цепи коллектора.

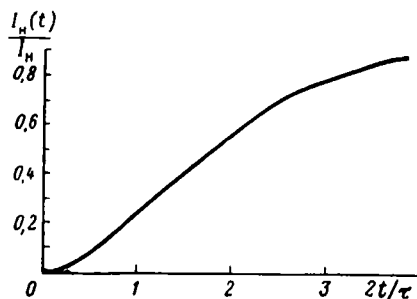


Рис. 4.10. График зависимости $I_n(t)/I_n = f(2t/\tau)$.

графика, ток в нагрузке нарастает до уровня 0,9 от своего установившегося значения за время, равное 2τ . Это всего лишь на 10% меньше величины времени фронта нарастания тока в случае, когда нагрузка индуктивная.

Выражение (4.4) при $\eta \rightarrow \infty$, т. е. при величине емкости нагрузки $C_n \rightarrow 0$, переходит в выражение, описывающее нарастание тока в случае, когда нагрузка индуктивная. Поэтому во всем допустимом интервале изменения η от 1 до ∞ длительность фронта тока изменяется всего лишь от 2τ до $2,2\tau$. Отсюда фронт нарастания тока в индуктивности колебательного контура (рис. 4.9, а) в критическом и апериодическом режимах можно считать равным фронту нарастания тока при индуктивной нагрузке. Длительность спада тока, протекающего через индуктивность в схеме рис. 4.9, а, равна длительности фронта благодаря наличию демпфирующего диода D .

Другой вариант подключения нагрузки к линейному ключу тока показан на рис. 4.9, б. Процесс нарастания тока в нагрузке в этой схеме в критическом режиме описывается выражением

$$I_n(t) = I_n \left[1 - \left(\frac{t}{\tau} + 1 \right) e^{-2t/\tau} \right]. \quad (4.5)$$

Здесь время нарастания тока до 0,9 установившегося значения равняется $1,8\tau$, т. е. на 10% меньше, чем в схеме рис. 4.9, а. Изменение тока после выключения транзистора в схеме рис. 4.9, б описывается выражением

$$I_n(t) = I_n \left(\frac{3t}{\tau} + 1 \right) e^{-2t/\tau}. \quad (4.6)$$

Спад тока до уровня $0,1I_n$ произойдет за время, равное $2,2\tau$. Таким образом, разница в длительности фронта и спада тока при различных включениях нагрузки невелика, а суммарное время фронта и спада для обеих схем одинаково.

При использовании нелинейного ключа тока (рис. 4.11, а) для предотвращения колебаний тока в нагрузке параллельно ей необходимо включить сопротивление $R_{бл}$, величина которого меньше или равна $\rho/2$. Разумеется, что это сопротивление необходимо выбирать по возможности ближе к $\rho/2$. Дальнейший анализ будем проводить именно для этого случая.

Если транзистор во время фронта не входит в насыщение, то нарастание и спад тока в нагрузке происходит так же, как и в схеме линейного ключа тока (рис. 4.9, а) и, следовательно, использование нелинейного ключа тока в этом случае не дает преимуществ в быстродействии. Однако для получения таких же по величине фронта и спада в этой схеме, напряжение питания может быть меньше,

чем в схеме рис. 4.9, а. Действительно, напряжение на нагрузке описывается выражением

$$U_H(t) = 2\rho I_H \frac{2t}{\tau} e^{-2t/\tau}, \quad (4.7)$$

где $\tau' = L_H/\rho$.

Для того чтобы транзистор не вошел в насыщение, напряжение питания должно быть больше напряжения

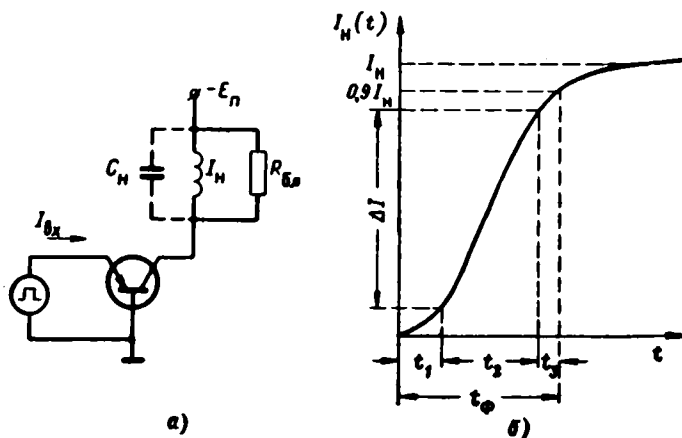


Рис. 4.11. Нелинейный ключ тока с колебательным контуром в цепи нагрузки (а) и график зависимости тока нагрузки от времени (б).

на нагрузке. Максимальная величина напряжения на нагрузке получается в момент времени $t = \tau'/2$. Отсюда можно определить величину напряжения питания

$$E_H \geq I_H \rho (2/e) = 0,735 I_H \rho. \quad (4.8)$$

При использовании линейного ключа тока балластное сопротивление для обеспечения критического режима выбирают равным E_H/I_H . Следовательно, для получения одних и тех же длительностей фронта тока напряжение питания при использовании нелинейного ключа может быть в 1,35 раза меньше, чем для линейного ключа тока.

Если величина $0,735 I_H \rho$ больше E_H , транзистор нелинейного ключа тока входит в насыщение. В течение времени, пока транзистор находится в насыщении, напряжение на индуктивности не изменяется и ток через нее нарастает линейно, благодаря чему общее время фронта сокращается.

Таким образом, если при заданных напряжениях питания, токах в нагрузке и величине индуктивности нагрузки, изменение характеристического сопротивления при использовании линейного ключа тока практически не влияет на времена нарастания и спада тока в нагрузке, то при использовании нелинейного ключа при увеличении характеристического сопротивления выше величины $1,35E_{\text{п}}/I_{\text{н}}$, времена нарастания и спада тока уменьшаются до величины $0,9L_{\text{н}}I_{\text{н}}/E_{\text{п}}$.

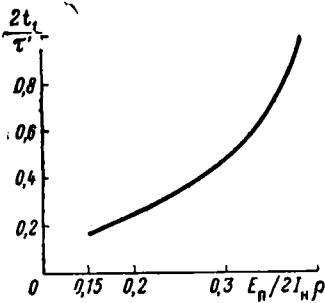


Рис. 4.12. График зависимости $2t_1/\tau' = f(E_{\text{п}}/2I_{\text{н}}\rho)$.

Время нарастания и спада тока в нагрузке при использовании нелинейного ключа тока, транзистор которого входит в насыщение, равно сумме трех времен (рис. 4.11, б):
 — времени t_1 от момента включения до момента, когда транзистор входит в режим насыщения. Это время можно определить из графика, приведенного на рис. 4.12.

— времени t_2 , в течение которого транзистор находится в режиме насыщения и ток через индуктивность нарастает линейно. Это время можно определить следующим образом. Транзистор выходит из насыщения при достижении током в нагрузке величины, равной $I_{\text{н}} - (E_{\text{п}}/\rho)$. Входит же транзистор в насыщение при токе, который можно определить из графика рис. 4.10 по ранее найденному значению времени t_1 . Разность этих двух токов, которую мы обозначим через ΔI (см. рис. 4.11, б), и дает диапазон изменения тока, на котором ток в нагрузке нарастал линейно. Тогда время t_2 будет равно $t_2 = L_{\text{н}} \frac{\Delta I}{E_{\text{п}}}$;

— времени t_3 , которое продолжается с момента выхода транзистора из насыщения до момента времени, когда ток в нагрузке достигнет величины 0,9 от своего установившегося значения. В течение промежутка времени t_3 ток нарастает также по закону, описываемому графиком на рис. 4.10. Величину времени t_3 в соответствии с этим можно определить, используя соотношение

$$\frac{I_{\text{н}}(t)}{I_{\text{н}}} = \frac{E_{\text{п}}}{\rho I_{\text{н}}} - 0,1. \quad (4.9)$$

Сумма вре́мен $t_1 + t_2 + t_3$ будет равна фронту нарастания тока в нагрузке.

При выключении транзистора спад тока происходит за время, равное $2\tau'$. Максимальное напряжение на коллекторе транзистора в этом случае равно

$$U_{к\text{ макс}} = E_{п} \left(1 + \frac{I_{нр}}{E_{п}} \cdot 0,735 \right). \quad (4.10)$$

При больших ρ максимальное напряжение на коллекторе может быть значительно больше удвоенного напряжения

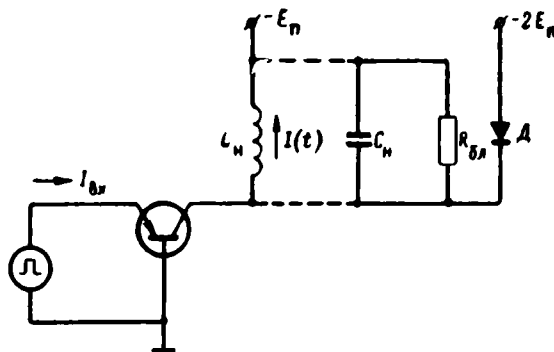


Рис. 4.13. Нелинейный ключ тока с фиксирующим диодом и колебательным контуром в цепи нагрузки.

питания. Этот режим не является оптимальным с точки зрения получения минимального суммарного времени нарастания и спада тока при максимальном использовании транзистора по напряжению питания. С этой точки зрения оптимальной является схема, изображенная на рис. 4.13, в которой выброс напряжения на коллекторе при выключении транзистора фиксируется с помощью диода на уровне удвоенного напряжения питания. В этой схеме время спада тока в нагрузке до 0,1 от установившегося значения равно времени фронта тока.

Формирователь тока, работающий на длинную линию

На рис. 4.14, *a — г* показаны различные варианты схем включения ключей тока на длинную линию. При работе ключа тока на длинную линию, так же как и при работе

на колебательный контур, нельзя допускать колебательного режима. Для этого линия должна быть нагружена на сопротивление, равное волновому.

Рассмотрим работу схемы, изображенной на рис. 4.14, а. При замыкании ключа вдоль линии начинается распространяться падающая волна напряжения, равная напряжению

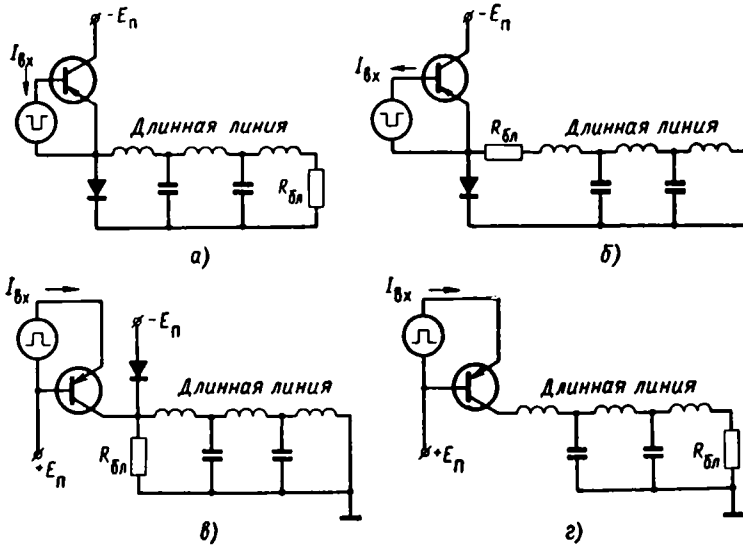


Рис. 4.14. Ключи тока с нагрузкой в виде длинной линии:
 а — линейный ключ тока с сопротивлением на выходе линии $R_{\text{н}} = R_{\text{бл}}$;
 б — ключ тока с короткозамкнутой линией; в — нелинейный ключ тока с короткозамкнутой линией; г — нелинейный ключ тока с сопротивлением на выходе линии $R_{\text{н}} = R_{\text{бл}}$.

питания, и волна тока, равная $E_{\text{п}}/\rho$. Как известно, ток на конце линии через время, равное времени пробега $t_{\text{пр}}$ падающей волны напряжения $U_{\text{пв}}$ вдоль линии, будет равен

$$I_{t=t_{\text{пр}}} = \frac{2U_{\text{пв}}}{\rho + R_{\text{бл}}} = \frac{U_{\text{пв}}}{R_{\text{бл}}} \cdot \frac{2}{1 + (\rho/R_{\text{бл}})}. \quad (4.11)$$

Отраженная волна напряжения $U_{\text{отр}}$ при этом будет равна

$$U_{\text{отр}} = U_{\text{пв}} - \frac{2U_{\text{пв}}R_{\text{бл}}}{\rho + R_{\text{бл}}} = U_{\text{пв}} \frac{(\rho/R_{\text{бл}}) - 1}{(\rho/R_{\text{бл}}) + 1}. \quad (4.12)$$

Отраженная волна, дойдя до начала линии, отражается с обратным знаком и в свою очередь становится второй

падающей волной. Через время $3t_{\text{пр}}$ после начала процесса вторая падающая волна подойдет к концу линии. При этом ток на конце линии в соответствии с формулой (4.11) увеличится на величину, равную

$$I = \frac{U_{\text{пв}}}{R_{\text{бл}}} \frac{2}{(\rho/R_{\text{бл}}) + 1} \frac{(\rho/R_{\text{бл}}) - 1}{(\rho/R_{\text{бл}}) + 1}. \quad (4.13)$$

Далее процесс будет повторяться. В результате ток на конце линии будет нарастать скачками, величины которых равны

$$I_{\text{н}}(n) = \frac{2I_{\text{н}}}{(\rho/R_{\text{бл}}) + 1} \left[1 + \frac{(\rho/R_{\text{бл}}) - 1}{(\rho/R_{\text{бл}}) + 1} + \left(\frac{(\rho/R_{\text{бл}}) - 1}{(\rho/R_{\text{бл}}) + 1} \right)^2 + \dots + \left(\frac{(\rho/R_{\text{бл}}) - 1}{(\rho/R_{\text{бл}}) + 1} \right)^{n-1} \right], \quad (4.14)$$

где n — количество ступенек нарастания тока на конце линии;

$$I_{\text{н}} = U_{\text{пв}}/R_{\text{бл}} = E_{\text{н}}/R_{\text{бл}}.$$

Используя формулу для суммы членов геометрической прогрессии, из выражения (4.14) определяем

$$I_{\text{н в}} = I_{\text{н}} \left[1 - \left(\frac{(\rho/R_{\text{бл}}) - 1}{(\rho/R_{\text{бл}}) + 1} \right)^n \right]. \quad (4.15)$$

Из последнего выражения легко получить величину n , при которой ток в линии нарастает до величины 0,9 от своего установившегося значения:

$$n \leq \ln 10 / \ln \frac{(\rho/R_{\text{бл}}) + 1}{(\rho/R_{\text{бл}}) - 1}. \quad (4.16)$$

Поскольку первая ступенька тока появляется через время $t_{\text{пр}}$, а остальные ступеньки — через каждые $2t_{\text{пр}}$, следовательно, полное время фронта нарастания тока будет равно

$$t_{\text{ф}} = t_{\text{пр}} + 2nt_{\text{пр}}. \quad (4.17)$$

Величина n меняется дискретно, поэтому при расчете n по формуле (4.16) необходимо выбирать ближайшее целое значение, меньшее правой части этого выражения.

При выключении ключа время спада тока до 0,1 от установившегося значения будет равняться длительности фронта

Схема рис. 4.14, б отличается от схемы рис. 4.14, а тем, что у нее время нарастания и спада тока в линии больше на величину $t_{\text{пр}}$. Это нетрудно понять из следующего рас-

суждения. Положим в обеих схемах $R_{\text{бл}} = \rho$, тогда в схеме 4.14, а вдоль линии начнет распространяться волна тока, равная $I_{\text{н}}$. Через время $t_{\text{пр}}$ волна тока подойдет к концу линии и поскольку $R_{\text{бл}} = \rho$ отраженной волны не возникает. Таким образом, ток вдоль линии установится через время $t_{\text{пр}}$. В схеме рис. 4.14, б после замыкания ключа вдоль линии будет распространяться волна тока, равная $I_{\text{н}}/2$. Дойдя через время $t_{\text{пр}}$ до короткозамкнутого конца линии, эта волна отразится с тем же знаком. Сумма отраженной и падающей волн будет равна $I_{\text{н}}$. Когда отраженная волна дойдет до начала линии, ток вдоль линии установится. Таким образом, время установления тока вдоль всей линии будет равно $2t_{\text{пр}}$. Демпферные диоды D в схемах рис. 4.14, а, б ограничивают выброс напряжения так, что напряжение на ключах не превосходит величины $E_{\text{п}}$.

На рис. 4.14, в и г показаны нелинейные ключи, работающие на длинную линию. В случае, если $I_{\text{н}\rho}$ не превосходит напряжения питания $E_{\text{п}}$, транзисторы этих ключей не входят в насыщение и время установления тока вдоль линии в схеме рис. 4.14, в будет равняться $t_{\text{пр}}$, а в схеме рис. 4.14, г — $2t_{\text{пр}}$. Таким образом, при $E_{\text{п}} > \rho I_{\text{н}}$ схемы нелинейных ключей тока не имеют никаких преимуществ по сравнению со схемами линейных ключей тока. Однако преимущество нелинейных ключей тока начинает сказываться, если $I_{\text{н}\rho} > E_{\text{п}}$. Для этого случая пригодна схема рис. 4.14, в.

После включения транзистор входит в насыщение и оба конца линии оказываются короткозамкнутыми для переменной составляющей тока в линии. Благодаря этому ток в линии нарастает равномерными скачками. Причем каждый скачок равен $E_{\text{п}}/\rho$ и продолжается в течение времени $t_{\text{пр}}$. После того, как ток в линии нарастает до величины, равной $I_{\text{н}} - (E_{\text{п}}/\rho)$, транзистор выходит из насыщения. Процесс окончательно установится еще через время, равное $2t_{\text{пр}}$. Отсюда длительность фронта будет равна

$$t_{\text{ф}} = 2t_{\text{пр}} + nt_{\text{пр}}, \quad (4.18)$$

где

$$n = \frac{I_{\text{н}} - (E_{\text{п}}/\rho)}{E_{\text{п}}/\rho} = \frac{I_{\text{н}}}{E_{\text{п}}/\rho} - 1.$$

Длительность спада получится такой же, как и время нарастания (рис. 4.14, в), если выброс обратного напряжения ограничивается диодом величиной напряжения $E_{\text{п}}$. При

этом максимальное напряжение на транзисторе будет равно удвоенному напряжению питания. При прочих равных условиях, т. е. при одинаковых параметрах линии, напряжения питания и установившихся токах в линиях нелинейные ключи тока дают выигрыш во времени фронта, если $I_{нр}/E_{п} \geq 2$. Например, при $I_{нр}/E_{п} = 2$ в схеме рис. 4.14, а $t_{ф} = 3t_{пр}$, в схеме рис. 4.14, б $t_{ф} = 5t_{пр}$, а в схеме рис. 4.14, в $t_{ф} = 6t_{пр}$. При больших отношениях $I_{нр}/E_{п}$ соотношение (4.15) переходит в соотношение (4.4). Таким образом, скачкообразное нарастание тока можно представить в виде экспоненты, а длинную линию — в виде колебательного контура; при этом его индуктивность необходимо считать равной $L_{н} = t_{пр}\rho$.

Проведенное выше рассмотрение касалось безынерционных ключей тока. Учет инерционности ключа тока при расчете времени нарастания и спада тока в нагрузке — в общем случае задача сложная. Однако с достаточной для инженерных расчетов точностью можно принять, что, если фронт нарастания и спад тока в линейном ключе тока при короткозамкнутых выходных зажимах, а в нелинейном ключе при сопротивлении нагрузки, равном $E_{п}/I_{н}$ (так называемые собственные фронт и спад ключей) меньше, чем фронт нарастания и спад тока, рассчитанные для реальной нагрузки без учета инерционных свойств ключей, то учитывать инерционность ключа не нужно. Если же фронт и спад тока, рассчитанные без учета инерционных свойств, в два раза меньше собственных фронта и спада тока ключа, то эти фронт и спад тока в нагрузке практически равны собственным фронту и спаду тока в ключе.

Следует отметить, что с точки зрения величины мощности, рассеиваемой на транзисторе, целесообразно добиваться того, чтобы фронт и спад тока в нагрузке определялись самой нагрузкой, а не инерционными свойствами ключа. Поэтому на практике, как правило, вообще не возникает необходимости в учете инерционных свойств ключей.

4.3. ОБЩИЕ ВОПРОСЫ ПРОЕКТИРОВАНИЯ ФОРМИРОВАТЕЛЕЙ

Одним из важных вопросов, который необходимо решить при проектировании формирователей, является вопрос о возможности использования трансформатора на выходе ключа. Выходной трансформатор позволяет легко реализо-

вать ключ тока с изолированными выводами. Не требует особых пояснений то, что ключи с изолированными выводами более универсальны и удобны для построения самых разнообразных схем выборки информации из ЗУ. Применение выходного трансформатора также позволяет получать импульсы любой полярности. И, наконец, что пожалуй самое важное, использование выходного трансформатора позволяет снизить требования к параметрам транзисторов. Действительно, как было показано выше, для получения необходимого фронта и спада при заданном токе в нагрузке к ключу предъявляются вполне определенные требования с точки зрения предельного напряжения. Может оказаться, что транзисторы с необходимым предельным напряжением и максимальным током отсутствуют, или же при данных величинах напряжения и тока другие параметры схемы на этих транзисторах, например фронт и спад, не получаются оптимальными. Естественно, что применение выходного трансформатора позволяет согласовывать нагрузку с транзистором с точки зрения использования его в оптимальном режиме. На практике возможность согласования часто является решающей для удовлетворения заданных технических характеристик.

Однако применение выходного трансформатора возможно только в том случае, если индуктивность нагрузки значительно больше индуктивности рассеяния собственно трансформатора. Величина индуктивности рассеяния связана с величиной индуктивности намагничивания и, разумеется, зависит от конструкции трансформатора.

Основными факторами, влияющими на индуктивность рассеяния, является число витков, размеры сердечника и вид намотки. Индуктивность рассеяния составляет около 1% от величины индуктивности намагничивания [11].

Таким образом, целесообразно использовать выходные трансформаторы для работы с МОЗУ и ДЗУ больших информационных объемов, в которых индуктивности координатных проводов и возбуждающих сердечников достаточно велики, с ЗУ на магнитном барабане, где индуктивности головок не ниже 10 мкГн, а также во всех случаях, когда индуктивность рассеяния не лимитирует быстродействие ЗУ.

Для того чтобы исключить накопление энергии в трансформаторе, необходимо обеспечить условие, чтобы постоянная времени трансформатора была значительно меньше вре-

мени обращения к формирователю. Кроме того, необходимо отметить, что при применении трансформатора на выходе и в том случае, когда нагрузкой являются ферритовые сердечники с ППГ, последовательно с нагрузкой необходимо поставить разделительный диод, чтобы ток намагничивания в трансформаторе не вызывал перемагничивания ферритовых сердечников.

Ключи могут быть построены на транзисторах, работающих в режиме насыщения, и на транзисторах, работающих только в активном режиме. Схемы на ненасыщенных транзисторах имеют то преимущество, что у них длительность выходного сигнала практически не отличается от длительности входного сигнала. Кроме того, у них отсутствует ряд специфических эффектов типа самооткрывания, которые могут проявляться у ключей, использующих транзисторы в режиме насыщения. С другой стороны, остаточное напряжение на ключах, использующих транзисторы в режиме насыщения, значительно ниже, что позволяет использовать их при больших токах. Такой параметр, как остаточное напряжение, исключительно важен для электрических характеристик ключей, используемых в схемах селекции. По этой причине ключи, использующие транзисторы в режиме насыщения, применяются на практике гораздо чаще, чем ключи, использующие транзисторы в активном режиме. У современных транзисторов заряд избыточных носителей, накапливаемый в области активной базы при отсутствии насыщения, как правило, на несколько порядков меньше, чем заряд, накапливаемый в режиме насыщения. В соответствии с этим для получения малых времен выхода из насыщения приходится прикладывать запирающие токи на несколько порядков больше, чем токи, необходимые для получения таких же малых времен включения и выключения в активном режиме.

На рис. 4.15, *a* изображена схема, в которой величина открывающего тока базы ограничивается сопротивлением R_1 , а величина запирающего тока — сопротивлением R_2 . Эта схема малоэффективна, так как из-за разбросов величин сопротивлений и напряжений источников питания здесь не удастся создать большого отношения запирающего тока базы к открывающему. Это отношение может быть тем больше, чем более жесткие требования наложены на разбросы указанных выше параметров, однако практически в данной

схеме отношение запирающего тока базы к отпирающему не удается получить больше единицы.

Улучшить отношение запирающего тока к отпирающему можно включением емкости, шунтирующей сопротивление R_1 . Правда, эта емкость в момент заряда увеличивает открывающий базовый ток, но если длительность импульса

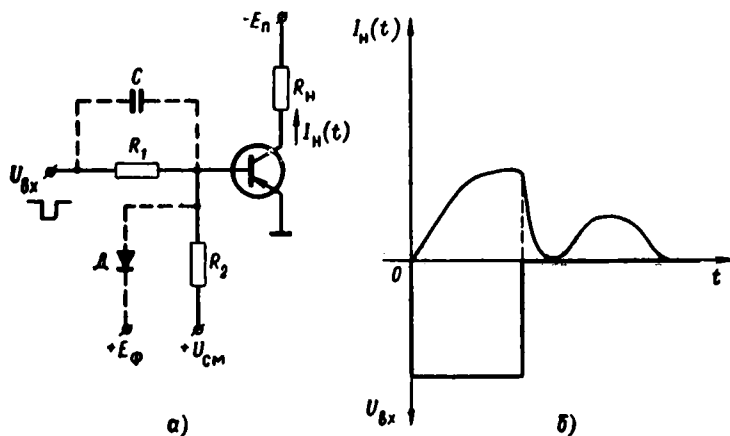


Рис. 4.15. Ключ с ограничением насыщающего тока (а) и эпюра тока в цепи коллектора транзистора (б).

достаточно велика, то избыточный заряд, созданный в базе за счет емкости C , к моменту выключения успевает рассосаться, а в момент выключения запирающий ток резко увеличивается за счет тока разряда этой емкости. Однако включение емкости C может привести к самооткрыванию транзистора, которое, как известно, происходит в том случае, если емкость C разряжается ранее, чем успеет рассосаться заряд, накопленный в пассивных областях базы в течение времени насыщения. В этом случае после спада коллекторного тока и разряда емкости появляется дополнительный импульс коллекторного тока так, как это показано на рис. 4.15, б. Для того чтобы устранить самооткрывание, постоянная времени внешней цепи базы должна быть больше, чем время жизни носителей в пассивных областях базы, которое достаточно велико и, например, для транзисторов типа П605 может составлять 10—15 мксек. Вообще, вышеуказанное требование практически трудно осуществимо

из-за того, что допустимое напряжение база — эмиттер у современных транзисторов невелико (порядка 1—3 в) и для защиты эмиттерного перехода от пробоя приходится ставить специальный диод (рис. 4.15, а), из-за которого резко снижается постоянная времени базовой цепи.

Значительно больший эффект дает использование для форсирования запирающего тока базы не емкости, а индуктивности дросселя (рис. 4.16, а). В этой схеме в течение

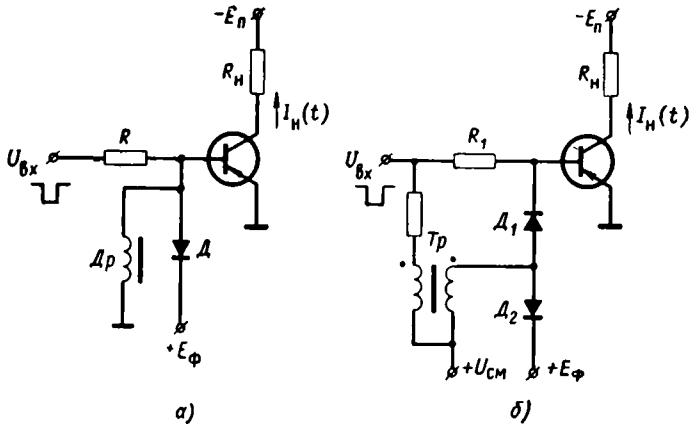


Рис. 4.16. Ключи с форсированным запирающим транзистора:
а — с дросселем в цепи базы транзистора; б — с трансформатором в цепи базы транзистора.

времени действия импульсов в индуктивности дросселя L_{μ} нарастает ток намагничивания, благодаря чему открывающий ток базы со временем уменьшается. После окончания входного импульса ток намагничивания индуктивности L_{μ} создает запирающий ток. Важно отметить, что в этой схеме практически отсутствует возможность для самооткрывания и вместе с тем не ограничивается максимальная частота повторения импульсов.

Пока избыточные носители не прорекомбинировали в базе транзистора, сопротивление базы транзистора очень мало и ток через индуктивность L_{μ} спадает медленно. После окончания процесса рассасывания сопротивление база — эмиттер резко увеличивается, соответственно резко уменьшается постоянная времени разряда тока через индуктивность и она быстро восстанавливается. Недостатком этой

схемы является узкий диапазон допустимых длительностей входного импульса. Кроме того, отношение запирающего тока базы к отпирающему здесь трудно получить более 3.

Одной из более совершенных практических схем, реализующих форсирование запирающего тока с помощью индуктивности, является схема, изображенная на рис. 4.16, б. Эта схема пригодна для работы в широком диапазоне длительностей входных импульсов

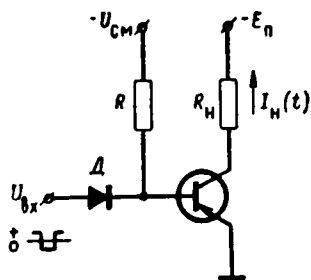


Рис. 4.17. Ключ с фиксированным током в цепи базы транзистора.

вплоть до постоянного тока. Отношение запирающего тока к отпирающему здесь практически неограничено и, кроме того, за счет использования трансформатора в этой схеме можно значительно уменьшить при прочих равных условиях мощность входного сигнала.

Наибольший эффект в увеличении отношения запирающего тока базы и открывающему току может обеспечить схема, подобная изображенной на рис. 4.17. В этой схеме открывающий ток базы ограничен сопротивлением R и не зависит от амплитуды входного сигнала. Запирающий же ток базы ограничен только внутренними сопротивлениями базы транзистора, диода и источника сигнала. В схемах подобного типа могут быть легко достигнуты запирающие токи, превышающие ток коллектора в режиме насыщения; при этом на коллекторе в течение времени, пока транзистор запирается, может появиться напряжение, равное потенциалу базы. Последнее при достаточно больших напряжениях сигнала вызывает увеличение коллекторного тока в течение времени выхода транзистора из насыщения.

При проектировании ключей с изолированными выводами, для которых невозможно применение выходного трансформатора, появляются трудности, связанные с отсутствием дополнительного источника запирающего напряжения. Одна из схем такого типа приведена на рис. 4.18, а. В ней запираение транзистора осуществляется за счет тока намагничивания входного трансформатора.

В схемах ключей с изолированными выводами можно организовать так называемое динамическое смещение. Примером такой схемы является схема, изображенная на

рис. 4.18, б, где динамическое смещение образуется за счет падения напряжения от выходного тока на сопротивлении обратной связи R_2 . Однако нетрудно видеть, что наличие динамического смещения резко увеличивает остаточное напряжение на ключе. Поэтому, схемы с динамическим смещением могут использоваться только в нелинейных ключах тока.

Схемы ключей, использующих транзистор в ненасыщенном режиме, изображены на рис. 4.19. В ключах тока,

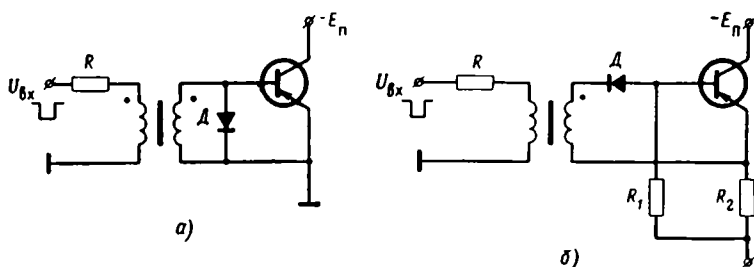


Рис. 4.18. Ключ тока с трансформатором на входе:
 а — с форсированным выключением транзистора током намагничивания трансформатора; б — с форсированным выключением транзистора с помощью сопротивления обратной связи.

используемых в ЗУ, в связи с тем, что от них требуются значительные выходные токи, для предотвращения насыщения транзисторов целесообразно использовать только нелинейную обратную связь по напряжению. На рис. 4.19, а приведена схема, в которой необходимая величина остаточного напряжения коллектор — база, предотвращая вход транзистора в насыщение, обеспечивается за счет диода D_{oc} . Диоды D_1 и D_2 выполняют роль источника смещения. В схеме рис. 4.19, б необходимое остаточное напряжение между коллекторами и базой обеспечивается с помощью специальной обмотки w_{oc} входного трансформатора. Примером схемы нелинейного ключа тока, использующей транзистор, работающий в активном режиме, является схема, изображенная на рис. 4.19, в.

Переходим к вопросам, связанным непосредственно с расчетом формирователей. Нарастание выходного тока во времени у транзистора, работающего в активном режиме в схеме с общим эмиттером на активное сопротивление,

определяется известным выражением [10]

$$I_K(t) = I_{\text{б от}} B (1 - e^{-t/\tau_B}), \quad (4.19)$$

где

$$\tau_B = B\tau; \quad \tau \approx \frac{1}{2\pi f_T} + C_K R_H;$$

f_T — частота, на которой модуль $|B| = 1$.

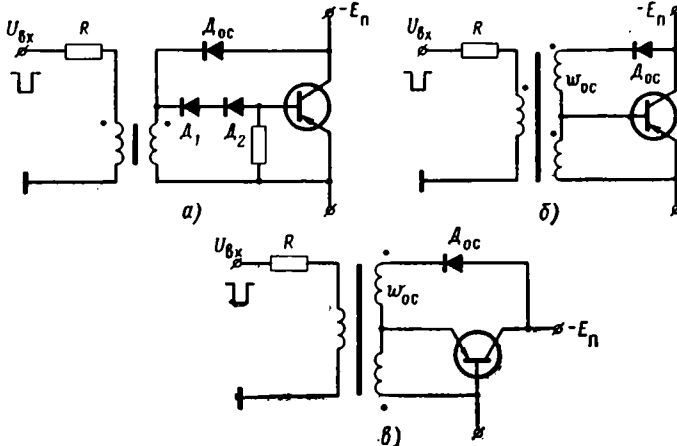


Рис. 4.19. Ключи тока, транзисторы которых работают в ненасыщенном режиме:

a — линейный ключ с нелинейной отрицательной обратной связью, осуществляемой с помощью диодов; *б* — линейный ключ с нелинейной обратной связью, осуществляемой с помощью диода и дополнительной обмотки трансформатора w_{oc} ; *в* — нелинейный ключ с нелинейной отрицательной обратной связью, осуществляемой с помощью диодов и дополнительной обмотки трансформатора w_{oc} .

При расчете собственных фронта и спада нагрузки берут равной

$$R_H = E_{\Pi} / I_{\text{кн}}.$$

Из выражения (4.19) легко получить величину времени фронта тока до уровня 0,9 установившегося значения

$$t_{\Phi} = \tau_B \ln \frac{1}{1 - (0,9 I_{\text{кн}} / I_{\text{б от}} B)}, \quad (4.20)$$

где $I_{\text{б от}}$ — ток базы, открывающий транзистор.

Если $I_{\text{б от}} B$ много больше $I_{\text{кн}}$, или, что то же самое, t_{Φ} много меньше τ_B , последнее выражение упрощается и может быть записано в виде

$$t_{\Phi} \approx \tau_B 0,9 I_{\text{кн}} / I_{\text{б от}}. \quad (4.21)$$

Закон спада коллекторного тока во времени для транзистора в схеме с общим эмиттером описывается выражением

$$I_K(t) = (I_{KH} + I_{63}) e^{-t/\tau_B} - I_{63}B, \quad (4.22)$$

где I_{63} — запирающий ток базы.

Из этого выражения можно получить величину спада тока до уровня 0,1 от установившегося значения

$$t_c = \tau_B \ln \frac{(I_{KH}/I_{63}B) + 1}{(0,1I_{KH}/I_{63}) + 1}. \quad (4.23)$$

В случае, если $I_{63}B$ много больше I_{KH} или, что то же самое, t_c много меньше τ_B , последнее выражение упрощается и может быть записано в виде

$$t_c \approx \tau I_{KH}/I_{63}. \quad (4.24)$$

Следует отметить, что в большинстве практических случаев допущения, при которых справедливы формулы (4.21) и (4.24), выполняются.

Время выхода транзистора из насыщения, которое обуславливает расширение выходного импульса формирователя относительно входного, можно выразить через управляющие токи [10]:

$$t_p = \tau_n \ln \frac{I_{6\text{от}}(1 - e^{-t_n/\tau_n}) - I_{63}}{(I_{KH}/B) - I_{63}}, \quad (4.25)$$

где $I_{6\text{от}}$ — ток, отпирающий транзистор; I_{63} — ток, запирающий транзистор; τ_n — время жизни носителей в транзисторе в режиме насыщения.

Величина τ_n в справочниках по транзисторам не приводится. Ее можно определить из величины времени рассасывания транзистора t_p .

Время рассасывания транзистора, приводимое в справочниках, $t_p \text{ справ}$, измеряется при коэффициенте насыщения $S = I_{6\text{от}}B/I_{KH} = 2$ и внешнем запирающем токе $I_{63} = 0$. Подставляя эти величины в (4.25), получаем $t_p \text{ справ} = \tau_n \ln 2$. Отсюда в этом режиме измерения $\tau_n \approx 1,5 t_p \text{ справ}$.

Фронт и спад тока в схеме с общей базой, которая используется для построения нелинейных ключей тока, работающих на активную нагрузку, — экспоненциальный, причем постоянная времени этой экспоненты примерно равна τ_α . Отсюда в этих схемах $t_\phi = t_c = 2,2\tau_\alpha$.

Задержка во включении обусловлена в основном временем заряда эмиттерной емкости $C_э$ и соединенных с ней параллельных емкостей входной цепи $C_п$. Для отпирания транзистора потенциал между базой и эмиттером должен стать равным напряжению открывания транзистора по базе $U_{б\text{от}}$. Это напряжение для германиевых транзисторов можно считать равным 0,4 в, а для кремниевых 0,6 в. Время задержки включения равно

$$t_3 = \frac{C_э + C_п}{I_{б\text{от}}} (U_{б\text{от}} + U_{б\text{в}}). \quad (4.26)$$

Емкости эмиттера у мощных транзисторов весьма велики. Например, у транзисторов типа П605 $C_э \approx 2000 \text{ нф}$, поэтому задержка во включении у этих транзисторов, особенно при малых открывающих токах, может получиться значительной.

Остаточное напряжение у транзисторов, работающих в режиме насыщения, приводится в справочниках. Расчет величины остаточного напряжения для различных выходных токов у мощных высокочастотных транзисторов не представляет труда, поскольку у них остаточное напряжение изменяется приблизительно линейно с изменением тока.

Для того чтобы гарантировать транзистор от насыщения, переход коллектор — база не должен быть смещен в прямом направлении. Условие отсутствия насыщения записывается в виде

$$U_к > U_{кн} + U_{бн}. \quad (4.27)$$

Падение напряжения между базой и эмиттером $U_{бн}$ в течение времени нарастания коллекторного тока равно открывающему напряжению базы плюс падение напряжения от открывающего базового тока на внутреннем сопротивлении базы $r_б$. После окончания фронта коллекторного тока падение напряжения на $r_б$ можно не учитывать, так как у транзисторов, входящих в режим насыщения, сопротивление базы резко уменьшается за счет модуляции проводимости материала базы зарядом избыточных носителей.

В схеме с нелинейной обратной связью по напряжению (рис. 4.20, а), после того как открылся диод обратной связи $D_{ос}$, базовый ток резко уменьшается за счет того, что большая часть входного тока ответвляется через $D_{ос}$ в коллекторную цепь транзистора. Таким образом, и в схемах, использующих транзистор в активном режиме, в устано-

вившемся режиме можно пренебречь падением напряжения от базового тока на сопротивлении базы r_b . Следует отметить, что наличие нелинейной отрицательной связи при значительных входных токах может привести к специфическому эффекту, который проявляется в виде излома переднего фронта импульса, коллекторного тока (напряжения) так, как это показано на рис. 4.20, б. В начале

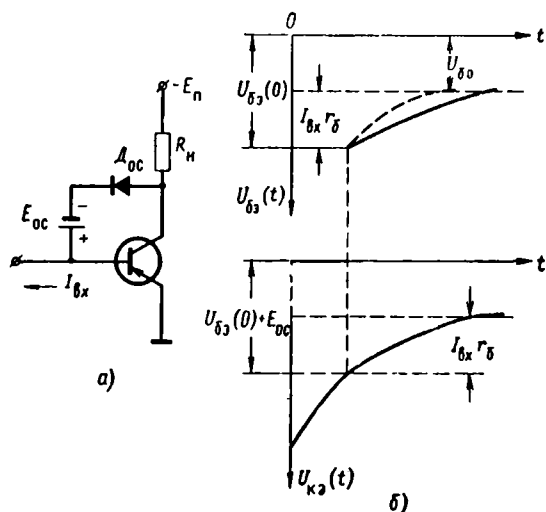


Рис. 4.20. Упрощенная схема ключа с нелинейной обратной связью (а) и эпюры напряжений на коллекторе и базе транзистора (б).

фронта, пока D_{OC} заперт, весь входной ток замыкается в базу транзистора, благодаря чему ток коллектора нарастает быстро, а падение напряжения между базой и эмиттером велико. После того, как напряжение на коллекторе достигло величины, равной падению напряжения между базой и эмиттером плюс напряжение E_{OC} , смещающее диод обратной связи (см. схему на рис. 4.20, а), этот диод открывается и часть входного тока начинает ответвляться в коллекторную цепь транзистора.

Если бы падение напряжения между базой и эмиттером не зависело от величины базового тока, процесс бы с этого момента установился, т. е. напряжение на коллекторе и коллекторный ток далее не менялись. Однако, в связи с тем, что при уменьшении базового тока падение напря-

жения между базой и эмиттером за счет падения напряжения на сопротивлении r_b уменьшается, напряжение коллектор — эмиттер тоже уменьшается. Поскольку теперь базовый ток значительно меньше, изменение напряжения на коллекторе происходит значительно медленнее. В результате этого на фронте коллекторного тока появляется характерный излом. Напряжение от точки излома до установления напряжения на коллекторе, очевидно, равно $I_{вх}r_b$. Время установления от момента излома до момента окончания переходного процесса порядка величины τ_B .

Во многих случаях изломы и сколы на верхней части импульса тока недопустимы, поэтому входной ток в схемах с нелинейной обратной связью по напряжению должен быть ограничен допустимой величиной неравномерности плоской части импульса выходного тока. Например, если допустимая неравномерность 5%, то

$$100I_{вх}r_b/E_{ц} \leq 5. \quad (4.28)$$

Ограничения на максимальную величину входного тока автоматически накладывают ограничения на минимальные длительности фронтов и спадов, которые можно получить в этих схемах.

В схемах с нелинейной отрицательной обратной связью возможна задержка в выключении, т. е. расширение выходного импульса относительно входного. Эта задержка происходит из-за конечного времени восстановления обратного сопротивления $D_{ос}$. Порядок величины этой задержки равен примерно половине времени восстановления обратного сопротивления $D_{ос}$. Это обстоятельство необходимо учитывать и выбирать $D_{ос}$ достаточно быстродействующими.

Перейдем к вопросам расчета деталей схем формирователей. В общем случае схему базовой цепи транзистора ключа тока можно представить, как это показано на рис. 4.21, а. Эквивалентная схема этой цепи приведена на рис. 4.21, б, на этой схеме R'_1 — токоограничивающее и внутреннее сопротивления источника сигналов, приведенные в базовую цепь; $U'_{вх}$ — входное напряжение, приведенное к базе; $E'_{см\ вх}$ — напряжение смещения, пересчитанное в базовую цепь транзистора; $D'_{вх}$ — диод с эквивалентными параметрами, приведенными к базовой цепи; $L'_ц$ — индуктивность намагничивания базовой обмотки входного трансформатора.

Разумеется, не все рассмотренные выше схемы содержат все эти элементы. Например, схемы рис. 4.18, а, 4.19, а, б, в не имеют входного диода $D'_{вх}$ и напряжения $E'_{см\ вх}$, а схема рис. 4.15, а не имеет индуктивностей L'_μ и L'_s . В соответствии с этим внешняя базовая цепь этих схем линейна.

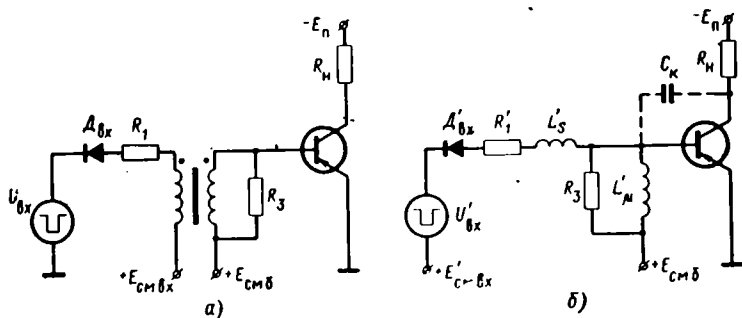


Рис. 4.21. Принципиальная (а) и эквивалентная (б) схемы ключа с трансформатором на входе.

В работе ключа тока можно выделить три режима:

1. Режим покоя — на входе сигналы отсутствуют, а все переходные процессы от воздействия предыдущих сигналов уже кончились.

2. Режим включения — входной сигнал подан.

3. Режим выключения — от момента окончания входного сигнала до момента восстановления исходного состояния схемы.

В режиме покоя необходимо обеспечить устойчивое запирающее эмиттерного перехода транзистора. Запирание необходимо обеспечить как при динамическом воздействии на коллектор, так и в статике. Для обеспечения надежного запирающего транзистора в статике достаточно, чтобы падение напряжения от тока $I_{но}$ транзистора на сопротивлении базовой цепи не превышало напряжения открывания транзистора по базе, т. е. должно выполняться неравенство

$$I_{но}R_{зп} \leq U_{от} + E_{см\ б}, \quad (4.29)$$

где $R_{зп}$ — эквивалентное сопротивление по постоянному току между базой и источником базового смещения $E_{см\ б}$. Например, в схеме рис. 4.21, а это сопротивление равно нулю. В этом случае источник смещения $E_{см\ б}$ может отсутствовать.

Для обеспечения надежного запираания транзистора в динамике, т. е. когда на коллекторе имеются импульсы помех от других формирователей системы управления ЗУ, необходимо, чтобы падение напряжения от тока, протекающего через емкости коллектора, на внешних и внутренних сопротивлениях базы не превышало открывающего напряжения перехода база — эмиттер. Считая, что падение напряжения на базе мало по сравнению с напряжением, наводимым на коллекторе, получаем следующее очевидное соотношение:

$$C_k \frac{dU_k}{dt} (R_{зд} + r_б) \leq U_{б0} + E_{см б}, \quad (4.30)$$

где $R_{зд}$ — сопротивление между базой и источником базового смещения при бесконечно большой частоте. Например, в схеме рис. 4.21, а $R_{зд} = R_3$.

Остановимся на выборе величины токоограничивающего сопротивления R_1 и приведенного к базовой обмотке напряжения входного сигнала $U'_{вх}$. Величина $U'_{вх}$ должна быть достаточно велика относительно открывающего напряжения базы и напряжения смещения для того, чтобы разброс этих величин и самой величины $U'_{вх}$ не приводил к заметному изменению базового тока. После того как величина $U'_{вх}$ выбрана, сопротивление R_1 определяется однозначно исходя из необходимой для обеспечения заданного времени фронта величины открывающего базового тока.

Однако полученная величина R_1' должна быть проверена с точки зрения времени заряда индуктивности рассеяния входного трансформатора L'_3 . Необходимо, чтобы постоянная времени L'_3/R_1' была много меньше фронта и спада выходного тока. Если необходим форсированный режим выключения транзистора, индуктивность базовой обмотки входного трансформатора должна быть выбрана такой, чтобы к концу действия входного импульса базовый ток стал минимальным.

Поскольку падение напряжения между базой и эмиттером в течение времени включения, как указывалось выше, мало зависит от базового тока, то можно считать, что напряжение на индуктивности базовой обмотки постоянно и равно $U_L = U_{бн} + E_{см б}$. В соответствии с этим ток намагничивания I_μ нарастает линейно:

$$I_\mu(t) = (U_{бн} + E_{см б})/L'_\mu. \quad (4.31)$$

После окончания входного сигнала необходимо обеспе-

чить минимальное время восстановления первоначального состояния формирователя. Для этого входная цепь не должна шунтировать трансформатор формирователя, так как при шунтировании ответвляется часть тока намагничивания и уменьшается эффективность рассасывания носителей в базе транзистора, а также ток, ответвляющийся во входную цепь, создает дополнительное смещение на базе после запираания транзистора. В этом случае, если время разряда индуктивности соизмеримо с периодом следования входных сигналов, потребуется увеличение необходимого напряжения входного сигнала, обеспечивающего нормальный режим включения транзистора, на величину $\Delta U_{вх}$.

Будем считать процесс восстановления первоначального состояния формирователя законченным через промежуток времени, в течение которого смещение на базе уменьшается настолько, что требуемое изменение напряжения входного сигнала не превышает 10—20% от номинального.

Для того чтобы уменьшить время восстановления, вводится входной диод и напряжение смещения $E_{см\ вх}$. Благодаря наличию этих элементов сопротивление R_1 , после того как выброс на индуктивности L'_μ уменьшился до величины $E_{см\ вх}$, отключается, постоянная времени цепи с индуктивностью L_μ уменьшается и восстановление происходит быстрее. Для определения времени восстановления составляются дифференциальные уравнения для тока в цепи рис. 4.21, б, из решения которых находится время восстановления в виде

$$t_{вос} = \frac{L'_\mu (R_3 + R'_1)}{R_3 R'_1} \ln \frac{I_\mu (t_n) + (U_o/R'_1)}{(U'_o/R_1) + (U_o/R_3)} + \frac{L'_\mu}{R_3} \ln \frac{U_o}{\Delta U_{вх}}, \quad (4.32)$$

где $I_\mu (t_n)$ — ток намагничивания базовой обмотки трансформатора в момент окончания входного импульса; U'_o — открывающее напряжение входного диода, приведенное к базе.

Если допустимая величина $\Delta U_{вх}$ больше величины U_o , то расчет следует вести по следующей формуле:

$$t_{вос} = \frac{L'_\mu (R_3 + R'_1)}{R_3 R'_1} \ln \frac{I_\mu (0)}{(\Delta U_{вх}/R'_1) + (\Delta U_{вх}/R_3)}. \quad (4.33)$$

Падение напряжения на открытом диоде во всех расчетах можно считать независимым от протекающего тока и равным статическому падению напряжения на диоде.

4.4. МЕТОДИКА РАСЧЕТА СХЕМ ФОРМИРОВАТЕЛЕЙ ИМПУЛЬСОВ ТОКА

Предложить однозначную, пригодную для всех случаев методику расчета формирователей тока практически невозможно. Эта методика существенно зависит от вариантов технического задания, от того, что положено конструктором во главу угла при проектировании и, конечно, от возможных модификаций схем, которые нельзя предусмотреть заранее. Поэтому приведенную ниже методику следует рассматривать как примерную, пригодную в ситуациях, которые, по мнению авторов, встречаются наиболее часто на практике.

Обычно заданным являются тип и конструкция ЗУ. В этом случае известны величины токов и требования к их стабильности, которые должны обеспечить ключи тока, а также параметры цепей, на которые они должны работать. Кроме того, заданным обычно является временная диаграмма работы устройства. Из временной диаграммы можно установить требования к фронту, спаду и стабильности длительности импульса выходного тока. Если формирователь должен быть с изолированными выводами, это особо оговаривается в задании.

Целесообразно принять следующую методику расчета формирователя.

1. Расчет необходимого напряжения питания и выбор типа формирователя.

При работе на индуктивную нагрузку питающее напряжение определяется из выражений (4.1) и (4.2). В том случае, когда формирователь работает на нагрузку в виде колебательного контура, минимальная длительность фронта и спада равняется

$$t_{\phi} = t_c = 2\sqrt{L_{\text{н}}C_{\text{н}}}. \quad (4.34)$$

При этом напряжение питания для линейного ключа тока должно равняться

$$E_{\text{п}} = I_{\text{н}}\sqrt{L_{\text{н}}/C_{\text{н}}}, \quad (4.35)$$

а для нелинейного ключа тока —

$$E_{\text{п}} = 0,735I_{\text{н}}\sqrt{L_{\text{н}}/C_{\text{н}}}. \quad (4.36)$$

Если полученные величины t_{ϕ} и t_c меньше заданных (t'_{ϕ} и t'_c), то при $t'_{\phi} \geq 5t_{\phi}$ напряжение питания можно уменьшить:

— для линейного ключа до величины

$$E_{\text{п}} \geq 2I_{\text{н}}L_{\text{п}}/t'_{\text{ф}}; \quad (4.37)$$

— для нелинейного ключа тока до величины

$$E_{\text{п}} \geq 0,9L_{\text{п}}/t'_{\text{ф}}. \quad (4.38)$$

При промежуточных значениях $t'_{\text{ф}}$ расчет следует вести согласно положениям, изложенным в § 4.2.

Для распределенной нагрузки минимальная величина фронта и спада равна времени пробега $t_{\text{пр}}$. Для получения таких длительностей фронта и спада необходимо использовать линейные ключи тока при напряжении питания, равном $I_{\text{н}}\rho$. Если заданные длительности фронта и спада больше этой величины, то напряжение питания может быть уменьшено до величины

$$E_{\text{п}} \geq \rho I_{\text{н}} \frac{10^{1/n} - 1}{10^{1/n} + 1}, \quad (4.39)$$

где

$$n = (t'_{\text{ф}} - t_{\text{пр}})/2t_{\text{пр}}.$$

В качестве значения n , получаемого из приведенного выше соотношения, необходимо выбирать ближайшее наименьшее целое число.

Для линейного ключа тока

$$E_{\text{п}} \geq I_{\text{н}}\rho/(n + 1), \quad (4.40)$$

где

$$n = (t'_{\text{ф}} - 2t_{\text{пр}})/t_{\text{пр}}.$$

После того, как выбрано напряжение питания, необходимо определить возможность использования в формирователе выходного трансформатора. Для этого необходимо знать величину его индуктивности рассеяния. Величина L_s составляет около 1% от индуктивности намагничивания. Индуктивность вторичной обмотки выходного трансформатора выбирается такой, чтобы ток намагничивания за длительность импульса не превысил 30% от тока нагрузки:

$$L_{\mu} \geq E_{\text{п}}t_{\text{и макс}}/0,3I_{\text{н}}. \quad (4.41)$$

Если

$$L_s \leq 0,2L_{\text{н}}, \quad (4.42)$$

то выходной трансформатор может быть использован для формирователя тока, работающего на цепь с сосредото-

ченными L_n и C_n . Если

$$L_s \leq \rho l'_\phi / 5, \quad (4.43)$$

то выходной трансформатор может быть использован и для случая распределенной нагрузки.

Если согласно заданию требуется разработать формирователь с изолированными выводами, а применить выходной трансформатор невозможно, так как не выполняется условие (4.42) или (4.43), то целесообразно установить трансформатор на входе оконечного каскада формирователя.

При выборе питающего напряжения следует учитывать влияние его на стабильность тока в нагрузке. Например, когда используется ключ с балластным сопротивлением и требуется высокая стабильность тока, питающее напряжение следует выбирать максимально возможным, так как при этом уменьшается влияние разброса параметров компонентов, из которых составлена цепь нагрузки формирователя. При увеличении питающего напряжения растет крутизна фронта нарастания тока в нагрузке. Если увеличение крутизны фронта не допустимо, можно применить интегрирующую цепочку на входе формирователя.

В случае использования выходного трансформатора под напряжением, приложенным к нагрузке, понимается амплитуда импульса во вторичной обмотке трансформатора.

2. Выбор типа транзистора.

Транзистор формирователя должен удовлетворять требованиям по предельно допустимым току, напряжению и мощности. В формирователе с выходным трансформатором должно выполняться условие $I_{к доп} \geq I_n n$, где n — коэффициент трансформации выходного трансформатора. При отсутствии выходного трансформатора $I_{к доп} \geq I_n$.

По предельно допустимому напряжению транзисторы должны удовлетворять следующим требованиям: для линейных ключей $U_{кв доп} \geq 2E_n$; для нелинейных ключей $U_{кв доп} \geq 2E_n$.

Мощность, рассеиваемая на транзисторе, не должна превышать предельно допустимой. Для расчета мощности, рассеиваемой на транзисторе, в общем случае можно пользоваться следующей формулой:

$$P_k = \frac{1}{T} \int_0^T I(t) U(t) dt. \quad (4.44)$$

В тех случаях, когда ток и напряжение практически совпадают по времени, расчет рассеиваемой мощности производится по приближенным формулам.

Для нелинейного ключа

$$P_{\text{к}} \geq I_{\text{н}} E_{\text{п}} t_{\text{и макс}} / T. \quad (4.45)$$

Мощность, рассеиваемая на транзисторе линейного ключа, складывается из мощностей в режиме отсечки, насыщения и во время формирования фронта и спада.

В режиме отсечки $I_{\text{к}} = I_{\text{к0}}$. Мгновенное значение мощности в этом режиме

$$P = E_{\text{п}} I_{\text{к0}};$$

средняя мощность за период

$$P_{\text{отс}} = (t_{\text{отс}} / T) E_{\text{п}} I_{\text{к0}}. \quad (4.46)$$

В режиме насыщения мгновенная мощность

$$P = U_{\text{кн}} I_{\text{кн}},$$

средняя мощность за период

$$P_{\text{нас}} = U_{\text{кн}} I_{\text{кн}} (t_{\text{в}} / T). \quad (4.47)$$

Во время формирования фронта и спада мгновенное значение мощности определяется из выражения

$$P = I_{\text{к}}(t) U_{\text{к}}(t),$$

средняя мощность во время формирования фронта и спада равна соответственно

$$P_{\text{ф}} = \frac{1}{T} \int_0^{t_{\text{ф}}} I_{\text{к}}(t) U_{\text{к}}(t) dt, \quad (4.48)$$

$$P_{\text{с}} = \frac{1}{T} \int_0^{t_{\text{с}}} I_{\text{к}}(t) U_{\text{к}}(t) dt. \quad (4.49)$$

В том случае, если $I_{\text{к}}(t)$ и $U_{\text{к}}(t)$ — линейные функции, формулы (4.48) и (4.49) принимают вид

$$P_{\text{ф}} = (E_{\text{п}} - U_{\text{отс}}) (I_{\text{к}} - I_{\text{к0}}) t_{\text{ф}} / 6T, \quad (4.50)$$

$$P_{\text{с}} = (E_{\text{п}} - U_{\text{отс}}) (I_{\text{к}} - I_{\text{к0}}) t_{\text{с}} / 6T. \quad (4.51)$$

Если $I_{\text{к0}} \ll I_{\text{к}}$, то

$$P_{\text{ф}} + P_{\text{с}} \approx (E_{\text{п}} - U_{\text{отс}}) I_{\text{к}} \frac{t_{\text{ф}} + t_{\text{с}}}{6T}. \quad (4.52)$$

При работе транзистора в режиме насыщения $U_{\text{ост}} \ll E_{\text{н}}$, тогда

$$P_{\phi} + P_c \approx E_{\text{п}} I_{\text{кн}} \frac{t_{\phi} + t_c}{6T}. \quad (4.53)$$

Следует отметить, что в большинстве практических случаев с достаточной степенью точности $U_{\text{к}}(t)$ и $I_{\text{к}}(t)$ можно принять за линейные функции. Тогда суммарная мощность, рассеиваемая на коллекторе транзистора, будет равна:

— для ненасыщенного режима работы транзистора

$$P_{\text{к}} \approx E_{\text{п}} I_{\text{к0}} \frac{t_{\text{отс}}}{T} + U_{\text{ост}} I_{\text{к}} \frac{t_{\text{в}}}{T} + (E_{\text{п}} - U_{\text{ост}}) I_{\text{к}} \frac{t_{\phi} + t_c}{6T}, \quad (4.54)$$

— для насыщенного режима работы транзистора

$$P_{\text{к}} \approx E_{\text{п}} I_{\text{к0}} \frac{T_{\text{отс}}}{T} + U_{\text{кн}} I_{\text{кн}} \frac{t_{\text{в}}}{T} + E_{\text{п}} I_{\text{кн}} \frac{t_{\phi} + t_c}{6T}. \quad (4.55)$$

При больших отпирающих базовых токах следует также учитывать мощность, рассеиваемую на эмиттерном переходе, которая равна

$$P_{\text{э}} \approx (I_{\text{б0т}} + I_{\text{кн}}) U_{\text{бн}} (t_{\text{в}}/T). \quad (4.56)$$

и тогда суммарная мощность, рассеиваемая в транзисторе в режим насыщения, может быть определена с помощью следующего выражения:

$$P_{\Sigma} = P_{\text{к}} + P_{\text{э}}. \quad (4.57)$$

Из транзисторов, которые соответствуют требованиям по предельным режимам, выбираются транзисторы, удовлетворяющие требованиям по частотным свойствам. Пригодным считается транзистор, параметры которого удовлетворяют условию

$$\frac{1}{2\pi f_{\text{т}}} + C_{\text{к}} \frac{E_{\text{п}}}{I_{\text{н}}} \leq \frac{t'_{\phi}}{2}. \quad (4.58)$$

Если транзистор используется в режиме насыщения, то пригодным считается тот, у которого запирающий ток базы, необходимый для обеспечения заданного расширения $t'_{\text{р}}$ выходного импульса, не превышает учетверенной величины тока насыщения и при этом время рассасывания данного транзистора, указанное в справочниках ($t'_{\text{р}} \text{ справ}$)

Для $s \approx 2$, не должно превышать $7t_p$, т. е.

$$t_{p \text{ справ}} \leq 7t_p. \quad (4.59)$$

Если транзистор, обладающий необходимыми характеристиками, отсутствует, то требованиям технического задания удовлетворить невозможно и они должны быть изменены.

После того, как выбран тип транзистора и установлена принципиальная возможность реализации технического задания, выбирается та или иная модификация схемы и производится расчет ее параметров и входящих в нее деталей.

Нестабильность тока в нагрузке обуславливается нестабильностью напряжения источников питания, значений компонентов схемы и разбросом их параметров. Определение нестабильности производится следующим образом: для конкретной схемы составляется выражение тока в нагрузке в установившемся режиме и определяются коэффициенты пропорциональности для каждого параметра. Далее величина максимального отклонения от номинальной величины тока в нагрузке определяется [12] из выражения

$$\Delta I = |a| \Delta A + |b| \Delta B + \dots, \quad (4.60)$$

где a, b — коэффициенты пропорциональности; $\Delta A, \Delta B$ — максимальные отклонения параметров от номиналов соответствующих компонентов схемы.

Для определения среднеквадратичной ошибки применяют формулу

$$\sigma_I = \sqrt{a^2 \sigma_A^2 + b^2 \sigma_B^2 + \dots}, \quad (4.61)$$

где a, b — указанные выше коэффициенты пропорциональности; σ_A, σ_B — среднеквадратичные отклонения от номиналов.

ЛИТЕРАТУРА

1. Крайзер Л. П., Старос Ф. Г. Проблемы микроинтегральной ферромагнитных запоминающих устройств. Запоминающие устройства. Тонкие магнитные пленки. Изд-во «Наука», 1968.
2. Вёрнер Г. И., Уэйлен Р. М., Локхарт Н. Ф., Флейкер Р. К. Запоминающее устройство с циклом 110 нсек на ферритовых сердечниках. В сб. «Запоминающие устройства современных ЭЦВМ», пер. с англ., под ред. А. А. Крупского. Изд-во «Мир», 1968.
3. Гиллиген Т. Быстродействующие запоминающие устройства с выборкой по системе $2^{1/2} D$. В сб. «Запоминающие устройства современных ЭЦВМ», пер. с англ., под ред. А. А. Крупского. Изд-во «Мир», 1968.

4. Бардиж В. В. Магнитные элементы цифровых вычислительных машин. Изд-во «Энергия», 1967.
5. Лэнди Р., Дэвис Д. и Альбрехт А. Справочник радиоинженера. Госэнергоиздат, 1961.
6. Калантаров П. Л. и Цейтлин Л. А. Расчет индуктивностей. Госэнергоиздат, 1955.
7. Бу L u n n j i, I a m a t o, K i k u n o b u. Diode Gate Matrix Access Arrangement for Memory Devices. Electronic Communication Laboratory Technical, 1961, № 8.
8. Гордонов А. Ю., Иоффе А. Ф. О методах компенсации помех в ЗУ на сердечниках ММС. В сб. «Запоминающие устройства. Тонкие магнитные пленки». Изд-во «Наука», 1968.
9. Peter I. Wopuhard. Diode Access Matrix Performance. IEEE Trans. on Magnetics, v. Mag. 4, № 3, September, 1968.
10. Степаненко И. П. Основы теории транзисторов и транзисторных схем. Изд-во «Энергия», 1967.
11. Балашов Е. И. Проектирование магнитных элементов и устройств электронных вычислительных машин. Изд-во «Высшая школа», 1966.
12. Кендалл Морис Дж. и Стьюарт Аман. Теория распределений. Изд-во «Наука», 1966.

5. ПРАКТИЧЕСКИЕ ПРИМЕРЫ ФОРМИРОВАТЕЛЕЙ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

В настоящей главе приведен ряд практических схем адресных и разрядных формирователей для магнитных ЗУ, даются методики расчета и приводятся конкретные примеры расчета этих схем. Все рассматриваемые формирователи были проверены в действующих устройствах.

5.1. РАЗРЯДНЫЙ ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ ТОКА ЗАПИСИ МОЗУ НА ФЕРРИТОВЫХ СЕРДЕЧНИКАХ С МИНИМАЛЬНЫМ ЦИКЛОМ ОБРАЩЕНИЯ 4,0 мксек

Формирователь предназначен для создания импульсов тока записи разрядных шин ЗУ, работающего по принципу совпадения полутоков — система 3D, с элементарным объемом до 4096 чисел.

Технические характеристики

Ток в нагрузке	0,5 а
Стабильность тока	не хуже $\pm 10\%$
Расширение выходного импульса тока по отношению к входному	не более 0,5 мксек
Длительность фронта импульса тока в нагрузке	не более 0,25 мксек
Задержка выходного импульса	не более 0,1 мксек
Минимальный период обращения к формирователю	4 мксек
Эквивалент нагрузки	колебательный контур с параметрами: $L_n = 5$ мкГн; $C_n = 70$ пф; $R_0 = 1$ ом

Максимальная длительность входного сигнала 1,2 мксек
 Амплитуда входного сигнала 4 ÷ 6 в
 Температурный диапазон —60 ÷ +70° С
 Формирователь должен быть с изолированными выводами.

Выбор схемы

Согласно заданным техническим характеристикам допускается значительное расширение выходного импульса по отношению к входному. Поэтому выгодно выбрать насыщенный режим работы транзистора, так как при этом снижаются требования к допустимой мощности, рассеиваемой на транзисторе.

Определяем питающее напряжение, при котором будет обеспечена требуемая длительность фронта нарастания тока в нагрузке. Из (4.37) имеем

$$E_{п} \geq 2 \frac{0,5 \cdot 5 \cdot 10^{-6}}{0,25 \cdot 10^{-6}} = 20 \text{ в.}$$

Рассмотрим возможность использования в схеме выходного трансформатора. Применение выходного трансформатора целесообразно при выполнении условия (4.42). Из (4.41) определяем требуемую индуктивность намагничивания выходного трансформатора

$$L_{\mu} \geq \frac{20 \cdot 1,2 \cdot 10^{-6}}{0,3 \cdot 0,5} \approx 160 \text{ мкГн.}$$

Принимаем $L_s/L_{\mu} = 0,01$. Тогда $L_s = 0,01 \cdot 160 = 1,6 \text{ мкГн}$. Подставляем полученные величины в (4.42). Неравенство (4.42) не выполняется, следовательно, применить выходной трансформатор в схеме невозможно.

Для реализации схемы с изолированными выводами используем трансформатор на входе. При наличии трансформатора на входе целесообразно использовать энергию, запасенную в нем во время действия входного сигнала для форсированного запирающего транзистора. Величина этой энергии определяется длительностью входного сигнала и индуктивностью намагничивания трансформатора.

Как известно, индуктивность намагничивания трансформатора, выполненного на тороидальном ферритовом сердечнике с высокой магнитной проницаемостью, значи-

тельно изменяется в диапазоне температур. Это может привести к сильной зависимости тока, запирающего транзистор, от температуры и, следовательно, к нестабильности задержки в выключении. С целью устранения этой зависимости стабилизируем величину индуктивности намагничивания трансформатора, подключив параллельно его вторичной обмотке дроссель, стабильность индуктивности которого составляет $\pm 5\%$.

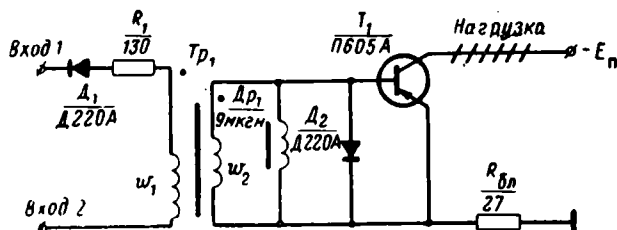


Рис. 5.1. Разрядный формирователь импульсов тока записи МОЗУ на ферритовых сердечниках с минимальным циклом обращения 4 мксек.

Для предварительной оценки мощности, рассеиваемой на транзисторе, воспользуемся формулой (4.55). Расчет произведем без учета мощности, рассеиваемой во время отсечки и во время фронта и спада выходного импульса. Это допущение можно принять, так как нагрузка имеет индуктивный характер и ток в нагрузке во время фронта и спада не совпадает по фазе с напряжением сигнала. Принимая $U_{кн} = 1$ в, получаем

$$P_k = \frac{I_n U_{кн} t_{и}}{T_{мин}} = \frac{0,5 \cdot 1,0 \cdot 1,7 \cdot 10^{-6}}{4,0 \cdot 10^{-6}} = 212,5 \text{ мвт.}$$

Транзистор формирователя должен удовлетворять требованиям по предельным режимам и частотным свойствам. В соответствии с (4.59) он должен иметь $t_{р \text{ справ}} \leq 7t_p$. Выбираем транзистор П605А, у которого $P_{к \text{ доп}} = 0,3 \text{ вт}$, $U_{кэ \text{ доп}} = 20 \text{ в}$, $t_{р \text{ справ}} \leq 4 \text{ мксек}$, $B = 50 \div 120$, $t_{\phi} = 0,35 \text{ мксек}$ при $I_{\text{бот}} = 0,03 \text{ а}$ и $I_{кн} = 0,5 \text{ а}$.

На основании приведенных выше соображений и расчетов выбираем схему ключа с балластным сопротивлением и трансформатором на входе. Принципиальная схема формирователя приведена на рис. 5.1.

Описание схемы

Входные импульсы подаются на базу транзистора T_1 через трансформатор. Трансформатор намотан на тороидальном ферритовом сердечнике с высокой магнитной проницаемостью. Стабилизация величины индуктивности намагничивания трансформатора достигается применением высокостабильного дросселя с разомкнутым магнитопроводом Dp_1 , который подключен параллельно обмотке трансформатора w_2 . Параллельно дросселю включен диод D_2 , предотвращающий пробой перехода база — эмиттер транзистора.

В цепь первичной обмотки трансформатора включено токоограничивающее сопротивление R_1 , с помощью которого задается требуемый ток в базу транзистора.

Диод D_1 совместно с обмоткой w_1 трансформатора образует диодно-трансформаторный клапан. Нагрузка подключается в цепь питания транзистора.

Формирователь работает следующим образом. При подаче входного сигнала отрицательной полярности транзистор входит в режим насыщения. В первый момент времени после подачи входного сигнала ток намагничивания равен нулю и весь выходной ток вторичной обмотки идет в цепь базы транзистора. По мере нарастания тока намагничивания, ток базы транзистора уменьшается. После окончания входного сигнала ток намагничивания начинает протекать через цепь базы транзистора, что приводит к его запираению. После запираения транзистора ток намагничивания замыкается через диод D_2 .

Методика расчета схемы

Для расчета выбранной схемы целесообразно принять следующую методику расчета:

1. Определяем требуемую длительность фронта собственно формирователя, при котором обеспечивается заданная длительность фронта тока в нагрузке. В соответствии с соображениями, высказанными выше, необходимо, чтобы собственный фронт формирователя был в два раза меньше заданной длительности фронта тока в нагрузке:

$$t'_\phi = t_\phi / 2. \quad (5.1)$$

2. Из (4.21) определяем величину тока, отпирающего транзистор, при котором обеспечивается требуемая длитель-

ность фронта. В (4.21) входит постоянная времени τ , которая определяется из выражения

$$\tau \approx \frac{1}{2\pi f_T} + \frac{E_{II}}{I_H} C_K. \quad (5.2)$$

3. Находим величину суммарной индуктивности, образованной дросселем и индуктивностью вторичной обмотки трансформатора. С точки зрения быстрого запираания транзистора ток намагничивания к моменту окончания входного сигнала желательно иметь максимально возможным.

Ток базы транзистора равен разности выходного тока трансформатора и тока намагничивания суммарной индуктивности. Скорость нарастания тока намагничивания зависит от напряжения перехода база — эмиттер транзистора. Можно считать, что пока транзистор открыт, падение напряжения на базе определяется напряжением на эмиттерном переходе. Напряжение на открытом эмиттерном переходе транзистора слабо зависит от величины прямого тока и, следовательно, можно считать, что напряжение на зажимах вторичной обмотки трансформатора постоянно и равно $U_{бн}$. В этом случае ток намагничивания нарастает практически линейно, а величина индуктивности намагничивания определится из выражения

$$L_{\mu} = U_{бн} t_{и} / I_{\mu}. \quad (5.3)$$

Максимально допустимая величина тока намагничивания $I_{\mu \text{ макс}}$ равна минимальной величине выходного тока вторичной обмотки трансформатора за вычетом тока базы транзистора, необходимого для удерживания транзистора на границе насыщения:

$$I_{\mu \text{ макс}} = I_{б0} - (I_{кн \text{ макс}} / B_{\text{мин}}), \quad (5.4)$$

где $I_{б0}$ — ток, отпирающий транзистор. Отсюда

$$L_{\mu} = \frac{U_{бн} t_{и \text{ макс}}}{I_{б0} - (I_{кн \text{ макс}} / B_{\text{мин}})}. \quad (5.5)$$

4. Определяем индуктивность обмотки w_2 трансформатора и индуктивность дросселя. Разброс величины суммарной индуктивности, образованной дросселем и трансформатором, будет тем меньше, чем больше отношение индуктивности обмотки трансформатора к индуктивности дросселя. Однако выбирать индуктивность намагничивания обмотки слишком большой нецелесообразно, так как при этом

возрастает индуктивность рассеяния трансформатора. Достаточно выбрать

$$L_{\omega 2} = 10L_{\mu}. \quad (5.6)$$

5. Рассчитаем коэффициент трансформации. Определяем величину токоограничивающего сопротивления. Для уменьшения тока, отбираемого от источника сигнала, желательно величину токоограничивающего сопротивления R_1 выбрать максимально возможной. Величина этого сопротивления определяется для наихудшего случая при минимальном входном сигнале из выражения

$$R_1 = \frac{U_{\text{вх мин}} - U'_{\text{б0}} \frac{1}{n}}{I_{\text{б0}n}}, \quad (5.7)$$

где $U_{\text{вх мин}}$ — минимальная амплитуда входного сигнала; n — коэффициент трансформации; $U'_{\text{б0}}$ — падение напряжения на базе в момент включения транзистора.

Дифференцируя это выражение по коэффициенту трансформации и приравнивая его нулю, получаем оптимальное значение коэффициента трансформации:

$$n = 2U'_{\text{б0}}/U_{\text{вх мин}}. \quad (5.8)$$

6. Определяем задержку включения формирователя с помощью (4.26).

7. Рассчитываем расширение выходного импульса. Воспользуемся формулой (4.25). В (4.25) входят токи $I_{\text{б0}}$ и $I_{\text{бн}}$, которые являются функциями времени

$$I_{\text{б0}}(t) = \frac{U_{\text{вх макс}} - U_{\text{бн}} \frac{1}{n}}{R_1 n} - \frac{U_{\text{бн}} t}{L_{\mu}}. \quad (5.9)$$

Заряд, создаваемый отпирающим током $I_{\text{б0}}$, равен

$$Q_{\text{б}} = \int_0^{t_{\text{и}}} \left(\frac{U_{\text{вх макс}} - U_{\text{бн}} \frac{1}{n}}{R_1 n} - \frac{U_{\text{бн}}}{L_{\mu}} \right) dt, \quad (5.10)$$

причем расчет ведется для наихудшего случая, т. е. при $U_{\text{вх}} = U_{\text{вх макс}}$. Отношение $Q_{\text{б}}/t_{\text{и}}$ дает некоторое усредненное значение тока $I_{\text{б0}}$, которое и используем при расчете по формуле (4.25).

Ток $I_{\text{бн}}$ к моменту окончания входного сигнала равен

$$I_{\text{бн}} = U_{\text{бн}} t_{\text{и}} / l \quad (5.11)$$

и практически не изменяет своей величины в течение времени рассасывания. Это обусловлено тем, что разряд индуктивности L_{μ} происходил через базовую цепь транзистора, сопротивление которой в течение времени рассасывания очень мало и постоянная времени цепи разряда весьма велика.

8. Определяем величину балластного сопротивления. С помощью $R_{бл}$ задается ток в нагрузке в установившемся режиме

$$R_{бл} = (E_{п} - U_{кн} - I_{кн}R_0) / I_{кн}. \quad (5.12)$$

9. Нестабильность выходного тока определяется нестабильностью источника питания, разбросом параметров элементов схемы и изменением параметров нагрузки.

В нашем примере формирователь работает непосредственно на разрядные шины куба памяти и сопротивление нагрузки изменяется незначительно. Следовательно, максимальная относительная нестабильность выходного тока будет определяться разбросом величин сопротивления $R_{бл}$, остаточного напряжения на транзисторе $U_{кн}$ и нестабильностью источника питания.

Ток в нагрузке определяется из выражения

$$I_{н} = (E_{п} - \Delta U_{кн}) / R_{бл}.$$

Отсюда относительная нестабильность тока равна

$$\frac{\Delta I_{н}}{I_{н}} = \frac{\Delta E_{п}}{E_{п}} \left(\frac{E_{п}}{E_{п} - U_{кн}} \right) + \frac{\Delta U_{кн}}{U_{кн}} \left(\frac{U_{кн}}{E_{п} - U_{кн}} \right) + \frac{\Delta R_{бл}}{R_{бл}}. \quad (5.13)$$

Расчет схемы

1. Определяем собственную длительность фронта формирователя. Из (5.1) имеем

$$t'_{\phi} = \frac{0,25 \cdot 10^{-6}}{2} \approx 0,13 \text{ мксек.}$$

2. Рассчитываем отпирающий ток $I_{б0}$. Из (4.20), учитывая справочные данные на транзистор П605А, находим величину τ :

$$\tau = \frac{0,35}{50 \ln \frac{50 \cdot 0,03}{50 \cdot 0,03 - 0,9 \cdot 0,5}} \approx 0,019 \text{ мксек.}$$

Исходя из (4.21), получаем

$$I_{б0} = 19 \cdot 10^{-9} \frac{0,9 \cdot 0,5}{0,13 \cdot 10^{-6}} \approx 65 \text{ ма.}$$

3. Определяем суммарную индуктивность цепи базы транзистора принимая $U_{бн} = 0,4$ в. Из (5.3)

$$L_{\mu} = \frac{0,4 \cdot 1,2 \cdot 10^{-6}}{65 \cdot 10^{-3} - \frac{0,5}{50}} \approx 9 \text{ мкГн.}$$

4. Индуктивность обмотки w_2 трансформатора выбираем с учетом (5.6): $L_{w_2} = 9 \cdot 10 = 90$ мкГн.

5. Определяем коэффициент трансформации. Из (5.8), принимая $U_{б0} = 0,5$ в (практически для транзисторов П605А величина $U_{б0} = 0,45 \div 0,55$ в), получаем

$$n = \frac{2 \cdot 0,5}{4} = \frac{1}{4}.$$

6. Величину сопротивления R_1 находим из (5.7):

$$R_1 = \frac{(4 - 0,5 \cdot 4) \cdot 4}{65 \cdot 10^{-3}} \approx 130 \text{ ом.}$$

7. Задержку включения определяем из (4.26). Пренебрегая C_{π} и считая, что $C_{\varphi} = 2000$ пф, имеем

$$t_{\text{в}} = \frac{0,4 \cdot 2000 \cdot 10^{-12}}{65 \cdot 10^{-3}} \approx 12 \text{ нсек.}$$

8. Рассчитываем расширение выходного импульса. Из (5.10) находим значение $I_{б0} = Q_{\phi}/t_{\text{н}}$:

$$\bar{I}_{б0} = \frac{1}{1,2 \cdot 10^{-6}} \int_0^{1,2 \cdot 10^{-6}} \left(\frac{6 - 0,4 \cdot 4}{130 \cdot 0,25} - \frac{0,4t}{9 \cdot 10^{-6}} \right) dt \approx 72 \text{ ма.}$$

Определяем $I_{бв}$ из (5.11)

$$I_{бв} = \frac{0,4 \cdot 1,2 \cdot 10^{-6}}{9 \cdot 10^{-6}} \approx 53 \text{ ма.}$$

Расширение импульса определяем с помощью (4.25), принимая

$$\tau_{\text{н}} = 1,5t_{\text{рсправ}} = 1,5 \cdot 4 \cdot 10^{-6} = 6,0 \text{ мксек.}$$

$$t_{\text{р}} = 6 \cdot 10^{-6} \ln \frac{0,072(1 - e^{-1,2/6}) - 0,053}{\frac{0,5}{50} - 0,053} \approx 0,36 \text{ мксек.}$$

9. Определяем величину $R_{бл}$ с помощью (5.12), принимая $U_{\text{нн}} = 1$ в:

$$R_{бл} = \frac{20 - 1 - 0,5 \cdot 1}{0,5} \approx 37 \text{ ом.}$$

Выбираем сопротивление УЛИ-2-37 ом $\pm 1\%$.

10. Выбираем диоды D_1 и D_2 . Диод D_2 должен иметь напряженные отсечки больше $U_{бн}$ и меньше $U_{бв \text{ доп}}$ транзистора. У транзистора П605А $U_{бн} \approx 0,4$ в; $U_{бв \text{ доп}} \leq 1$ в. Выбираем кремниевый

диод типа Д220А, который удовлетворяет обоим требованиям. К диоду D_1 не предъявляется каких-либо специальных требований. Целесообразно в качестве D_1 использовать также диод Д220А. При этом обеспечивается помехозащищенность формирователя на уровне не менее 1,5 в.

11. Нестабильность выходного тока определяется из (5.13). В (5.13) входит величина $\Delta U_{\text{из}}$ — разброс остаточного напряжения. Эта величина в справочнике не приводится. Многочисленные эксперименты показывают, что величина остаточного напряжения в заданном режиме использования транзистора лежит в пределах 0,5 — 1,5 в. При $\Delta E_{\text{п}}/E_{\text{п}} = 0,05$

$$\frac{\Delta I_{\text{н}}}{I_{\text{н}}} = 0,05 \frac{20}{20-1} + \frac{0,5}{1} \left(\frac{1}{20-1} \right) + 0,01 \approx 8\%.$$

5.2. РАЗРЯДНЫЙ ФОРМИРОВАТЕЛЬ ИМПУЛЬСОВ ТОКА ЗАПИСИ МОЗУ НА ФЕРРИТОВЫХ СЕРДЕЧНИКАХ С МИНИМАЛЬНЫМ ЦИКЛОМ ОБРАЩЕНИЯ 1 мксек

Формирователь предназначен для формирования импульсов тока записи в разрядно-считывающей линии МОЗУ на ферритовых сердечниках. Формирователь разработан для МОЗУ с выборкой по системе 2D с двумя сердечниками на разряд, с двуполярным током записи, с перемагничиванием по частным циклам; с информационным объемом 4096 чисел, 50 разрядов и минимальным периодом обращения 1 мксек на сердечниках типа HS-2M размером $0,8 \times \times 0,6 \times 0,2$ мм.

Технические характеристики

Параметры входных сигналов:

амплитуда импульсов	2,5 ± 0,25 в
длительность импульса	0,24 ± 0,012 мксек
длительность спада	0,02 мксек
длительность фронта	0,02 мксек
максимальная частота повторения	1,0 Мгц

Внутреннее сопротивление источника

входных сигналов не более 300 ом

Амплитуда выходного импульса (на

эквивалентном сопротивлении нагрузки 80 ом) 25 в

Длительность выходного импульса

(при номинальной длительности входного сигнала)	$0,33 \pm 0,033$ мксек
Длительность фронта выходного импульса	$0,04 \pm 0,01$ мксек
Длительность спада выходного импульса	$0,05 \pm 0,01$ мксек
Задержка выходного импульса	$0,03 \pm 0,005$ мксек
Амплитуда импульса тока записи при согласующем сопротивлении на выходе линии 160 ом	$0,155 \pm 0,015$ а
Параметры разрядно-считывающей линии:	
волновое сопротивление	160 ом
задержка сигнала	$0,04$ мксек
Диапазон регулировки амплитуды тока записи	$\pm 10\%$
Температурный диапазон работы	$+5 \div +50^\circ \text{ C}$

Выбор схемы

Быстродействие МОЗУ во многом определяется переходными процессами в разрядно-считывающей линии. Можно уменьшить длительность переходных процессов в линии путем ее согласования. При этом для уменьшения мощности разрядных формирователей записи следует применять разрядные линии с минимальным волновым сопротивлением [1]. В рассматриваемом МОЗУ используется линия с волновым сопротивлением $\rho = 160 \text{ ом}$. Кроме того, для уменьшения амплитуды тока записи используются сердечники малого размера с малой коэрцитивной силой, а также режим записи по частным циклам двуполярным разрядным током.

Для обеспечения высокого быстродействия и надежной работы МОЗУ максимальная нестабильность амплитуды импульса тока записи должна быть не более 10%, а нестабильность длительности выходного импульса с учетом нестабильности длительности входного сигнала — не более 15%. Перечисленные требования удовлетворяются, если в качестве окончного каскада формирователя записи применить транзисторный насыщенный ключ по схеме ОЭ с гальванической связью с нагрузкой. Применение выходного трансформатора для согласования формирователя с нагрузкой в данном случае усложняет схему, так как при

формировании однополярной последовательности импульсов записи (непрерывная запись 1 или 0) необходимо иметь схему восстановления постоянной составляющей последовательности импульсов. Использование активного режима работы оконечного каскада формирователя в данном случае также нецелесообразно, так как в активном режиме на транзисторе рассеивается большая мощность. Для связи предварительного каскада формирователя с оконечным целесообразно использовать трансформатор, который позволяет осуществить форсированное включение и выключение оконечного ключевого каскада и развязывает каскады по постоянному току, что необходимо при гальванической связи выхода формирователя с нагрузкой, подключенной к шине «земля». Так как формирователь записи работает в комплексе с типовыми логическими схемами данного МОЗУ, то в качестве предварительных каскадов желательно использовать типовые каскады на транзисторах типа П416Б, а в оконечном каскаде — транзистор типа П605А.

Описание схемы

На рис. 5.2 приведена схема формирования двуполярных разрядных импульсов тока записи в разрядно-считывающей линии МОЗУ. На схеме изображены только оконечные ключевые каскады формирователей тока записи 1 и 0. В зависимости от кода числа в данном цикле записи работает только один из формирователей. При этом тот или другой транзистор открыт на время формирования тока записи 1 или 0 в разрядно-считывающей линии, которая согласована с помощью сопротивлений R_1 , R_2 , равных волновому сопротивлению линии ρ .

Предположим, как показано на рис. 5.2, что работает формирователь тока записи 1. Если разрядно-считывающая линия есть линия без потерь, то имеет место только задержка сигнала на выходе линии по отношению ко входу на величину t_{a1} , и амплитуда тока записи 1 в линии равна

$$I_{\text{зап1}} = U_{\text{вых1}}/\rho = U_{\text{вых1}}/R,$$

где $U_{\text{вых1}}$ — амплитуда напряжения на выходе формирователя 1; $R = R_1 = R_2$.

Если разрядно-считывающая линия является линией с активными потерями, то кроме задержки имеет место затухание сигнала. При этом амплитуда тока записи 1

на выходе линии (т. е. со стороны формирователя 0) равна

$$I_{\text{зап1}}(l) = I_{\text{зап1}} e^{-r_0 l / \rho} \approx I_{\text{зап1}} [1 - (r_{\text{пр}} / \rho)],$$

где l — длина линии; r_0 — активное сопротивление на единицу длины линии; $r_{\text{пр}} = r_0 l$ — активное сопротивление провода разрядной линии.

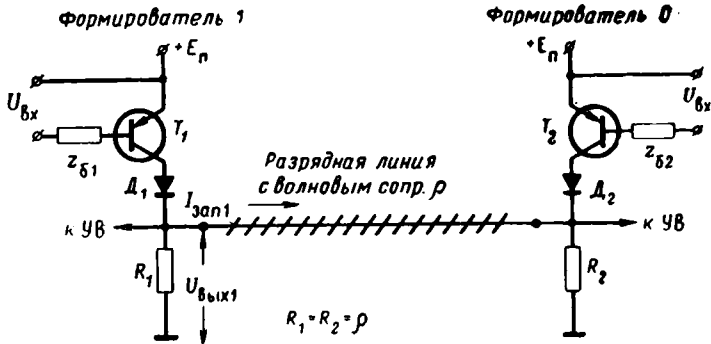


Рис. 5.2. Схема формирования разнополярных импульсов тока записи 1 и 0.

В реальной линии при $t_{з1} \ll t_{\text{вых}}$, где $t_{\text{вых}}$ — длительность импульса на выходе формирователя, установившееся значение амплитуды тока записи 1 или 0 в линии равно

$$I_{\text{зап}} = \frac{U_{\text{вых}}}{R + r_{\text{пр}}} \approx \frac{U_{\text{вых}}}{R} \left(1 - \frac{r_{\text{пр}}}{R}\right) \quad \text{при } r_{\text{пр}} \ll R. \quad (5.14)$$

Таким образом, в данной схеме одинаковые формирователи используются для формирования тока записи 1 и 0 и разрядно-считывающая линия согласована для обоих формирователей (рис. 5.2). При этом нагрузку каждого формирователя можно считать активной и равной половине волнового сопротивления линии, а ток через транзистор выходного каскада равен удвоенному току записи. Диоды D_1, D_2 служат для уменьшения влияния коллекторной емкости транзистора неработающего формирователя на режим согласования линии. Съем считанного с сердечников полезного сигнала может осуществляться с общего провода. В этом случае вход усилителя воспроизведения подключается к согласующим сопротивлениям R_1, R_2 .

Принципиальная схема формирователя тока записи приведена на рис. 5.3. Формирователь состоит из трех каскадов. Первый каскад (транзистор T_1) является эмиттерным повторителем, работающим на диодный токовый ключ (диод D_2 , сопротивление R_3), стоящий на входе второго каскада. Эмиттерный повторитель на входе схемы применяется для уменьшения выходного сопротивления источника входных

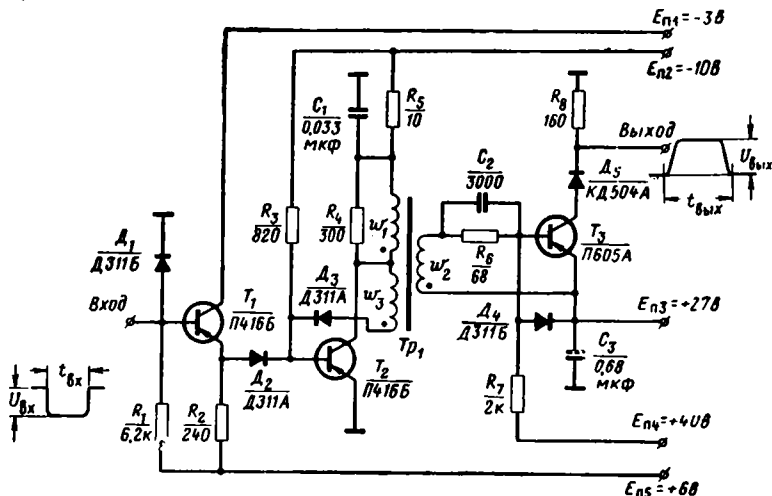


Рис. 5.3. Формирователь разрядных импульсов тока записи МОЗУ на ферритовых сердечниках с минимальным циклом обращения 1 мксек.

сигналов, что необходимо при работе на токовый ключ. Использование диодного ключа на входе второго каскада позволяет стабилизировать ток включения транзистора T_2 . Второй каскад (транзистор T_2) представляет собой ненасыщенный ключ с нелинейной обратной связью и трансформатором в коллекторе. Включение в коллекторе транзистора T_2 импульсного трансформатора Tr_1 дает возможность, во-первых, увеличить в n раз ток включения и выключения мощного транзистора T_3 и за счет этого стабилизировать фронты и длительность выходного импульса, во-вторых, применить отрицательную обратную связь коллектора транзистора T_2 с его базой (через обмотку трансформатора и диод D_3), что обеспечивает режим работы транзистора T_2 без насыщения. Кроме этого трансформатор позволяет развязать по постоянному току предварительный и окончеч-

ный каскады формирователя. Оконечный каскад (транзистор T_3) представляет собой насыщенный ключ ОЭ с форсирующей емкостью в цепи базы и активной нагрузкой в цепи коллектора. В исходном состоянии до поступления на вход схемы отрицательного управляющего импульса транзистор T_1 открыт, а транзисторы T_2 и T_3 заперты. Источник входных импульсов может быть связан со входом схемы гальванически, как показано на рис. 5.3, или через емкость. В случае применения емкостной связи диод D_1 обеспечивает быструю фиксацию уровня входного сигнала

Временная диаграмма работы формирователя представлена на рис. 5.4. При поступлении на вход схемы отрицательного импульса напряжения диод D_2 запирается и начинается процесс переключения транзисторов T_2 и T_3 из режима отсечки в режим насыщения.

Достоинством схемы является то, что требуется лишь незначительное превышение напряжения на входе формирователя по отношению к входному напряжению на транзисторе T_2 (на величину, равную сумме падения напряжения на переходе эмиттер — база транзистора T_1 и напряжения открывания диода D_2), чтобы обеспечить надежный режим генератора тока на входе второго каскада. При этом диод D_2 заперт, и ток включения транзистора T_2 определяется сопротивлением R_3 и источником — $E_{п2}$.

Благодаря обратной связи коллектора транзистора T_2 с его базой транзистор T_2 работает на границе активной области, независимо от величины входного тока. После включения цепи обратной связи напряжение на вершине импульса в коллекторе транзистора T_2 остается постоянным, так как за счет обратной связи осуществляется режим генератора напряжения по отношению к коллекторной нагрузке транзистора T_2 . При этом намагничивающий ток трансформатора линейно нарастает.

После окончания импульса напряжения на входе схемы диод D_2 токового ключа открывается, и ток ключа переключается из транзистора T_2 в диод D_2 . При этом через открытый диод D_2 на базу транзистора T_2 подается запирающее напряжение и транзистор T_2 быстро выключается. При малой длительности фронта и спада отрицательного сигнала на входе схемы переходной процесс переключения диода D_2 и транзистора T_2 протекает значительно быстрее, чем последующий процесс переключения мощного транзистора T_3 . Таким образом, на коллекторе транзистора T_2

формируется прямоугольный импульс напряжения, длительность которого примерно равна длительности сигнала на входе формирователя. На выходе каскада после трансформатора амплитуда импульса в n раз меньше, чем на коллекторе, а длительность фронта несколько больше из-за

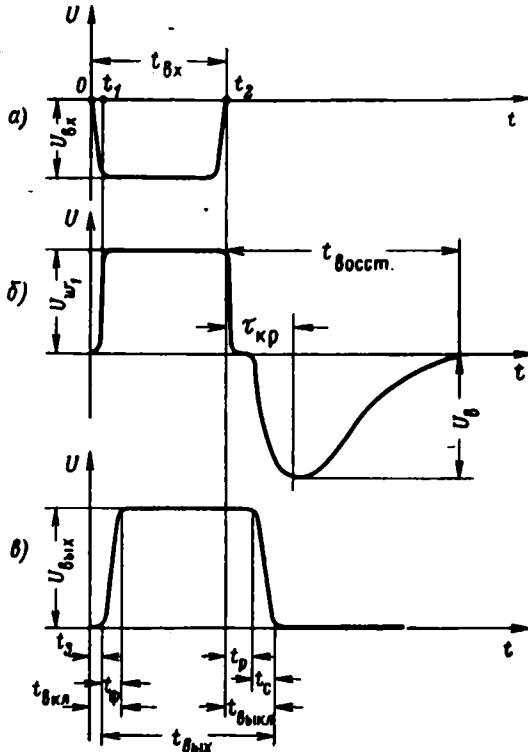


Рис. 5.4. Временная диаграмма работы формирователя схемы рис. 5.3:

a — импульс напряжения на входе; *б* — импульс напряжения на трансформаторе; *в* — импульс напряжения на выходе.

индуктивности рассеивания трансформатора. Транзистор T_3 оконечного каскада работает в режиме форсированного переключения. Для уменьшения времени включения $t_{\text{вкл}}$ и выключения $t_{\text{выкл}}$ используется «форсирующая» емкость C_2 . При включении транзистора T_3 емкость C_2 быстро заряжается с постоянной времени τ_{C_2} , и на этапе насыщения

базовый ток включения транзистора T_3 стабилизируется сопротивлением R_6 .

После окончания входного сигнала и запирающего транзистора T_2 переходный процесс выключения транзистора T_3 и восстановления исходного состояния схемы определяется энергией, накопленной в реактивных элементах схемы за время длительности входного импульса. Трансформатор Tr_1 , емкость C_2 , сопротивления R_4 , R_6 вместе с переходом база — эмиттер транзистора T_3 , шунтированным диодом D_4 , образуют эквивалентный колебательный контур, параметры которого должны быть выбраны таким образом, чтобы для уменьшения времени восстановления исходного состояния схемы имел место критический режим затухания переходного процесса. В этом случае переходный процесс восстановления исходного состояния схемы определяется постоянной времени $\tau_{кр}$, а амплитуда тока выключения транзистора T_3 — намагничивающим током трансформатора и током разряда емкости C_2 . (Величина статического тока смещения транзистора T_3 мала по сравнению с другими составляющими тока выключения.) В данной схеме величина максимального тока выключения транзистора T_3 может быть получена много большей величины тока включения транзистора на этапе насыщения. Благодаря этому длительность этапа выключения $t_{выкл}$ незначительно превышает длительность этапа включения $t_{вкл}$. Таким образом, при переключении транзистора T_3 на выходе схемы на активной нагрузке формируется симметричный трапецидальный импульс напряжения. Ток нагрузки на вершине импульса равен коллекторному току транзистора T_3 при его насыщении $I_{кн}$. Амплитуда импульса $U_{вых}$ отличается от величины напряжения источника питания окончного каскада $E_{пз}$ на величину остаточного напряжения на транзисторе T_3 и диоде D_5 :

$$U_{вых} = E_{пз} - U_{кн} - U_d = I_{зап} R_8 / 2. \quad (5.15)$$

Регулировка амплитуды выходного напряжения $U_{вых}$ в небольших пределах может осуществляться путем изменения величины напряжения питания $E_{пз}$.

Длительность выходного импульса напряжения (по основанию импульса) равна

$$t_{вых} \approx t_{вх} + t_{выкл} = t_{вх} + t_p + t_c, \quad (5.16)$$

где $t_{вх}$ — длительность импульса на входе схемы; t_p — длительность процесса рассасывания неосновных носи-

телей в базе транзистора T_3 ; t_c — длительность спада выходного импульса.

Во время цикла записи информации, когда данный формирователь не работает, а работает формирователь противоположной полярности тока записи (см. рис. 5.2), на сопротивлении R_8 возникает импульс напряжения, примерно равный $U_{вых}$. В этом случае благодаря разделяющему диоду D_5 неработающая схема отключена от согласующего сопротивления R_8 .

Методика расчета схемы

Расчет схемы формирователя проводится исходя из обеспечения требуемых параметров выходного сигнала, высокой стабильности и надежности работы схемы в реальных условиях массового применения схем. Основные расчетные соотношения могут быть получены при анализе переходных процессов в схеме. Выбор основных параметров схемы может быть произведен достаточно точно по приближенным выражениям, полученным при определенных допущениях, а уточнение параметров производится затем при экспериментальной проверке и испытаниях схемы.

Для упрощения расчета сделаем следующие допущения.

Считаем, что предварительный формирователь сигнала на транзисторе T_2 можно рассматривать как генератор прямоугольного импульса напряжения, длительность которого равна длительности сигнала на входе схемы $t_{вх}$. Выходное сопротивление второго каскада мало благодаря применению обратной связи и понижающего выходного трансформатора Tr_1 . Амплитуду импульса напряжения на первичной и вторичной обмотках трансформатора обозначим соответственно через U_{w1} и U_{w2} . Тогда коэффициент трансформации равен

$$n = U_{w1}/U_{w2}. \quad (5.17)$$

При использовании в оконечном каскаде формирователя мощного транзистора типа П605А выполняется условие коротких импульсов [2]:

$$t_{вх} \ll \tau_B = B\tau. \quad (5.18)$$

Здесь через τ обозначено среднее время пролета носителей в транзисторе T_3 , равное

$$\tau \approx \frac{1}{2\pi f_T} + R_{II}C_K,$$

где f_T — частота усиления тока транзистора T_3 , на которой $B = 1$ в каскаде с общим эмиттером при короткозамкнутой нагрузке; R_H — активная нагрузка формирователя ($R_H \approx \rho/2$); C_K — усредненная для большого сигнала емкость коллекторного перехода транзистора T_3 . Величина τ может быть определена из выражения (4.20).

Для области насыщения также справедливо неравенство

$$t_{вх} \ll \tau_H, \quad (5.19)$$

где τ_H — эффективное время жизни неосновных носителей в базе транзистора T_3 в режиме насыщения.

С учетом условия (5.18) коллекторный ток транзистора оконечного каскада связан с зарядом, поданным в базу транзистора T_3 за время длительности фронта t_ϕ на коллекторе транзистора T_3 , соотношением

$$I_K(t_\phi) \approx \frac{1}{\tau} \int_0^{t_\phi} I_{б\text{вкл}}(t) dt = I_{KH}, \quad (5.20)$$

где $I_{б\text{вкл}}(t)$ — базовый ток включения транзистора T_3 .

Пренебрегая временем задержки включения транзистора T_3 и полагая входное сопротивление оконечного каскада в области малых времен переходной характеристики каскада равным активному сопротивлению базы $r_б$ транзистора T_3 , получаем

$$I_{б\text{вкл}}(t) \approx \frac{U_{w2}}{R_б + r_б} (1 - e^{-t/\tau_{C2}}) + \frac{U_{w2}}{r_б} e^{-t/\tau_{C2}}, \quad (5.21)$$

где τ_{C2} — постоянная времени заряда «форсирующей» емкости C_2 , равная

$$\tau_{C2} = C_2 r_б R_б / (r_б + R_б). \quad (5.22)$$

Величина $r_б$ может быть определена экспериментально или расчетным путем [3] по формуле

$$r_б = \xi (r'_б C_K) / C_K, \quad (5.23)$$

где $r'_б C_K$ — постоянная времени, приводимая в технических характеристиках транзистора; C_K — емкость коллекторного перехода; ξ — коэффициент, равный $2 \div 3$ для транзисторов типа П605А.

Обычно выполняется условие стабильности $R_б \gg r_б$, или практически

$$R_б = (5 \div 10) r_б. \quad (5.24)$$

Подставляя (5.21) в (5.20) и интегрируя, получаем условие обеспечения заданного тока нагрузки

$$\frac{U_{w2}}{R_6+r_6} \frac{t_\Phi}{\tau} + \frac{U_{w2}R_6}{(R_6+r_6)r_6} \frac{\tau_{C2}}{\tau} (1 - e^{-t_\Phi/\tau_{C2}}) \geq I_{кн} = 2I_{взп}. \quad (5.25)$$

Амплитуда импульса напряжения на выходе предварительного каскада выбирается из двух условий: 1) условия стабильности тока базы транзистора T_3 на этапе насыщения

$$U_{w2} \geq (3 \div 5) U_{6н}, \quad (5.26)$$

где $U_{6н}$ — напряжение между базой и эмиттером при насыщении транзистора T_3 и 2) условия стабильности и надежности работы транзистора T_2 :

$$\frac{U_{w2}}{nr_6} + \frac{nU_{w2}}{R_4} \leq I_{к доп},$$

где $I_{к доп}$ — максимально допустимый импульсный ток коллектора транзистора T_2 . Учитывая (5.17), получаем

$$U_{w2} \leq \sqrt{I_{к доп} U_{w1} r_6 - \frac{U_{w1}^2 r_6}{R_4}}. \quad (5.27)$$

Амплитуда импульса напряжения на первичной обмотке трансформатора Tr_1 определяется из условия

$$U_{w1} \leq E_{п2} - U_{к9} \quad (5.28)$$

при

$$E_{п2} < U_{\alpha=1}, \quad (5.29)$$

где $U_{к9}$ — напряжение между коллектором и эмиттером транзистора T_2 при работе на границе активной области; $U_{\alpha=1}$ — напряжение на коллекторе транзистора T_2 , при котором $\alpha = 1$.

Постоянную времени τ_{C2} следует выбрать из условия стабильности $\tau_{C2} \ll t_{вх}$. Целесообразно принять $\tau_{C2} = (1 \div 1,5) \tau$, где τ определяется по (4.19); откуда

$$C_2 = (1 \div 1,5) \tau \frac{r_6 + R_6}{r_6 R_6}. \quad (5.30)$$

После запираания транзистора T_2 (момент времени $t \approx t_2$, рис. 5.4) импульс обратного напряжения («выброс») на коллекторе T_2 в случае критического затухания определяется выражением (начало координат оси времени перенесено в точку t_2 , рис. 5.4)

$$U_B(t) = 2n^2 R_{кр} I_\mu \frac{t}{\tau_{кр}} e^{-t/\tau_{кр}} - nU_{C2} \left(1 - \frac{t}{\tau_{кр}}\right) e^{-t/\tau_{кр}},$$

где I_μ — амплитуда тока намагничивания трансформатора,

$$I_\mu \approx U_{w1} t_{вх} / L_\mu; \quad (5.31)$$

U_{C2} — напряжение на емкости C_2 , равное $U_{C2} = U_{w2} - U_{бн}$; $\tau_{кр}$ — постоянная времени критического затухания процесса восстановления,

$$\tau_{кр} = 2R_{кр}C_2; \quad (5.32)$$

$R_{кр}$ — эквивалентное «критическое» активное сопротивление, шунтирующее колебательный контур (сопротивление эмиттерного перехода транзистора T_3 , шунтированного диодом D_4 , при выводе выражения для $U_B(t)$ полагалась равным 0),

$$R_{кр} = \frac{R_4 R_6}{R_4 + R_6 n^2} = \frac{1}{2n} \sqrt{\frac{L_\mu}{C_2}}; \quad (5.33)$$

L_μ — индуктивность намагничивания.

Амплитуда выброса равна (при $t = \tau_{кр}$)

$$U_B = 2n^2 R_{кр} I_\mu e^{-1}. \quad (5.34)$$

Условие получения допустимого обратного напряжения на коллекторе транзистора T_2 имеет вид

$$E_{п2} + U_B \leq U_{к доп}, \quad (5.35)$$

где $U_{к доп}$ — максимально допустимое обратное напряжение на коллекторе транзистора T_2 .

Длительность процесса затухания выброса напряжения, определяемая по уровню $0,1U_B$, равна $t_{восст} \approx 5\tau_{кр}$. При этом можно записать условие восстановления исходного состояния схемы:

$$\tau_{кр} \leq (T_0 - t_{вх})/5. \quad (5.36)$$

Для получения максимального тока выключения транзистора T_3 величину индуктивности намагничивания выбирают из условия получения в момент времени $t = t_2$ (рис. 5.4) допустимого коллекторного тока транзистора T_2 :

$$\frac{U_{w1} t_{вх}}{L_\mu} + \frac{2U_{w1} \sqrt{C_2}}{n \sqrt{L_\mu}} \leq I_{к доп}, \quad (5.37)$$

где $I_{к доп}$ — максимально допустимый коллекторный ток транзистора T_2 ; $U_{w1} t_{вх} / L_\mu$ — ток намагничивания трансформатора; $2U_{w1} \sqrt{C_2} / n \sqrt{L_\mu}$ — ток, протекающий через эквивалентное шунтирующее сопротивление $n^2 R_{кр}$.

Ток выключения транзистора T_3 можно определить по приближенному выражению

$$I_{\text{Б выкл}}(t) \approx \left(nI_{\mu} + \frac{UC_2 n^2}{R_4} \right) e^{-t/\tau_{\text{кр}}} = I_{\text{Б выкл}} e^{-t/\tau_{\text{кр}}}, \quad (5.38)$$

где первая составляющая тока выключения обусловлена намагничивающим током I_{μ} , а вторая — разрядом «форсирующей» емкости C_2 . При этом длительность процесса рассасывания неосновных носителей в базе транзистора T_3 определяется выражением, полученным с учетом условия (5.19),

$$t_p \approx \tau_{\text{кр}} \ln \frac{I_{\text{Б выкл}} \tau_{\text{кр}}}{I_{\text{Б выкл}} \tau_{\text{кр}} - I_{\text{Б вкл}} (t_{\text{вх}} - t_{\text{ф}})}. \quad (5.39)$$

Здесь $I_{\text{Б вкл}}$ — ток включения транзистора T_3 на этапе насыщения, равный

$$I_{\text{Б вкл}} \approx \frac{UC_2}{R_6} - I_{\text{см}} = \frac{U_{\omega 2} - U_{\text{бн}}}{R_6} - I_{\text{см}}, \quad (5.40)$$

где $I_{\text{см}}$ — ток смещения, обусловленный источником напряжения $E_{\text{пк}}$.

Длительность спада выходного сигнала t_c можно определять по формуле

$$t_c \approx \tau_{\text{кр}} \ln \frac{I_{\text{Б выкл}} (\tau_{\text{кр}} - t_p)}{I_{\text{Б выкл}} (\tau_{\text{кр}} - t_p) - I_{\text{кн}} \tau}. \quad (5.41)$$

Формула (5.41) получена при $t_p \ll \tau_{\text{кр}}$ из уравнения

$$I_{\text{к}}(t_c) \approx \frac{1}{\tau} \int_0^{t_c} I_{\text{Б выкл}}(t) dt = I_{\text{кн}}$$

аналогично уравнению (5.20).

Коэффициент трансформации цепи обратной связи $n_{\text{ос}} = \omega_1/\omega_3$ определяется из условия включения цепи обратной связи:

$$U_{\omega 1} + \frac{U_{\omega 1}}{n_{\text{ос}}} + U_{\text{эб}} - E_{\text{пз}} = U_{\text{д}},$$

где $U_{\text{эб}}$ — падение напряжения между эмиттером и базой транзистора T_2 ; $U_{\text{д}}$ — напряжение открывания диода обратной связи D_3 .

Ток включения транзистора T_2 выбирается из условия получения к моменту времени $t = t_1 \leq t_3$ (см. рис. 5.4)

максимального коллекторного тока транзистора T_2 , равного при $t_1 \ll B\tau = \tau_B$

$$I_K \approx I_{\text{б вкл}} \frac{t_1}{\tau} = U_{\text{в1}} \left(\frac{1}{R_4} + \frac{1}{n^2 r_6} \right).$$

Постоянная времени τ транзистора T_2 равна

$$\tau \approx \frac{1}{2\pi f_T} + \frac{R_4 r_6 n^2}{R_4 + r_6 n^2} C_K, \quad (5.42)$$

где f_T — предельная частота усиления тока транзистора T_2 , при которой $B = 1$; C_K — коллекторная емкость транзистора T_2 .

Базовый ток включения транзистора T_2 равен

$$I_{\text{б вкл}} = I_K \frac{\tau}{t_1} = U_{\text{в1}} \frac{\tau}{t_1} \frac{R_4 + r_6 n^2}{R_4 r_6 n^2}. \quad (5.43)$$

Величины сопротивлений R_2 и R_3 определяются по формулам

$$R_2 = \frac{E_{\text{пб}} - U_{\text{э}}}{I_{\text{б вкл}} + I_{\text{э}}}, \quad R_3 = \frac{E_{\text{пз}} - U_{\text{об}}}{I_{\text{б вкл}}}, \quad (5.44)$$

где $I_{\text{э}}$ — статический ток эмиттера транзистора T_1 ; $U_{\text{э}}$ — статический потенциал на эмиттере транзистора T_1 .

Амплитуда входного сигнала $U_{\text{вх}}$ выбирается из условия надежного записания диода D_2 и отсутствия насыщения транзистора T_1 :

$$U_{\text{об1}} \ll U_{\text{вх}} < E_{\text{п1}}. \quad (5.45)$$

Напряжение питания $E_{\text{пз}}$ определяется из выражения (5.15) и должно удовлетворять условию

$$E_{\text{пз}} < U_{\alpha=1}, \quad (5.46)$$

где $U_{\alpha=1}$ — напряжение коллектора транзистора T_3 , при котором $\alpha = 1$.

Мощность рассеивания транзистора T_3 определяется по формуле (4.55) и должна быть меньше P_K доп.

Ток смещения $I_{\text{см}}$, обусловленный источником $E_{\text{п4}}$, выбирается равным максимальному обратному току коллекторного перехода транзистора T_3 при $+50^\circ \text{C}$: $I_{\text{см}} = I_{\text{ко макс}}$.

Величина сопротивления R_7 определяется по формуле

$$R_7 = \frac{E_{\text{п4}} - E_{\text{пз}}}{I_{\text{см}}} = \frac{E_{\text{п4}} - E_{\text{пз}}}{I_{\text{ко макс}}}. \quad (5.47)$$

Напряжение источника тока смещения $E_{пз}$ выбирается так, чтобы удовлетворялось условие

$$R_7 \gg R_8. \quad (5.48)$$

Получим приближенные выражения для расчета величин максимальных нестабильностей амплитуды и длительности импульса тока записи. Амплитуда тока записи определяется по формуле (5.14), а длительность — по (5.16). Из формулы (5.14) при $R \gg r_{пр}$ получаем величину максимальной нестабильности амплитуды

$$\delta I_{зап} \approx \delta U_{вых} + \delta R + \frac{r_{пр}}{R} \delta r_{пр}, \quad (5.49)$$

где $\delta U_{вых}$ — нестабильность амплитуды выходного импульса напряжения; δR , $\delta r_{пр}$ — нестабильности сопротивлений R и $r_{пр}$. Учитывая (5.15), получаем при $E_{пз} \gg (U_{кн} + U_{д})$

$$\delta U_{вых} \approx \delta E_{пз} + \frac{U_{кн} + U_{д}}{E_{пз}} \delta (U_{кн} + U_{д}), \quad (5.50)$$

где $\delta E_{пз}$ — нестабильность питающего напряжения $E_{пз}$; $\delta (U_{кн} + U_{д})$ — нестабильность суммарного падения напряжения на транзисторе и диоде. Подставляя (5.50) в (5.49), окончательно получаем

$$\begin{aligned} \delta I_{зап} \approx \delta E_{пз} + \delta R + \frac{U_{кн} + U_{д}}{E_{пз}} \delta (U_{кн} + U_{д}) + \\ + \frac{r_{пр}}{R} \delta r_{пр} \leq \delta I_{зап \text{ доп}}, \end{aligned} \quad (5.51)$$

где $\delta I_{зап \text{ доп}}$ — максимально допустимая величина нестабильности амплитуды тока записи.

Из формулы (5.16), полагая, что величина t_p не зависит от $t_{вх}$, получаем выражение для максимальной нестабильности длительности импульса:

$$\delta t_{вых} \approx \frac{t_{вх}}{t_{вых}} \delta t_{вх} + \frac{t_p}{t_{вых}} \delta t_p + \frac{t_c}{t_{вых}} \delta t_c.$$

Полагая $t_p \approx t_c$ и $\delta t_p \approx \delta t_c$, окончательно получаем

$$\delta t_{вых} \approx \frac{t_{вх}}{t_{вых}} \delta t_{вх} + 2 \frac{t_p}{t_{вых}} \delta t_p \leq \delta t_{вых \text{ доп}}, \quad (5.52)$$

где $\delta t_{вх}$, δt_p — нестабильности длительностей $t_{вх}$ и t_p ; $\delta t_{вых \text{ доп}}$ — максимально допустимая величина нестабильности длительности импульса.

Величина нестабильности δt_p может быть определена из формулы (5.39). С целью упрощения выражения для δt_p формулу (5.39) преобразуем для случая $t_p \ll \tau_{кр}$ и $t_\phi \ll t_{вх}$:

$$t_p \approx \tau_{кр} \frac{I_{б\text{ вкл}} t_{вх}}{I_{б\text{ выкл}} \tau_{кр} - I_{б\text{ вкл}} t_{вх}}.$$

Учитывая (5.31), (5.38) и (5.40), а также пренебрегая малым током $I_{см}$ и полагая, что $\frac{n^2}{R_4} \tau_{кр} \approx \frac{t_{вх}}{R_6}$, получаем

$$t_p \approx \frac{U_{w2} - U_{бн}}{U_{w2}} \frac{L_\mu}{R_6 n^2}. \quad (5.53)$$

Из формулы (5.53) видно, что при сделанных допущениях величина t_p не зависит от $t_{вх}$.

Теперь из (5.53) получаем

$$\delta t_p \approx \frac{U_{бн}}{U_{w2} - U_{бн}} \delta U_{w2} + \frac{U_{бн}}{U_{w2} - U_{бн}} \delta U_{бн} + \delta L_\mu + \delta R_6, \quad (5.54)$$

где δU_{w2} , $\delta U_{бн}$ — нестабильности напряжений U_{w2} , $U_{бн}$; δL_μ , δR_6 — нестабильности индуктивности L_μ и сопротивления R_6 .

Расчет схемы

Используя полученные выше выражения, рассчитаем схему формирователя (рис. 5.3). При расчете считаем заданными:

1) тип транзистора T_3 оконечного каскада П605А с параметрами: $B = 50 \div 120$, $U_{\alpha=1} = 35$ в, $U_{кн} = 1,2$ в и $U_{бн} = 0,7$ в при $t_p = 0,3$ мксек и $I_{кн} = 0,3$ а, $I_{к\text{ макс}} = 6$ ма, $R_{к\text{ доп}} = 0,5$ ом, $(r_{бC_k})' = 500 \cdot 10^{-6}$ мксек, $C_k = 130$ пф, $t_\phi = 0,35$ мксек при $I_{б0} = 0,03$ а и $I_{кн} = 0,5$ а.

2) тип транзистора T_2 предварительного каскада П416Б с параметрами: $U_{к\text{ доп}} = 20$ в, $U_{\alpha=1} = 12$ в, $U_{к0} = 1,9$ в, $U_{\alpha6} = 0,5$ в, $I_{к\text{ доп}} = 0,12$ а, $f_T = 80$ Мгц, $C_k = 8$ пф;

3) параметры входного и выходного сигнала, а также параметры нагрузки: $t_{вх} = 0,24$ мксек, $\delta t_{вх} = 0,05$, $t_\phi = 0,04$ мксек, $t_{вых} = 0,33$ мксек, $U_{вых} = 25$ в, $I_{зап} = 0,155$ а, $\delta I_{зап\text{ макс}} = 0,1$, $\delta t_{вых\text{ макс}} = 0,1$;

4) номиналы типовых источников питания: -3 в, -10 в, $+6$ в, $+20$ в, $+27$ в, $+40$ в.

Расчеты проводим в следующем порядке:

1. По формуле (5.15) при $U_{вых} = 25$ в, $U_{кн} = 1,2$ в, $U_D = 0,8$ в определяем напряжение коллекторного питания $E_{пз}$ и затем проверяем выполнение условия стабильности (5.46): $E_{пз} = 25 + 1,2 + 0,8 = 27$ в $< U_{\alpha=1} = 35$ в.

2. Определяем по (5.15) величину коллекторного тока насыщения транзистора T_3 при $I_{зап} = 0,155$ а: $I_{кн} = 2 \cdot 0,155 = 0,31$ а.

3. Мощность, рассеиваемую транзистором T_3 , определяем по формуле (4.55).

При $I_{\text{кн}} = 0,31$ а, $I_{\text{но макс}} = 6$ ма, $U_{\text{кн}} = 1,2$ в, $E_{\text{пз}} = 27$ в, $t_{\text{ф}} \approx t_{\text{с}} = 0,04$ мксек, $t_{\text{в}} = 0,24$ мксек, $T = 1$ мксек, $t_{\text{вых}} = 0,32$ мксек получаем

$$P_{\text{к}} \approx 0,31 \cdot 1,2 \cdot 0,24 + 27 \cdot 0,006 (1 - 0,32) + \\ + \frac{1}{3} \cdot 27 \cdot 0,31 \cdot 0,04 \approx 0,31 \text{ вт} < P_{\text{к доп}} = 0,5 \text{ вт.}$$

4. Выбираем из ряда типовых номиналов напряжение источника смещения равным $E_{\text{п4}} = 40$ в и затем по формуле (5.47) при $I_{\text{см}} = I_{\text{но макс}} = 6$ ма определяем величину сопротивления R_7 :

$$R_7 = (40 - 27) / 0,006 \approx 2160 \text{ ом.}$$

Выбираем $R_7 = 2$ ком.

5. С учетом условия (5.29) выбираем из ряда типовых номиналов напряжение коллекторного питания $E_{\text{п2}}$:

$$E_{\text{п2}} = 10 \text{ в} < U_{\alpha=1} = 12 \text{ в.}$$

6. По условиям (5.26) и (5.28) при $U_{\text{бн}} = 0,7$ в и $U_{\text{кз}} = 1,9$ в определяем амплитуду импульса напряжения на первичной и вторичной обмотках трансформатора U_{w1} и U_{w2} , а затем по (5.17) — коэффициент трансформации n :

$$U_{w1} = 10 - 1,9 = 8,1 \text{ в}, U_{w2} = 2,7 \text{ в}, n = 3.$$

7. По формуле (5.23) при $(r_6' C_{\text{к}}) = 500 \cdot 10^{-8}$ мксек и $C_{\text{к}} = 130$ пф определяем величину r_6 , затем из выражения (5.24) находим величину сопротивления R_6 и проверяем условие (5.48):

$$r_6 = 2,5 \frac{500 \cdot 10^{-12}}{130 \cdot 10^{-12}} \approx 10 \text{ ом}, R_6 = (5 \div 10) \cdot 10 \text{ ом.}$$

Выбираем $R_6 = 68$ ом; $R_6 \ll R_7 = 2$ ком.

8. По формуле (4.20) при $t_{\text{ф}} = 0,35$ мксек, $I_{\text{б0}} = 0,03$ а, $I_{\text{кн}} = 0,5$ а и $V_{\text{мчн}} = 50$ определяем постоянную времени τ транзистора T_3 :

$$\tau = \frac{0,35}{50 \ln \frac{50 \cdot 0,03}{50 \cdot 0,03 - 9 \cdot 0,5}} \approx 0,019 \text{ мксек.}$$

9. Полагая $\tau_{\text{с2}} = 1,3\tau$, определяем из (5.30) величину форсирующей емкости C_2 :

$$C_2 = \frac{1,3 \cdot 0,019 (10 + 68)}{10 \cdot 68} 10^{-6} \approx 3000 \text{ пф.}$$

10. Проверим выполнение условия (5.25) при $t_{\text{ф}} = 0,04$ мксек:

$$\frac{2,7 \cdot 0,04}{(68 + 10) 0,019} + \frac{2,7 \cdot 1,3 \cdot 0,019}{0,019} \frac{68}{(68 + 10) 10} (1 - e^{-1,6}) \approx \\ \approx 0,32 \text{ а} > I_{\text{кн}} = 0,31 \text{ а.}$$

В случае, когда условие (5.25) не выполняется, необходимо увеличить постоянную времени $\tau_{\text{с2}}$ или амплитуду U_{w2} .

11. Величину индуктивности намагничивания трансформатора Tp_1 выбираем из условия (5.37). Положим $L_{\mu} = 50$ мкГн, из (5.37) полу-

чаем при $t_{вх} = 0,24$ мксек, $n = 3$ и $U_{ш1} = 8,1$ в

$$\frac{8,1 \cdot 0,24 \cdot 10^{-6}}{50 \cdot 10^{-6}} + \frac{2 \cdot 8,1}{3} \frac{\sqrt{3000 \cdot 10^{-12}}}{\sqrt{50 \cdot 10^{-6}}} \approx 0,081 \text{ а} < I_{к доп} = 0,12 \text{ а.}$$

12. По формуле (5.33) определяем сначала величину $R_{кр}$, а затем R_4 :

$$R_{кр} = \frac{1}{2 \cdot 3} \sqrt{\frac{50 \cdot 10^{-6}}{3000 \cdot 10^{-12}}} \approx 22 \text{ ом,}$$

$$R_4 = \frac{22 \cdot 9 \cdot 68}{68 - 22} \approx 300 \text{ ом.}$$

13. Проверяем выполнение условия (5.27):

$$\sqrt{0,12 \cdot 8,1 \cdot 10 - \frac{8,1^2 \cdot 10}{300}} = 2,74 \approx U_{ш2} = 2,7 \text{ в.}$$

В случае, когда условие (5.27) не выполняется, необходимо увеличить R_4 за счет увеличения L_{μ} .

14. По формуле (5.32) находим постоянную времени $\tau_{кр}$ и затем проверяем выполнение условия (5.36):

$$\tau_{кр} = 2 \cdot 22 \cdot 3000 \cdot 10^{-12} \approx 0,13 \text{ мксек} < \frac{T - t_{вх}}{5} \approx 0,15 \text{ мксек.}$$

15. По выражению (5.31) находим амплитуду тока намагничивания, а затем по (5.34) — амплитуду выброса обратного напряжения на коллекторе транзистора T_2 и проверяем выполнение условия (5.35):

$$I_{\mu} = \frac{8,1 \cdot 0,24 \cdot 10^{-6}}{50 \cdot 10^{-6}} = 0,039 \text{ а,}$$

$$U_{в} = 2 \cdot 9 \cdot 22 \cdot 0,039 \cdot 0,37 \approx 5,7 \text{ в,}$$

$$E_{пз} + U_{в} = 10 + 5,7 = 15,7 \text{ в} < U_{к доп} = 20 \text{ в.}$$

16. По формулам (5.38) и (5.40) определяем величину тока включения и выключения транзистора T_3 и затем по (5.39) находим время рассасывания неосновных носителей в базе транзистора T_3 . При $U_{бв} = 0,7$ в и $I_{см} = 6$ ма получаем

$$I_{б вкл} = \frac{2,7 - 0,7}{68} = 0,006 \approx 0,0234 \text{ а,}$$

$$I_{б выкл} = 3 \cdot 0,039 + \frac{2,7 - 0,7}{300} \cdot 9 \approx 0,177 \text{ а,}$$

$$t_p = 0,13 \ln \frac{0,177 \cdot 0,13}{0,177 \cdot 0,13 - 0,0234 \cdot 0,2} \approx 0,03 \text{ мксек.}$$

17. Длительность спада выходного сигнала определяем по формуле (5.41)

$$t_c = 0,13 \ln \frac{0,177 (0,13 - 0,03)}{0,177 (0,13 - 0,03) - 0,31 \cdot 0,019} \approx 0,053 \text{ мксек.}$$

18. По формуле (5.42) определяем постоянную времени τ транзистора T_2 , а затем по (5.43) при $t_1 = 0,025$ мксек, $f_T = 80$ Мгц,

$C_k = 8 \text{ пф}$ находим величину тока включения транзистора T_2 :

$$\tau = \frac{10^3}{2\pi \cdot 80} + \frac{9 \cdot 10 \cdot 300}{9 \cdot 10 + 300} 8 \cdot 10^{-12} \approx 2,55 \text{ нсек},$$

$$I_{\text{б вкл}} = \frac{8,1 (9 \cdot 10 + 300)}{9 \cdot 10 \cdot 300} \frac{0,00255}{0,025} \approx 0,0115 \text{ а} = 11,5 \text{ ма}.$$

19. По формулам (5.44) находим величины сопротивлений R_2 и R_3 . При $E_{\text{пз}} = 6 \text{ в}$, $U_{\text{вб}} = 0,5 \text{ в}$, $U_{\text{в}} = 0,5 \text{ в}$, $I_{\text{в}} = I_{\text{б вкл}} = 11,5 \text{ ма}$ получаем

$$R_2 = \frac{6 - 0,5}{0,023} \approx 240 \text{ ом}, \quad R_3 = \frac{10 - 0,5}{0,0115} \approx 820 \text{ ом}.$$

20. Из условия (5.45) и формулы (5.16) определяем требуемые параметры входного сигнала. При $E_{\text{пз}} = 3 \text{ в}$, $U_{\text{вб}} = 0,5 \text{ в}$, $t_{\text{вых}} = 0,33 \text{ мксек}$, $t_{\text{р}} = 0,03 \text{ мксек}$ и $t_{\text{с}} = 0,053 \text{ мксек}$ получаем

$$U_{\text{вх}} = 2,5 \text{ в} \text{ и } t_{\text{вх}} \approx 0,245 \text{ мксек}.$$

21. По формуле (5.51) определяем величину максимальной нестабильности амплитуды тока записи. При $E_{\text{пз}} = 27 \text{ в}$, $U_{\text{кв}} = 1,2 \text{ в}$, $U_{\text{д}} = 0,8 \text{ в}$, $R = 160 \text{ ом}$, $r_{\text{пр}} = 8 \text{ ом}$, $\delta E_{\text{пз}} = 0,04$, $\delta (U_{\text{кв}} + U_{\text{д}}) = 0,33$, $\delta R_{\text{пр}} = 0,1$, $\delta R = 0,02$

$$\delta I_{\text{зап}} \approx 0,04 + 0,02 + \frac{2}{27} 0,33 + \frac{8}{160} \cdot 0,1 \approx 0,089 < \delta I_{\text{зап доп}} = 0,1.$$

22. По формуле (5.54) определяем величину $\delta t_{\text{р}}$ и затем по (5.52) находим величину максимальной нестабильности длительности импульса записи. При $U_{\text{вз}} = 2,7 \text{ в}$, $U_{\text{вбн}} = 0,7 \text{ в}$, $t_{\text{вых}} = 0,33 \text{ мксек}$, $t_{\text{вх}} = 0,24 \text{ мксек}$, $t_{\text{р}} = 0,04 \text{ мксек}$, $\delta U_{\text{вз}} = 0,1$, $\delta U_{\text{вбн}} = 0,33$, $\delta L_{\mu} = 0,1$, $\delta R_{\text{в}} = 0,05$, $\delta t_{\text{вх}} = 0,05$ получаем

$$\delta t_{\text{р}} = \frac{0,7}{2,7 - 0,7} 0,1 + \frac{0,7}{2,7 - 0,7} 0,33 + 0,1 + 0,05 \approx 0,3;$$

$$\delta t_{\text{вых}} \approx \frac{0,24}{0,33} 0,05 + 2 \frac{0,04}{0,33} 0,3 \approx 0,11 < \delta t_{\text{вых доп}} \approx 0,15.$$

5.3. ФОРМИРОВАТЕЛЬ ТОКА ЗАПИСИ ДЛЯ ЗУ НА МАГНИТНОМ БАРАБАНЕ

Формирователь предназначен для создания тока записи в магнитной головке при записи двоичной информации на рабочую поверхность магнитного барабана потенциальным методом.

Технические характеристики

Нагрузка — индуктивность магнитной головки	19 ÷ 26 мксн
Амплитуда тока записи в магнитной головке	175 ± 25 ма

Длительность фронта тока записи	$0,5 \div 0,8$ мксек
Длительность спада тока записи	$0,5 \div 0,8$ мксек
Минимальный период переключения тока в магнитной головке	4 мксек
Управление формирователем осуществляется перепадами напряжений с уровнями:	
нижний	0,5 в
верхний	$5 \div 5,5$ в
Длительность фронта входного сигнала	$0,05 \div 0,1$ мксек
Стабильность источников питания	$\pm 5\%$
Температурный диапазон	$+5^\circ \div +50^\circ$ С.

Формирователь тока записи используется в накопителе со следующими характеристиками:

1) магнитное покрытие барабана из сплава кобальт-вольфрам толщиной 1,5—3,5 мк со следующими магнитными свойствами:

 коэрцитивная сила (H_c) 280—320 э,
 остаточная индукция (B_r) 2,5—5 тыс. гс;

2) для записи используется универсальная магнитная головка (для записи и воспроизведения) с шириной рабочего зазора порядка 20 мк;

3) величина зазора магнитное покрытие барабана — магнитная головка 5—6 мк.

При данных характеристиках накопителя рассматриваемый формирователь тока записи позволяет осуществлять запись информации с линейной плотностью записи 12—15 бит/мм *).

Выбор схемы

При записи двоичной информации на магнитный носитель потенциальным методом двоичной «единице» или двоичному «нулю» соответствует изменение знака намагниченности магнитного носителя ($+B_r$ или $-B_r$). Метод записи определяет выбор функциональной схемы формирователя.

*) В современных запоминающих устройствах с использованием цифровой магнитной записи ограничения на линейную плотность записи накладываются, в основном, в процессе воспроизведения (см. гл. 3). Указанный предел линейной плотности записи определяется возможностями безошибочного воспроизведения записанной информации.

Формирователи тока записи включаются в схему моста, в диагонали которого находится магнитная головка (рис. 5.5). В зависимости от того, какой формирователь включен, в магнитной головке будет протекать ток того или другого направления. Таким образом осуществляется перемагничивание магнитного носителя.

В связи с тем, что для записи информации требуются сравнительно большие токи и, следовательно, в выходных каскадах формирователя необходимо использовать мощные

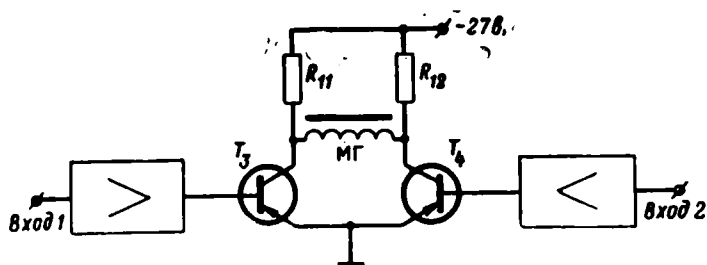


Рис. 5.5. Функциональная схема включения формирователя тока записи для ЗУ на магнитном барабане.

транзисторы, которые не могут обеспечить достаточного быстродействия при работе в режиме ключа, то транзисторы в формирователе следует использовать в ненасыщенном режиме.

Описание схемы

На рис. 5.6 изображена принципиальная схема формирователя тока записи, который состоит из мощного выходного каскада (T_3), управляемого усилителем — инвертором (T_1) через эмиттерный повторитель (T_2). Эмиттерный повторитель служит для повышения быстродействия, так как значительно уменьшает емкостную нагрузку на каскад усилителя инвертора.

На входе формирователя расположена диодная схема совпадения, включающая диоды D_1 — D_4 и сопротивление R_1 .

Для увеличения быстродействия формирователя применены ускоряющие конденсаторы C_1 , C_3 и нелинейная обратная связь для предотвращения насыщения транзисторов T_1 и T_3 , выполненная на диодах D_5 , D_6 и D_9 , D_{10} соответ-

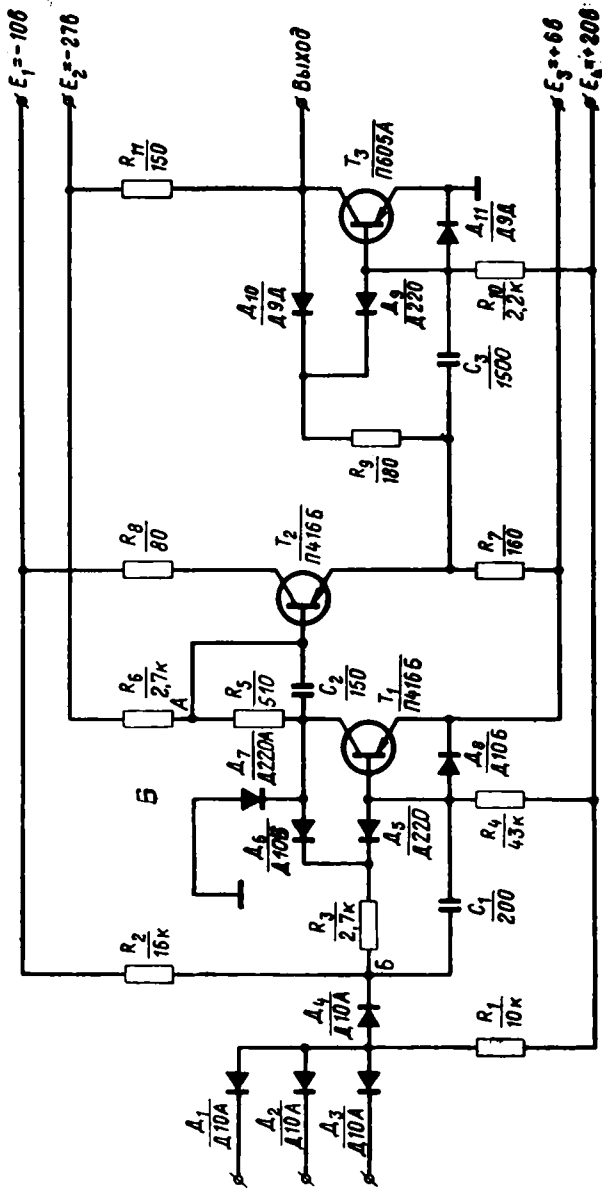


Рис. 5.6. Формирователь для ЗУ на магнитном барабане.

ственно. Фиксация нижнего уровня сигнала, поступающего на вход выходного каскада, осуществляется диодом D_7 . Делитель $R_5 - R_6$ обеспечивает необходимый перепад напряжений для управления выходным каскадом. Диоды D_8 и D_{11} используются для защиты перехода база — эмиттер от пробоя.

При поступлении на все входы схемы совпадения положительных потенциалов, входной транзистор T_1 закрывается и с делителя $R_5 - R_6$ через эмиттерный повторитель отрицательный сигнал подается на транзистор T_3 и открывает его.

Методика расчета схемы

Основными характеристиками формирователя являются величина импульса тока записи и его фронты нарастания и спада, поэтому в настоящем разделе рассчитываются только те элементы схемы, которые непосредственно влияют на величину выходного тока формирователя и его быстрдействие.

Методика расчета выходного каскада

В установившемся режиме (открытое состояние транзистора T_3) ток в магнитной головке равен

$$I_{\text{вых}} = I_{\text{к}}/2. \quad (5.55)$$

Это соотношение получается при $R_{11} = R_{12}$ (рис. 5.5). Активным сопротивлением магнитной головки пренебрегаем.

Предположим, что транзистор T_3 (при нагрузке равной R_{11}) включается за время по крайней мере на порядок меньшее, чем время нарастания тока в магнитной головке. В этом случае можно считать, что переходной процесс выходного каскада определяется в основном постоянной времени изменения тока в магнитной головке $\tau_{\text{г}}$, которая выражается соотношением (рис. 5.5).

$$\tau_{\text{г}} = L_{\text{г}}/R_{11}, \quad (5.56)$$

где $L_{\text{г}}$ — индуктивность магнитной головки.

Ток в индуктивности магнитной головки достигнет уровня 0,9 от своего установившегося значения за время, равное

$$t_{\text{г}} = 2,2\tau_{\text{г}}. \quad (5.57)$$

Время включения транзистора с ускоряющей емкостью в цепи базы на активно-емкостной нагрузке при подаче идеального прямоугольного импульса на вход определяется выражением [2]

$$t_1 = \tau_0 \ln \frac{1}{1 - \frac{E_2}{U_{\text{вх3}}} \frac{C_{\text{к}} + \tau_{\text{T}}/R_{11}}{C_3}}, \quad (5.58)$$

где

$$\tau_0 = \frac{\tau_{\text{T}} R_{11} (C_{\text{к}} + C_{\text{н}})}{\tau_{\text{T}} + R_{11} C_{\text{к}}}. \quad (5.59)$$

Из (5.58) следует, что для уменьшения t_1 необходимо выполнить условие

$$C_3 > \frac{E_2}{U_{\text{вх3}}} \left(\frac{\tau_{\text{T}}}{R_{11}} + C_{\text{к}} \right). \quad (5.60)$$

Из соотношений (5.56) и (5.57) определяется ориентировочное значение сопротивления нагрузки, которое может обеспечить заданное минимальное значение $t_{\text{ф мин}}$ при $L_{\text{Г макс}}$, т. е.

$$R_{11\text{мин}} = 2,2 L_{\text{Г макс}} / t_{\text{ф мин}}. \quad (5.61)$$

Напряжение источника питания, которое может обеспечить максимальный ток в магнитной головке, определяется соотношением

$$E_2 \geq I_{\text{к макс}} R_{11\text{мин}} / 2. \quad (5.62)$$

Из (5.56) следует, что для уменьшения τ_{T} необходимо увеличивать сопротивление нагрузки, что при заданном токе через магнитную головку соответствует увеличению напряжения E_2 . Следовательно, необходимо E_2 выбирать по возможности большим. С другой стороны, в режиме отсечки к транзистору T_3 прикладывается напряжение $U_{\text{кэ}}$, превышающее E_2 , т. е.

$$U_{\text{кэ}} = E_2 + L_{\text{T}} \frac{dI_{\text{вх}}}{dt}, \quad (5.63)$$

где $dI_{\text{вх}}/dt$ — скорость спада тока в магнитной головке в момент запираания транзистора. Необходимо, чтобы

$$U_{\text{кэ}} \leq U_{\text{кэ доп}}. \quad (5.64)$$

Учитывая соображения, приведенные выше, E_2 следует выбирать из соотношения

$$I_{к макс} \frac{R_{11 мин}}{2} \leq E_2 \leq U_{кэ доп} - L_T \frac{dI_{вых}}{dt}. \quad (5.65)$$

В соответствии с (5.65) и по $U_{кэ доп}$ и требуемым временам переключения t_1 выбирается тип транзистора. После расчета элементов схемы производится проверочный расчет допустимой мощности рассеяния транзистора и переходных характеристик каскада.

После выбора E_2 уточняется величина минимального сопротивления нагрузки

$$R_{11 мин} = E_2 / I_{вых макс}. \quad (5.66)$$

Значение сопротивления нагрузки R_{11} выбирается равным ближайшему большему номинальному значению.

При выбранном R_{11} определяются отклонения коллекторного тока при разбросе номиналов сопротивлений и напряжения источника питания

$$\begin{aligned} I_{к макс} &= \frac{2[(1 + \delta E) E_2 - (1 - \delta U) U_{кэ}]}{(1 - \delta R) R_{11}}, \\ I_{к мин} &= \frac{2[(1 - \delta E) E_2 - (1 + \delta U) U_{кэ}]}{(1 + \delta R) R_{11}}. \end{aligned} \quad (5.67)$$

В установившемся режиме коллекторный ток транзистора T_3 ограничивается сопротивлением $R_{11}/2$ (так как $R_{11} = R_{12}$) и напряжением источника питания. Значение постоянного тока базы I_6 , необходимого для обеспечения заданного тока коллектора, определяется по выходным характеристикам транзистора.

В [4] показано, что начальное отношение скорости нарастания коллекторного тока к входному скачку тока не является функцией от B , а зависит только от f_T и величины скачка базового тока. Отсюда величина базового тока, обеспечивающего нарастание тока I_k за время t_ϕ определяется выражением

$$I_{61} \approx I_k / t_\phi 2\pi f_T, \quad (5.68)$$

где t_ϕ — фронт нарастания сигнала на выходе каскада.

Оптимальная форма базового тока [4] имеет вид, показанный на рис. 5.7. Длительность t'_1 выброса форсирующего тока должна быть не меньше требуемого времени включения. Величина тока $I_{\beta 2}$ должна быть достаточной, чтобы транзистор находился на границе насыщения.

Для обеспечения заданной формы базового тока в схеме (см. рис. 5.6) используется ускоряющий конденсатор C_3 (при этом необходимо, чтобы внутреннее сопротивление генератора входных сигналов было мало по сравнению

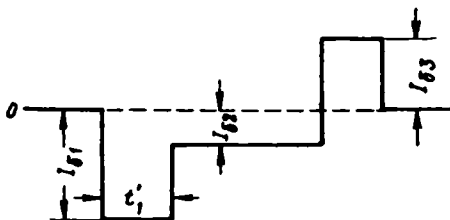


Рис. 5.7. Оптимальная форма базового тока.

с входным сопротивлением). В [4] показано, что при равных временах включения и выключения транзистора ток $I_{\beta 1} > I_{\beta 3}$ (рис. 5.7) и, следовательно, выбор ускоряющего конденсатора C_3 для обеспечения необходимого времени включения удовлетворяет требованию времени выключения.

Прирост базового тока в момент включения T_3 , обеспечиваемый ускоряющим конденсатором C_3 , согласно рис. 5.7 равен $I_{\beta 1} - I_{\beta 2}$. Кроме того, конденсатор C_3 должен выдавать дополнительный ток для заряда коллекторной емкости транзистора T_3 , который равен

$$I_C = C_R \Delta U / \Delta t. \quad (5.69)$$

В этом выражении ΔU — изменение уровня напряжения на входе каскада; Δt — необходимое время переключения транзистора.

Если считать, что напряжение на базе транзистора в процессе переключения остается постоянным, то значение конденсатора C_3 может быть получено из следующего соотношения:

$$C_3 = (I_{\beta 1} - I_{\beta 2} + I_C) \Delta t / \Delta U. \quad (5.70)$$

Выбор сопротивлений R_9 , R_{10} , а также диодов обратной связи D_9 , D_{10} подробно рассматривается в работе [4].

Средняя мощность, рассеиваемая на коллекторе транзистора T_3 , согласно [4.55] определяется выражением

$$P_K \geq \frac{t_{\Phi} E_2 I_{\text{кн}}}{6T_{\text{мин}}} + \frac{t_c E_2 I_{\text{кн}}}{6T_{\text{мин}}} + \frac{I_{\text{кн}} t_{\text{в}} U_{\text{кн}}}{T_{\text{мин}}}. \quad (5.71)$$

Методика расчета эмиттерного повторителя (T_2)

Из выражения (5.58) видно, что время включения транзистора, работающего на активно-емкостную нагрузку, прямо пропорционально емкости нагрузки $C_{\text{н}}$. Следовательно, непосредственное подключение выходного каскада на вход инвертора (T_1) приведет к существенному затягиванию его фронта включения. (При непосредственном соединении каскадов T_1 и T_3 емкостная нагрузка T_1 равна $C_{\text{н}} = C_3$.) Для уменьшения емкостной нагрузки инвертора используется эмиттерный повторитель T_2 .

Входная эквивалентная емкость эмиттерного повторителя T_2 определяется из выражения [2]

$$C_{\text{вх}2} = C_{\text{к}} + \frac{\tau_T}{R_7} + \frac{\tau_T}{t_c} \left(C_3 - \frac{\tau_T}{R_7} \right). \quad (5.72)$$

После запираания транзистора T_2 переходной процесс, соответствующий спаду импульса, определяется только цепью нагрузки, и расчет длительности спада в этом случае проводится как для обычной RC -цепи. В этом случае длительность спада импульса можно определить из следующего соотношения:

$$t_c = \tau \ln \frac{E_3 + U_{\text{в}2}}{E_3}, \quad (5.73)$$

где

$$\tau = R_7 C_3, \quad (5.74)$$

$U_{\text{в}2} \approx U_{\text{вх}2}$ — амплитуда импульса на эмиттере T_2 . Импульсный ток через транзистор T_2 находится из соотношения

$$I_2 \approx (E_3 + U_{\text{вх}}) / R_7. \quad (5.75)$$

Сопротивление R_8 применяется для уменьшения мощности рассеивания на коллекторе транзистора. Выбор R_8 должен обеспечить линейный режим работы эмиттерного повторителя при передаче нижнего уровня входного напряжения, т. е.

$$E_1 - I_2 R_8 \geq U_{\text{вх}}. \quad (5.76)$$

Методика расчета входного каскада

Выходной каскад (T_3) управляется напряжением, изменяющимся от 0 в до -5 в. Для получения такого перепада напряжений на выходе инвертора (T_1) необходимо использовать делитель. Коэффициент передачи делителя определяется из соотношений (рис. 5.6)

$$\begin{aligned} K &= \frac{U_1 - E_2}{U_2 - E_2} = \frac{R_6}{R_5 + R_6} \cdot \\ K &= \frac{U_3 - E_2}{U_4 - E_2} = \frac{R_6}{R_5 + R_6} \cdot \end{aligned} \quad (5.77)$$

В этих соотношениях U_2, U_4 — напряжения на коллекторе T_1 соответственно в открытом и закрытом состояниях; U_1, U_3 — напряжения в точке А (см. рис. 5.6) соответственно в открытом и закрытом состояниях транзистора T_1 ; E_2 — напряжение источника питания коллекторной цепи транзистора T_1 .

Сопротивления делителя R_5 — R_6 выбираются таким образом, чтобы ток через него был значительно больше базового тока транзистора T_2 . Для обеспечения максимальной стабильности коэффициента передачи делителя напряжение E_2 следует выбирать как можно большим, ограничиваясь допустимой величиной коллекторного напряжения транзистора.

Нагрузкой делителя является эмиттерный повторитель T_2 . Для обеспечения постоянства коэффициента передачи делителя в переходном режиме необходимо, чтобы

$$R_6 C_{вх2} = R_5 C_2. \quad (5.78)$$

В открытом состоянии через транзистор T_1 протекает ток, примерно равный

$$I_{к1} = \frac{E_2 - U_{кэ} - E_2}{R_5 + R_6}. \quad (5.79)$$

Необходимый ток базы для обеспечения требуемого $I_{к1}$ находится по выходным характеристикам транзистора T_1 .

Значение емкости C_1 определяется из условия получения времени выключения транзистора T_1 , равного длительности фронта входного сигнала [4]:

$$C_1 = \frac{I_{к1} t_{ф\text{ вх}}}{U_6 - (U_{вх} - U_B)}. \quad (5.80)$$

В этом выражении U_B — напряжение на базе открытого транзистора T_1 ; U_B — напряжение в точке B .

Выбор остальных элементов схемы производится по методике, приведенной в работе [4].

Расчет схемы

1. Определяем ориентировочное значение сопротивления R_{11} . Подставляя численные значения $t_{\Phi \text{ мин}}$ и $L_{\Gamma \text{ макс}}$ в (5.61), находим

$$R_{11 \text{ мин}} = 2,2 \cdot 26 \cdot 10^{-8} / 0,5 \cdot 10^{-8} \approx 120 \text{ ом.}$$

2. Из выражения (5.62) находим минимальное напряжение источника питания

$$E_{2 \text{ мин}} = 0,4 \frac{120}{2} \approx 24 \text{ в.}$$

Выбираем ближайшее большее значение напряжения из используемых в накопителе $E_2 = -27 \text{ в.}$

3. Уточняем величину сопротивления нагрузки R_{11} . Согласно (5.62) имеем

$$R_{11} = \frac{2 \cdot 27}{0,4} = 135 \text{ ом}$$

Выбираем $R_{11} = 150 \text{ ом.}$

4. Выбираем тип транзистора. Учитывая соотношение (5.65) и требование $t_1 \ll t_{\Gamma}$, выбираем транзистор типа П605А. Для транзистора этого типа $U_{кв \text{ доп}} = 45 \text{ в, } C_{\kappa} = 130 \text{ пф, } B = 50 \div 120, t_{\Phi} = 0,35 \text{ мксек}$ при $I_B = 0,03 \text{ а, } I_{кн} = 0,5 \text{ а.}$ Из (4.19) и (4.20), учитывая справочные данные на транзистор П605А, находим величину $\tau_{\Gamma} \approx 0,019 \text{ мксек.}$

5. Из соотношений (5.67) определяем отклонения коллекторного тока при 5% -ном разбросе номиналов сопротивлений и напряжения источника питания ($U_{кэ}$ определяется по выходным характеристикам транзистора)

$$I_{\kappa \text{ макс}} = \frac{2[(1+0,05)27 - (1-0,05) \cdot 1,2]}{(1-0,05) \cdot 150} \approx 400 \text{ ма,}$$

$$I_{\kappa \text{ мин}} = \frac{2[(1-0,05)27 - (1+0,05) \cdot 1,2]}{(1+0,05) \cdot 150} \approx 320 \text{ ма.}$$

Таким образом, выбранное сопротивление нагрузки $R_{11} = 150 \text{ ом}$ обеспечивает заданный ток записи $I_{\text{вых}} = I_{\kappa}/2$.

6. Определяем значение C_3 . Учитывая, что $t_{\Phi} = 0,5 \text{ мксек,}$ базовый ток, необходимый для включения тока $I_{\kappa} = 400 \text{ ма}$ за $0,5 \text{ мксек,}$ будет равен согласно (5.68)

$$I_{\text{б1}} = \frac{400 \cdot 10^{-3}}{0,5 \cdot 10^{-6} \cdot 2\pi \cdot 8 \cdot 10^6} \approx 16 \text{ ма.}$$

По выходным характеристикам транзистора П605А [3] находим, что для включения коллекторного тока 400 *ма* необходим базовый ток, приблизительно равный 6,5 *ма*. С учетом разброса параметров транзисторов выбираем ток базы $I_{б2} = 13$ *ма*.

Считая, что $\Delta U = 5$ *в* и $\Delta t = 0,5$ *мксек*, из (5.69) находим

$$I_C \approx \frac{130 \cdot 10^{-12} \cdot 5}{0,5 \cdot 10^{-6}} \approx 1,3 \text{ ма.}$$

Величина емкости C_3 находится из (5.70):

$$C_3 = \frac{(16 - 13 + 1,3) \cdot 10^{-3} \cdot 0,5 \cdot 10^{-6}}{5} \approx 430 \text{ пф.}$$

С учётом (5.60) выбираем $C_3 = 1500$ *пф*.

7. Определяем время включения транзистора T_3 при $R_H = R_{11} = 150$ *ом*, $\tau_T = 0,019$ *мксек* и $C_H = 0$. Согласно (5.58) имеем

$$t_1 = \frac{0,019 \cdot 10^{-6} \cdot 150 \cdot 130 \cdot 10^{-12}}{0,019 \cdot 10^{-6} + 150 \cdot 130 \cdot 10^{-12}} \times \\ \times \ln \frac{1}{1 - \frac{27}{5} \frac{130 \cdot 10^{-12} + \frac{0,019 \cdot 10^{-6}}{150}}{1500 \cdot 10^{-12}}} \approx 0,03 \text{ мксек.}$$

Согласно (5.56) и (5.57) уточняем значение t_T :

$$t_T = 2,2 \frac{26 \cdot 10^{-6}}{150} \approx 0,4 \text{ мксек,}$$

т. е. $t_1 \ll t_T$.

8. Согласно (5.71) рассчитываем среднюю мощность, рассеиваемую на коллекторе транзистора T_3 . Учитывая, что $t_{\phi} = t_c = 0,5$ *мксек*, $T_{\text{мин}} = 4$ *мксек*, $t_H = T_{\text{мин}}/2 = 2$ *мксек*, $t_B = 1$ *мксек*, получаем

$$P_K = \frac{0,5 \cdot 10^{-6} \cdot 27 \cdot 0,4}{3 \cdot 4 \cdot 10^{-6}} + \frac{0,4 \cdot 1 \cdot 10^{-6} \cdot 2}{4 \cdot 10^{-6}} \approx 0,65 \text{ вт.}$$

9. Определяем значение сопротивления R_7 . Подставляя в (5.73) значение $t_c = t_{\phi \text{ вх}} = 0,1$ *мксек* и учитывая выражение (5.74), находим $R_7 = 160$ *ом*.

10. Определяем значение сопротивления R_8 . Из (5.75) находим импульсный ток через транзистор T_2 $I_2 \approx 76$ *ма*. Значение сопротивления R_8 определяется из выражения (5.76):

$$R_8 = (10 - 5)/76 \approx 80 \text{ ом.}$$

11. Входная эквивалентная емкость эмиттерного повторителя T_2 определяется из соотношения (5.72). У транзистора П416Б $\tau_T = 2$ *нсек*, $C_K = 8$ *пф*. Подставляя численные значения в (5.72), находим $C_{\text{вх2}} \approx 38$ *пф*. Полученный результат показывает, что применение эмиттерного повторителя значительно уменьшает емкостную нагрузку инвертора T_1 , так как $C_{\text{вх2}} < C_H = C_3 = 1500$ *пф*.

12. Расчет делителя $R_5 - R_6$. Падение напряжения на открытом транзисторе типа П416Б приблизительно равно 2 *в*. Тогда потенциал на коллекторе открытого транзистора T_1 равен 4 *в*. С делителя снимается перепад напряжений $0 \div -5$ *в*. Из выраже-

ния (5.77) имеем

$$K = \frac{27}{4 + 27} = 0,87.$$

Учитывая, что $U_3 = -5$ в, из (5.77) находим $U_4 = -1,7$ в.

Ток $I_{\text{дел}}$, протекающий через делитель при закрытом транзисторе T_1 , выбирается таким, чтобы прямое падение напряжения на диоде D_7 было равно 1,7 в. Для диода Д220А ток $I_{\text{дел}} = 8$ ма. Тогда

$$R_6 + R_8 = \frac{U_4 - E_2}{I_{\text{дел}}} = \frac{-0,5 + 27}{8} = 3,2 \text{ ком.}$$

Из соотношения (5.77) находим

$$\frac{R_6}{R_8} = \frac{1 - K}{K} \approx 0,15.$$

Отсюда выбираем $R_6 = 510$ ом, $R_8 = 2,7$ ком.

13. Рассчитываем величину C_2 . Из выражения (5.78) находим $C_2 \approx 150$ пф.

14. Рассчитываем величину C_1 . Из (5.79) имеем $I_{\text{кт}} \approx 11$ ма. По выходным характеристикам транзистора T_1 находим, что для обеспечения тока $I_{\text{кт}} = 11$ ма требуется ток базы 0,2 ма. С учетом разброса параметров транзисторов выбираем $I_6 = 0,4$ ма.

Для тока базы 0,4 ма напряжение на переходе база-эмиттер открытого транзистора П416Б $U_{69} = 0,4$ в. Отсюда $U_6 = 5,6$ в. Напряжение U_B выбирается равным 2,5 в, чтобы предотвратить срабатывание схемы от сигнала помехи. Из соотношения (5.80) находим $C_1 = 200$ пф.

5.4. АДРЕСНЫЙ ФОРМИРОВАТЕЛЬ БЫСТРОДЕЙСТВУЮЩИХ МОЗУ НА ТОНКИХ МАГНИТНЫХ ПЛЕНКАХ

Формирователь импульсов тока предназначен для работы в адресной системе ЗУ на тонких магнитных пленках с циклом 0,3 мксек, построенного по системе 2D.

Технические характеристики

Амплитуда импульса тока в адресной шине	0,75а ± 20%
Максимальный период повторения	0,150 мксек
Длительность выходного импульса	0,045 мксек
Длительность фронта выходного импульса	0,01 мксек
Длительность спада выходного импульса	0,01 мксек
Выходное сопротивление	11,5 ом
Нагрузка — индуктивность	L = 40 нгн
Амплитуда входного импульса	не менее 2 в
Длительность входного импульса	0,03 мксек

Длительность фронта входного импульса	0,01 мксек
Длительность спада входного импульса	0,01 мксек
Задержка формирователя	0,033 мксек
Допустимая помеха на входе формирователя	0,4 в
Температурный диапазон	5 ÷ 55° С.

Выбор схемы

Необходимость получения крутых фронтов импульсов адресного тока обязывает применять в выходном каскаде формирователя быстродействующий транзистор. Транзисторы достаточного быстродействия маломощны, что приводит к определенной специфике схемы. Применение на выходе формирователя линии задержки в сочетании с короткозамкнутой адресной шиной позволяет уменьшить ток через выходной транзистор формирователя, а следовательно, и мощность, выделяющуюся на нем. Применять трансформатор в выходном каскаде не желательно, так как малая величина выходного сопротивления формирователя, необходимого для обеспечения согласования с линией задержки, и индуктивность рассеяния трансформатора исключат передачу без искажения фронтов тока длительностью 10 нсек.

Описание схемы

Схема формирователя приведена на рис. 5.8. В исходном состоянии транзистор T_1 закрыт. Рабочие точки транзисторов T_2 и T_3 находятся в активных областях. Через транзистор T_2 протекает ток $I_{к2} = 30$ ма, напряжение на его коллекторе $U_{к2} = -1,0$ в. Через транзистор T_3 протекает небольшой ток (~ 3 ма), являющийся суммой токов через сопротивления R_4 и R_6 . Напряжение на эмиттере T_3 равно примерно -2 в. Это напряжение закрывает транзистор T_4 . Для того чтобы на эмиттерном переходе T_4 не создавалось недопустимо большого обратного напряжения, этот переход зашунтирован диодом D_5 , а чтобы закрытый выходной каскад не нагружал предоконечный каскад, последовательно с эмиттером T_4 включен диод D_6 .

Диоды D_1 , D_2 и сопротивление R_1 служат для предотвращения ложного срабатывания формирователя при поступлении на его вход помех, амплитуда которых меньше 0,4 в. Через сопротивление R_1 и диод D_2 протекает ток

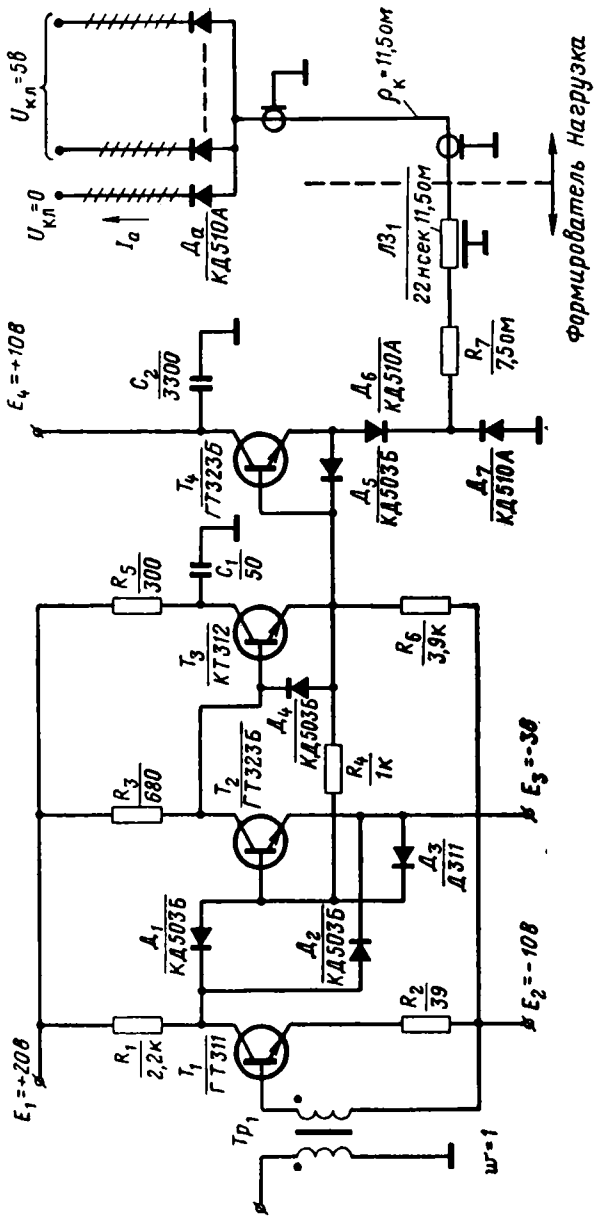


Рис. 5.8. Формирователь для МОЗУ на тонких магнитных пленках.

10 *ма* и на коллекторе T_1 устанавливается потенциал $U_{к1} = 2,3$ *в*. Поскольку падение напряжения на диоде D_2 больше, чем падение на эмиттерном переходе T_2 , диод D_1 оказывается закрытым. При появлении помехи на входе формирователя амплитудой 0,4 *в* возникает ток коллектора $I_{к1}$, несколько меньший 10 *ма*. При этом диод D_2 еще остается смещенным в прямом направлении, а D_1 — в обратном. При воздействии на вход формирователя управляющих сигналов амплитудой 2 *в* возникает импульс коллекторного тока $I_{к1}$ с амплитудой, равной

$$I_{к1} = \frac{U_{вх} - U_{об1}}{R_2} = \frac{2 - 0,4}{39} = 40 \text{ ма.}$$

Так как транзистор T_1 достаточно быстродействующий, то можно считать, что длительности фронтов импульса коллекторного тока и входного сигнала практически совпадают.

В момент, когда величина коллекторного тока $I_{к1}$ превысит 10 *ма*, на коллекторе T_1 устанавливается потенциал, больший 3 *в*, диод D_2 закроется, а диод D_1 откроется. Ток $I_{к1}$, протекая через диоды D_1 и D_3 , обеспечит запираание транзистора T_2 . Напряжение на коллекторе транзистора T_2 начинает повышаться и транзистор T_3 открывается. Как только потенциал эмиттера T_3 станет положительным, начинает открываться транзистор T_4 и ток в его эмиттерной цепи будет нарастать до тех пор, пока напряжение на базе T_4 не достигнет потенциала источника питания E_4 и транзистор T_4 не войдет в насыщение. Формирование фронта тока $I_{в4}$ окончено — схема включена. Во включенном состоянии напряжение на эмиттере T_3 примерно равно E_4 .

Выключение схемы начинается с того момента, когда после окончания входного импульса коллекторный ток T_1 уменьшится до 22 *ма*. При этом напряжение на базе транзистора T_2 увеличится — транзистор T_2 начнет открываться. Примерно за 4 *нсек* ток коллектора T_2 нарастет до 15 *ма*. Далее коллекторный ток T_2 нарастает по закону, близкому к линейному, так как в базу T_2 через R_4 подается постоянный ток 12 *ма* (напряжение на базе T_4 около +10 *в*, так как транзистор T_4 все еще продолжает оставаться включенным).

Линейно нарастающий ток $I_{к2}$ рассасывает избыточный заряд в базе транзистора T_3 и затем выключает его. Продолжающийся нарастать ток $I_{к2}$ через диод D_4 рассасывает избыточный заряд в базе T_4 , а затем производит выключение его. На этом формирование импульса заканчивается.

Амплитуда импульса выходного тока формирователя определяется напряжением источника питания E_i , сопротивлением транзистора T_4 в режиме насыщения $R_{кн4}$, падением напряжения на диоде D_6 , сопротивлением R_7 и волновым сопротивлением линии задержки $\rho_{л}$. Импульс тока распространяется по линии задержки и соединительному кабелю (имеет такое же волновое сопротивление, что и линия задержки) и удваивается в короткозамкнутой адресной шине. Задержка линии выбрана таким образом, чтобы к тому моменту, когда отраженная от замкнутого конца линии волна тока возвращается к сопротивлению R_7 , транзистор T_4 был уже закрыт и ток замкнулся через диод D_7 .

Благодаря включению линии задержки удается уменьшить величину тока через транзистор T_4 примерно вдвое по сравнению с требуемой величиной адресного тока и тем самым существенно уменьшить мощность, рассеиваемую на этом транзисторе. Увеличение задержки сигнала в формирователе не приводит к увеличению времени выборки числа из памяти. Это объясняется тем, что предварительная дешифрация адресных шин (перезаряд емкости полувыбранных шин) требует значительного времени. Импульс на вход формирователя можно подавать прежде, чем полностью осуществлена предварительная дешифрация.

Методика расчета схемы

В рассматриваемом МОЗУ для обеспечения селекции адресных шин применены диоды D_a . Включение этих диодов приводит к уменьшению адресного тока I_a по сравнению с двойным значением тока $I_{э4}$. Если адресный диод D_a представить в виде последовательного соединения источника напряжения U_{Da} и идеального диода с $R_{пр} = 0$, $R_{обр} = \infty$, то это уменьшение можно оценить коэффициентом

$$\eta = \frac{I_a}{2I_{э4}} = \frac{2I_{э4} - \frac{U_{Da}}{\rho_{л}}}{2I_{э4}} = 1 - \frac{U_{Da}}{2\rho_{л}I_{э4}}, \quad (5.81)$$

где I_a — ток в адресной шине; $I_{э4}$ — эмиттерный ток T_4 ; U_{Da} — падение напряжения на диоде D_a .

Преобразовав (5.81), получим

$$\rho_{л} = \frac{U_{Da}}{I_a} \frac{\eta}{1-\eta}. \quad (5.82)$$

Величина сопротивления R_7 рассчитывается таким образом, чтобы отраженная волна тока полностью поглотилась в цепочке R_7, D_7 . Для этого надо, чтобы

$$\frac{U_{D7}}{\rho_l + R_7} = \frac{\rho_l - R_7}{\rho_l + R_7} (I_a - I_{в4}).$$

Принимая во внимание (5.81) и (5.82) и считая, что $U_{D7} = U_{Да}$ (диоды одного типа), получаем

$$R_7 = \frac{U_{Да}}{I_a} \left(\frac{\eta}{1-\eta} - \frac{2\eta}{2\eta-1} \right). \quad (5.83)$$

Нетрудно теперь найти связь между E_4 и η :

$$E_4 = I_{в4} (R_{кн4} + R_7 + \rho_l) + U_{Дв}.$$

Воспользовавшись соотношениями (5.81) — (5.83) и считая, что $U_{Дв} = U_{Да}$, получаем

$$E_4 = \frac{I_a R_{кн4}}{2\eta} + U_{Да} \left(1 + \frac{1}{1-\eta} - \frac{1}{2\eta-1} \right), \quad (5.84)$$

Отсюда, задаваясь величиной напряжения источника питания E_4 , требуемым значением тока I_a и величинами $R_{кн4}$ и $U_{Да}$, можно найти зависимость между E_4 и η , а затем из (5.82) и (5.83) найти величины ρ_l и R_7 .

Нестабильность тока в адресной шине определяется допусками питающих потенциалов и сопротивлений:

$$\left. \begin{aligned} \left(\frac{\Delta I_a}{I_a} \right)_1 &= \frac{2\Delta E_4}{(R_{кн4} + R_7 + \rho_l) I_a}, \\ \left(\frac{\Delta I_a}{I_a} \right)_2 &= \frac{2(E_4 - U_{Дв})}{(R_{кн4} + R_7 + \rho_l)^2} \frac{\Delta R_{кн4}}{I_a}, \\ \left(\frac{\Delta I_a}{I_a} \right)_3 &= \frac{2(E_4 - U_{Дв})}{(R_{кн4} + R_7 + \rho_l)^2} \frac{\Delta R_7}{I_a}, \\ \left(\frac{\Delta I_a}{I_a} \right)_4 &= \frac{2(E_4 - U_{Дв})}{(R_{кн4} + R_7 + \rho_l)^2} \frac{\Delta \rho_l}{I_a}, \\ \left(\frac{\Delta I_a}{I_a} \right)_5 &= \frac{2\Delta U_{Дв}}{(R_{кн4} + R_7 + \rho_l) I_a}, \\ \left(\frac{\Delta I_a}{I_a} \right)_6 &= \frac{\Delta U_{Да}}{\rho_l I_a}, \\ \left(\frac{\Delta I_a}{I_a} \right)_7 &= \frac{\Delta U_{кл}}{\rho_l I_a}, \end{aligned} \right\} \quad (5.85)$$

где

$$I_a = \frac{2(E_4 - U_{Д6})}{R_{кн4} + R_7 + \rho_{л}} - \frac{U_{Дa} + U_{кл}}{\rho_{л}}.$$

Суммарная нестабильность есть среднеквадратичное значение частных нестабильностей:

$$\frac{\Delta I_a}{I_a} = \sqrt{\left(\frac{\Delta I_a}{I_a}\right)_1^2 + \left(\frac{\Delta I_a}{I_a}\right)_2^2 + \left(\frac{\Delta I_a}{I_a}\right)_3^2 + \left(\frac{\Delta I_a}{I_a}\right)_4^2 + \left(\frac{\Delta I_a}{I_a}\right)_5^2 + \left(\frac{\Delta I_a}{I_a}\right)_6^2 + \left(\frac{\Delta I_a}{I_a}\right)_7^2}. \quad (5.86)$$

На рис. 5.9 приведена временная диаграмма работы схемы формирователя. Как отмечалось ранее, выключение T_2 начинается с того момента, когда $I_{к1}$ превысит 10 *ма*. Для того чтобы выключить T_2 , рабочая точка которого находится в активной области, в его базу надо подать заряд, величина которого равна $Q_{б2} = I_{к2}/2\pi f_{T2}$.

Исходя из того, что базовый ток нарастает со скоростью $\xi_1 = I_{к1 \text{ макс}}/t_{ф \text{ вх}} = 4 \text{ ма/нсек}$, легко найти время выключения T_2 :

$$t_1 = \sqrt{2Q_{б2}/\xi_1}. \quad (5.87)$$

Как только T_2 закрылся, начинается включение T_3 , который, в свою очередь, включает T_4 . В переходном режиме T_3 работает как эмиттерный повторитель, так как сопротивление R_5 зашунтировано емкостью C_1 . Расчет времени включения двух последовательно включенных эмиттерных повторителей (T_3 и T_4) сложен. Экспериментально, однако, установлено, что при используемых транзисторах длительность фронта тока в нагрузке оказывается равной 10 *нсек* при $R_3 = 680 \text{ ом}$ и $C_1 = 50 \text{ пф}$.

Выключение схемы начинается с того момента, как $I_{к1}$ станет меньше 22 *ма*. Включение T_2 происходит с задержкой, определяемой временем заряда емкости эмиттера T_2 до величины базового запирающего напряжения $U_{Д3}$. Это время задержки может быть найдено из соотношения

$$t_2 = \sqrt{2C_{э2}U_{Д3}/\xi_1}. \quad (5.88)$$

Как отмечалось, нарастание тока $I_{к2}$ будет происходить линейно со скоростью

$$\xi_2 = I_{б2}2\pi f_{T2}. \quad (5.89)$$

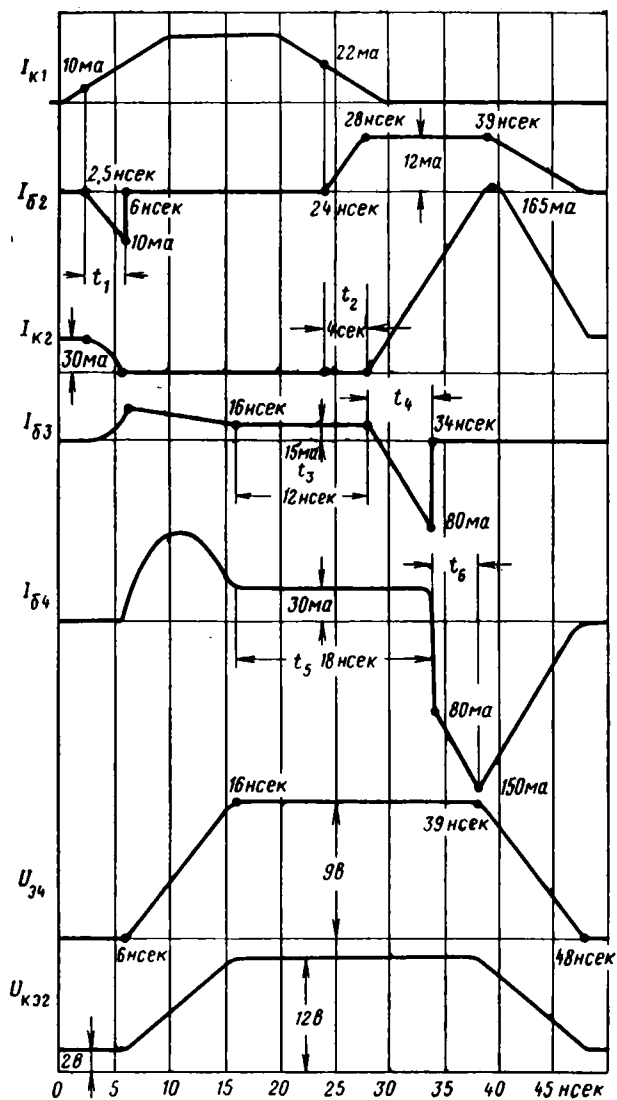


Рис. 5.9. Временная диаграмма работы формирователя схемы рис. 5.8.

Ток $I_{к2}$ рассасывает избыточный заряд в базе T_3 и выключает T_3 . Избыточный заряд в базе T_3 убывает и за счет рекомбинации носителей тока, однако, поскольку этот процесс медленный, им можно пренебречь.

Воспользовавшись временной диаграммой, найдем избыточный заряд в базе T_3 :

$$Q_{63 \text{ изб}} = t_3 I_{63}. \quad (5.90)$$

Для того чтобы выключить T_3 , необходимо извлечь из базы T_3 еще и граничный заряд:

$$Q_{63 \text{ гр}} = I_{к3} / 2\pi f_{T3}. \quad (5.91)$$

Вывод T_3 из насыщения и его выключение происходит за время

$$t_4 = \sqrt{\frac{2(Q_{63 \text{ изб}} + Q_{63 \text{ гр}})}{\xi_2}}. \quad (5.92)$$

Ток $I_{к2}$ и соответственно I_{63} достигает к этому времени величины

$$I_{63} = I_{62} t_4 2\pi f_{T3}. \quad (5.93)$$

Продолжающий нарастать ток $I_{к2}$ рассасывает избыточный заряд в базе T_4 . Величина этого заряда (см. временную диаграмму) равна

$$Q_{64 \text{ изб}} = t_5 I_{64}. \quad (5.94)$$

Рассчитаем время рассасывания этого заряда линейно нарастающим током $I_{к2}$:

$$t_6 = \sqrt{\frac{2(Q_{63 \text{ изб}} + Q_{63 \text{ гр}} + Q_{64 \text{ изб}})}{\xi_2}} - t_4. \quad (5.95)$$

К моменту окончания рассасывания избыточного заряда в базе T_4 ток I_{64} равен

$$I_{64} = I_{62} (t_4 + t_6) 2\pi f_{T2}. \quad (5.96)$$

Затем ток $I_{к2}$ начинает выключать T_4 . Напряжение U_{64} понижается, ток I_{62} падает, ток $I_{к2}$ снижается до 30 ма. Процесс выключения T_4 происходит за 10 нсек.

Рассчитаем теперь мощность, выделяющуюся на транзисторах схемы. Поскольку транзистор выходного каскада T_4 работает на активную нагрузку, а фронты токов примерно линейны, для расчета средней мощности, выделяющейся на коллекторе транзистора T_4 , можно воспользоваться

видоизмененной формулой (4.55):

$$P_{4\text{ср}} = \frac{I_{\text{кн4}}(t_{\Phi} + t_c)}{6T} (E_4 - U_{\text{Д6}} + 2I_{\text{кн4}}R_{\text{кн4}}) + \frac{I_{\text{кн4}}^2 R_{\text{кн4}} t_{\text{в}}}{T}. \quad (5.97)$$

Значительная мощность выделяется и на транзисторе T_2 (рис. 5.9), так как он вырабатывает довольно большой ток для выключения T_3 и T_4 :

$$P_{2\text{ср}} = P'_2 + P''_2 + P'''_2, \quad (5.98)$$

где P'_2 — мощность, выделяющаяся в паузах между импульсами:

$$P'_2 = U'_{\text{кэ2}} I'_{\text{к2}} \frac{T - t_{\text{н}}}{T}; \quad (5.99)$$

P''_2 — мощность, выделяющаяся во время нарастания тока $I_{\text{к2}}$ при высоком напряжении $U_{\text{кэ2}}$:

$$P''_2 = U''_{\text{кэ2}} \frac{I_{\text{к2 макс}}}{2} \frac{t_5 + t_6}{T}; \quad (5.100)$$

P'''_2 — мощность, выделяющаяся во время спада импульса $I_{\text{к2}}$:

$$P'''_2 = \frac{1}{3} U'''_{\text{кэ2}} I_{\text{к2 макс}} \frac{t_c}{T}. \quad (5.101)$$

В цепях диода выходного каскада протекают значительные токи

$$I_{\text{макс}} \approx 0,5I_{\text{а}}, \quad I_{\text{ср}} \approx \frac{0,5I_{\text{а}} \left(t_{\text{в}} + \frac{t_{\Phi} + t_c}{2} \right)}{T}. \quad (5.102)$$

Произведем теперь расчет цепи, обеспечивающей отрицательное смещение на базе выходного транзистора. Максимальное и минимальное значения напряжений смещения равны

$$\begin{aligned} U_{\text{б4 макс}} &= E_3 + \delta E_3 - U_{\text{эб2 мин}} - I_{\text{б2 мин}} R_{4\text{мин}}, \\ U_{\text{б4 мин}} &= E_3 - \delta E_3 - U_{\text{эб2 макс}} - I_{\text{б2 макс}} R_{4\text{макс}}, \end{aligned} \quad (5.103)$$

где $U_{\text{эб2}}$ — напряжение эмиттер — база транзистора T_2 ; $I_{\text{б2}} = I_{\text{к2}}/B$ — базовый ток транзистора T_2 .

Нестандартным элементом в схеме формирователя является линия задержки. Эта линия представляет собой симметричную полосковую линию (полосковый проводник, расположенный посередине между двумя металлическими экранирующими плоскостями). Для получения задержки

в 22 нсек длина полосковой линии должна составить примерно 3,5 м (относительная диэлектрическая проницаемость прокладки $\epsilon_r = 3,5$). Ширина проводника в большой степени определяет затухание и искажение импульсов. Для устранения искажений импульсов в линии задержки ширина ее полоскового проводника при $\rho_d \approx 10$ ом должна быть не менее 4 мм. Расстояние между полосковым проводником (толщиной 50 мк) и металлическими экранами (медная фольга 50 мк) определяется прокладками из диэлектрика. Для получения необходимого значения волнового сопротивления ρ_d , толщины изоляционных прокладок h находятся из известного соотношения

$$\rho_d = \frac{377}{\sqrt{\epsilon_r}} \frac{h}{2b},$$

где b — ширина полоскового проводника.

Для того чтобы линия при ее большой длине была компактной, полосковый проводник изготавливается зигзагообразным, а сама линия складывается в несколько слоев. Для отсутствия электромагнитного взаимодействия между соседними линиями шаг линий должен быть не меньше 4,5 мм. Линия длиной 3,5 м, сложенная в 8 слоев, имеет габариты $50 \times 50 \times 10$ мм.

Расчет схемы

В качестве быстродействующего транзистора в выходном каскаде формирователя выбираем транзистор типа ГТ323Б, имеющий следующие параметры: $I_{К \text{ макс}} = 1$ а, $U_{К \text{ макс}} = 20$ в, $f_T \geq 200$ Мгц, $U_{эб} = 2$ в, $R_{нн} = 2$ ом, $P_{\text{макс}} = 0,25$ вт.

Составляем согласно (5.84) таблицу зависимости между E_4 и η для транзистора типа ГТ323Б и диодов КД510А ($U_d = 1,1$ в) при требуемой величине тока в адресной шине $I_a = 0,75$ а (табл. 5.1).

Т а б л и ц а 5.1

η	0,91	0,90	0,89	0,88	0,87
$E_4, \text{ в}$	12,8	11,6	10,5	9,7	8,9

При номинальном значении источника питания $E_4 = 10$ в $\eta = 0,885$, $R_T = 7,9$ и $\rho_d = 11,5$ ом. Линию задержки и соединительную линию необходимо изготавливать с номинальным значением $\rho_d = 11,5$ ом.

Задаваясь допусками на номиналы питающих напряжений и сопротивления:

$E_4 = 10 \text{ в} \pm 0,5 \text{ в}$, $U_{Д6} = 1,1 \text{ в} \pm 0,2 \text{ в}$, $U_{Дa} = 1,1 \text{ в} \pm 0,2 \text{ в}$, $R_{кн4} = 2 \pm 1 \text{ ом}$, $R_7 = 7,5 \pm 0,375 \text{ ом}$, $\rho_{л} = 11,5 \pm 1,15 \text{ ом}$, $U_{кл} = 0 \pm 1 \text{ в}$, получаем согласно (5.85) и (5.86):

$$\begin{aligned} \left(\frac{\Delta I_a}{I_a}\right)_1 &= \frac{2 \cdot 0,5}{0,75 \cdot 21} = 6,4\%, & \left(\frac{\Delta I_a}{I_a}\right)_2 &= \frac{2 \cdot 8,9 \cdot 1}{21^2 \cdot 0,75} = 5,4\%, \\ \left(\frac{\Delta I_a}{I_a}\right)_3 &= \frac{2 \cdot 8,9 \cdot 0,375}{21^2 \cdot 0,75} = 2\%, & \left(\frac{\Delta I_a}{I_a}\right)_4 &= \frac{2 \cdot 8,9 \cdot 1,15}{21^2 \cdot 0,75} = 6,2\%, \\ \left(\frac{\Delta I_a}{I_a}\right)_5 &= \frac{2 \cdot 0,2}{21 \cdot 0,75} = 2,5\%, & \left(\frac{\Delta I_a}{I_a}\right)_6 &= \frac{0,2}{11,5 \cdot 0,75} = 2,3\%, \\ \left(\frac{\Delta I_a}{I_a}\right)_7 &= \frac{1}{11,5 \cdot 0,75} = 11,6\%, \\ \frac{\Delta I_a}{I_a} &= \sqrt{6,4^2 + 5,4^2 + 2,0^2 + 6,2^2 + 2,5^2 + 2,3^2 + 11,6^2} = 16,1\%. \end{aligned}$$

Колебания амплитуды адресного тока в пределах $\pm 16\%$ вполне допустимы для тонкопленочной памяти.

Найдем теперь основные временные характеристики. Время выключения T_2 согласно (5.87) равно

$$t_1 = \sqrt{\frac{2 \cdot 30 \cdot 10^{-3}}{2\pi \cdot 200 \cdot 10^6 \cdot 4 \cdot 10^{-6}}} = 3,5 \text{ нсек.}$$

Задержка включения T_2 определяется из соотношения (5.88)

$$(C_{в2} = 100 \text{ пф}, U_{Д3} = 0,3 \text{ в}):$$

$$t_2 = \sqrt{\frac{2 \cdot 100 \cdot 10^{-12} \cdot 0,3}{4 \cdot 10^{-6}}} = 4 \text{ нсек.}$$

Следует отметить, что при выбранных параметрах схемы время задержки включения T_2 оказалось равным длительности линейно нарастающего тока $I_{б2}$ (рис. 5.9).

Вывод транзистора T_3 из насыщения и выключение его происходят согласно (5.89) — (5.92) за время

$$t_3 = \sqrt{\frac{2 \left(12 \cdot 10^{-9} \cdot 15 \cdot 10^{-3} + \frac{30 \cdot 10^{-3}}{2\pi \cdot 120 \cdot 10^6} \right)}{12 \cdot 10^{-3} \cdot 2\pi \cdot 200 \cdot 10^6}} = 5,5 \text{ нсек.}$$

К моменту выключения T_3 коллекторный ток $I_{к3}$ достигает величины 80 ма (5.93).

Время рассасывания избыточного заряда в базе T_4 равно согласно (5.94) и (5.95)

$$t_4 = \sqrt{\frac{2 \left(12 \cdot 10^{-9} \cdot 15 \cdot 10^{-3} + \frac{30 \cdot 10^{-3}}{2\pi \cdot 120 \cdot 10^6} + 18 \cdot 10^{-9} \cdot 30 \cdot 10^{-3} \right)}{12 \cdot 10^{-3} \cdot 2\pi \cdot 200 \cdot 10^6}} = 4,5 \text{ нсек}$$

Ток $I_{к2}$ к этому моменту достигает согласно (5.96) 150 мА (см. временную диаграмму рис. 5.9).

Рассчитаем мощность, выделяющуюся на выходном транзисторе схемы, подставляя в соотношение (5.97) следующие значения: $t_{\phi} = t_o = 10 \cdot 10^{-9}$ сек, $T = 150 \cdot 10^{-9}$ сек, $t_b = 23 \cdot 10^{-9}$ сек, $E_4 = 10$ в, $U_{Д6} = 1,1$ в, $R_{кн4} = 2$ ом,

$$I_{кн4} = \frac{E_4 - U_{Д6}}{R_{кн4} + R_7 + \rho_{л}} = \frac{10 - 1,1}{2 + 7,5 + 11,5} = 0,425 \text{ а,}$$

$$P_{4cp} = \frac{0,425 \cdot 20}{6 \cdot 150} (10 - 1,1 + 2 \cdot 0,425 \cdot 2) + \frac{0,425^2 \cdot 2 \cdot 23}{150} = 155 \text{ мвт.}$$

Транзистор ГТ323Б позволяет рассеивать без теплоотвода мощность 250 мвт.

На коллекторе транзистора T_2 согласно (5.98)–(5.101) выделяется мощность

$$P_{2cp} = 2 \cdot 30 \cdot 10^{-3} \frac{150 - 43}{150} + \frac{12 \cdot 160 \cdot 10^{-3}}{2} \frac{10}{150} + \frac{12 \cdot 160 \cdot 10^{-3}}{3} \frac{10}{150} = 150 \text{ мвт,}$$

что тоже меньше допустимой.

Через диоды D_6 и D_7 протекают импульсные токи около 0,4 а. Диоды D_6 , D_7 и D_8 типа КД510А допускают величины импульсного и среднего токов 1,5 и 0,2 а соответственно.

Максимальное и минимальное значения напряжения смещения на базе выходного транзистора T_4 равно (5.103):

$$U_{б4 \text{ макс}} = 3 + 0,15 - 0,25 - \frac{30 \cdot 10^{-3}}{120} \cdot 0,95 = 2,7 \text{ в,}$$

$$U_{б4 \text{ мин}} = 3 - 0,15 - 0,45 - \frac{30 \cdot 10^{-3}}{40} \cdot 1,05 = 1,7 \text{ в.}$$

Следовательно, достаточная величина смещения обеспечивается.

ЛИТЕРАТУРА

1. «Запоминающее устройство современных ЦВМ». Сб. статей под ред. А. А. Крупского. Изд-во «Мир», 1968.
2. Ф а й з у л а е в Б. Н. Переходные процессы в транзисторных каскадах. Изд-во «Связь», 1968.
3. «Транзисторы. Параметры, методы измерений и испытаний», под ред. И. Г. Бергельсона, Ю. А. Каменецкого и И. Ф. Николаевского. Изд-во «Советское радио», 1968.
4. П р е с с м а н А. И. Расчет и проектирование схем на полупроводниковых приборах для цифровых вычислительных машин. Изд-во иностранной литературы, 1963.

6. КОМБИНАТОРНЫЕ ПЕРЕКЛЮЧАТЕЛИ

6.1. ОБЩИЕ СВЕДЕНИЯ О КОМБИНАТОРНЫХ ПЕРЕКЛЮЧАТЕЛЯХ

В современных ЭВМ наименее надежными и труднее всего поддающимися микроминиатюризации являются цепи адресной селекции ЗУ. Задача адресной селекции сводится к выбору одного канала из большого количества. При этом сигнал в выбранном канале должен иметь заданные с определенными допусками параметры, а помехи во всех других каналах должны отсутствовать или не превышать заданного предельного уровня. При адресной селекции в магнитных ЗУ сигналы в выбранном канале (выбранная координатная или числовая шина ЗУ) обычно имеют импульсный характер. При малой длительности импульсов и их фронтов требуемая мощность, как правило, велика. Разработка надежных формирователей, используемых на выходе каждого канала, в значительной степени осложняется отсутствием освоенных промышленностью мощных малогабаритных и быстродействующих полупроводниковых приборов. При каждом обращении к ЗУ работает только один из большого числа формирователей, т. е. имеется аппаратная избыточность, а отказ любого из формирователей приводит к отказу всего ЗУ.

В настоящее время всякое упоминание об использовании избыточности для повышения надежности обычно ассоциируется с введением избыточности туда, где ее раньше не было. Использование кодов, исправляющих ошибки, также связывается с введением избыточности и значительным увеличением объема аппаратуры. При применении комбинаторных переключателей для решения задач селекции такое укоренившееся представление об избыточности и о кодах с исправлением ошибок неправильно. В данном случае не вводится избыточность в тривиальные схемы переключения сигналов, а разумно используются возможности

составляющих их элементов путем совершенствования связей между ними.

Комбинаторные переключатели могут использоваться для решения многих задач коммутации сигналов. Однако здесь будут рассмотрены вопросы построения комбинаторных переключателей только с точки зрения использования их для целей адресной селекции в магнитных ЗУ. В этом случае они позволяют суммировать мощности многих источников сигналов в любой выбираемой нагрузке, что делает возможным использование в ЗУ маломощных и поэтому малогабаритных быстродействующих полупроводниковых приборов и обеспечивает существенное повышение надежности. Отказ одного или части источников приводит только к некоторому ослаблению сигнала в выбранном канале и к появлению помех в остальных каналах. Поэтому при отказах отдельных элементов переключателя работоспособность его (и всего ЗУ) может сохраняться. Однако вопросы надежности (расчет надежности) здесь подробно не рассматриваются.

Быстродействие (время прохождения сигнала) адресной части ЗУ с применением комбинаторного переключателя в основном определяется преобразователем кода, сложность которого растет с увеличением размера переключателя и зависит от используемого для его построения избыточного кода. В случае линейного кода и при среднем размере переключателя количество оборудования в адресной части ЗУ (сложность преобразователя кода) существенно не увеличивается по сравнению с обычной адресной частью. Частотные свойства самого переключателя также сильно зависят от его размеров. В настоящее время известны ЗУ, использующие комбинаторные переключатели и имеющие время обращения менее 1 мксек (например, [18]).

В ЗУ по системе 3D (из-за отсутствия пороговых элементов в нагрузке) обычно применяют комбинаторные переключатели «без помех» не более чем на 64 выхода. В ЗУ, построенных по другим системам (имеющим пороговые элементы в адресных шинах), обычно применяют переключатели «с помехами» (с различной степенью избыточности, в зависимости от параметров нагрузки), так как для их построения требуется меньшее оборудование.

Отсутствие в настоящее время разработанных методов кодирования, анализа, синтеза и расчета комбинаторных переключателей тормозит их широкое внедрение в ЗУ.

Сейчас наиболее исследованы и чаще всего находят применение переключатели, построенные на основе стандартных матриц Адамара.

История комбинаторных переключателей начинается с почти одновременной публикации независимых работ: американца Константайна в 1958 г. [1] и японцев Гото и Такахаси в 1959 г. [2]. Обе эти работы посвящены решению вопросов адресной селекции в МОЗУ. Константайн предложил способ построения трансформаторного переключателя с суммированием токов источников в первичных обмотках трансформаторов. Переключатель, предложенный Гото и Такахаси, основан на суммировании напряжений на вторичных обмотках трансформаторов. Оба переключателя обладают корректирующими свойствами, хотя и в разной степени.

В последующие годы в периодической литературе был опубликован ряд работ, в которых вопросы построения комбинаторных переключателей получили дальнейшее развитие [3—15]. Имеется также несколько работ по ЗУ с такого рода переключателями, например [16—19]. Во многих работах большое внимание уделяется рассмотрению кодов, пригодных для построения переключателей. В частности, отмечается возможность использования кодов, эквивалентных таким расположениям, как изучаемые в статистике и комбинаторике сбалансированные неполные блок-схемы и частично сбалансированные неполные блок-схемы [8—12]. Однако при большом разнообразии кодов рассматриваемые в литературе переключатели имеют, по существу, неизменную простейшую логическую структуру.

В работе [12] показано, что построение таких переключателей основано на использовании методов комбинаторного анализа, а организация связей в них имеет ярко выраженный комбинаторный характер, и предложено общее название для таких переключателей: «комбинаторные переключатели». Этим названием мы будем пользоваться в дальнейшем.

В литературе, посвященной вопросам адресной селекции, комбинаторные переключатели часто называют «матричными переключателями с разделенной нагрузкой», «дешифраторами с суммированием мощности» и т. д. Комбинаторные переключатели могут быть построены на любых линейных элементах. Здесь будут рассмотрены, только трансформаторные комбинаторные переключатели, которые нашли применение в ЗУ.

6.2. МАТРИЧНЫЙ АНАЛИЗ КОМБИНАТОРНЫХ ПЕРЕКЛЮЧАТЕЛЕЙ

Комбинаторным переключателем называется устройство, имеющее n входов ($x_1 - x_n$) и N выходов ($y_1 - y_N$), причем каждый выходной канал содержит суммирующее устройство

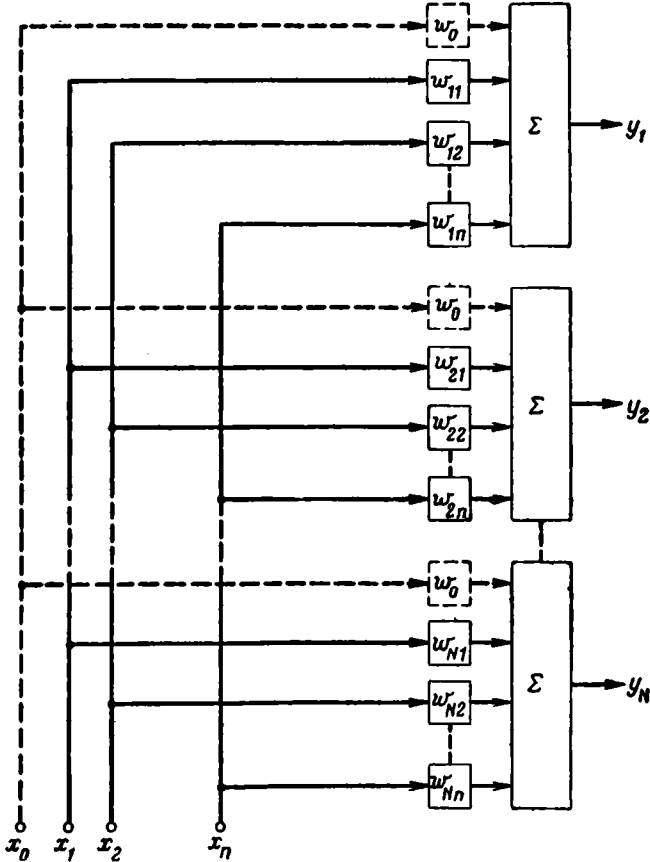


Рис. 6.1. Упрощенная эквивалентная схема комбинаторного переключателя.

и элементы связи его со входами переключателя. На рис. 6.1 представлена упрощенная эквивалентная схема переключателя. Связь i -го выходного канала с j -м входом определяет

ся величиной и знаком коэффициента w_{ij} . Все элементы переключателя предполагаются линейными.

Свойства i -го выходного канала определяются набором коэффициентов, который может быть записан в виде матрицы-строки:

$$W_i = [w_{i1}w_{i2} \dots w_{in}].$$

Переключатель в целом характеризуется $(N \times n)$ -матрицей связи:

$$W = [w_{ij}] = \begin{bmatrix} w_{11}w_{12} & \dots & w_{1n} \\ \dots & \dots & \dots \\ \dots & \dots & \dots \\ w_{N1}w_{N2} & \dots & w_{Nn} \end{bmatrix}, \quad (6.1)$$

N строк которой соответствуют наборам коэффициентов N каналов.

При воздействии на входы переключателя какого-либо набора входных сигналов (l -го набора), записываемого в виде матрицы-строки

$$X_l = [x_{l1}x_{l2} \dots x_{ln}],$$

на i -м выходе переключателя будет получен выходной сигнал

$$y_{li} = x_{l1}w_{i1} + x_{l2}w_{i2} + \dots + x_{ln}w_{in} = \sum_{j=1}^n x_{lj}w_{ij}. \quad (6.2)$$

Величины сигналов на всех N выходах при действии l -го набора входных сигналов могут быть записаны в виде матрицы-строки:

$$Y_l = [y_{l1}y_{l2} \dots y_{ln}].$$

При применении комбинаторного переключателя для адресной селекции совокупность используемых наборов входных сигналов задается в виде $(N \times n)$ -матрицы:

$$X = [x_{ij}] = \begin{bmatrix} x_{11}x_{12} & \dots & x_{1n} \\ \dots & \dots & \dots \\ \dots & \dots & \dots \\ x_{N1}x_{N2} & \dots & x_{Nn} \end{bmatrix}. \quad (6.3)$$

Каждая из N строк этой матрицы соответствует одному из наборов, используемому для получения сигнала на одном из N выходов переключателя.

Значения y_{li} образуют квадратную $(N \times N)$ -матрицу:

$$Y = [y_{li}] = \begin{bmatrix} y_{11}y_{12} & \dots & y_{1N} \\ \dots & \dots & \dots \\ \dots & \dots & \dots \\ y_{N1}y_{N2} & \dots & y_{NN} \end{bmatrix}. \quad (6.4)$$

Каждая l -я строка этой матрицы дает значения сигналов, получающихся на N выходах переключателя при воздействии на его входы определенного l -го набора входных сигналов; N используемым наборам соответствуют N строк, N выходам переключателя соответствуют N столбцов.

По определению операции умножения матриц и учитывая (6.2), величина y_{li} выходного сигнала на i -м выходе при воздействии l -го набора входных сигналов может быть выражена как произведение матрицы-строки X_l на матрицу-столбец W_i^T :

$$y_{li} = X_l W_i^T = [x_{l1}x_{l2} \dots x_{ln}] \begin{bmatrix} \omega_{i1} \\ \omega_{i2} \\ \vdots \\ \omega_{in} \end{bmatrix} = \sum_{j=1}^n x_{lj}\omega_{ij}, \quad (6.5)$$

а величина сигналов на всех N выходах при воздействии l -го набора входных сигналов

$$Y_l = [y_{l1}y_{l2} \dots y_{lN}] = [x_{l1}x_{l2} \dots x_{ln}] \times \begin{bmatrix} \omega_{11}\omega_{21} & \dots & \omega_{N1} \\ \dots & \dots & \dots \\ \omega_{1n}\omega_{2n} & \dots & \omega_{Nn} \end{bmatrix} = X_l W^T. \quad (6.6)$$

Матрица Y (при воздействии всех N наборов входных сигналов) может быть выражена как результат перемножения матрицы X на транспонированную матрицу W :

$$Y = \begin{bmatrix} x_{11}x_{12} & \dots & x_{1n} \\ \dots & \dots & \dots \\ \dots & \dots & \dots \\ x_{N1}x_{N2} & \dots & x_{Nn} \end{bmatrix} \cdot \begin{bmatrix} \omega_{11}\omega_{21} & \dots & \omega_{N1} \\ \dots & \dots & \dots \\ \omega_{1n}\omega_{2n} & \dots & \omega_{Nn} \end{bmatrix} = XW^T, \quad (6.7)$$

где W^T — транспонированная матрица W ; при транспонировании строки и столбцы меняются местами так, что если $W = [\omega_{ij}]$, то $W^T = [\omega_{ji}]$.

Будем называть матрицу X матрицей входов, матрицу Y — матрицей выходов и матрицу W — матрицей связи переключателя.

Рассматриваемые переключатели предназначены для получения сигнала на одном из выходов без возникновения помех на других выходах или с заданным ограниченным уровнем помех. Отсюда следует, что при одинаковой нумерации наборов входных сигналов и соответствующих этим наборам выбираемых выходов должны удовлетворяться следующие условия:

$$y_{li} = \sum_{j=1}^n x_{lj} w_{lj} = \begin{cases} c & \text{при } l=i, \\ c_1 \leq y_{li} \leq c_2 & \text{при } l \neq i, \end{cases} \quad (6.8)$$

где c_1 и c_2 — допустимые значения отрицательного и положительного уровня помех, определяемые применяемыми на выходах переключателя пороговыми элементами (смещенными диодами, ферритовыми сердечниками с ППГ и т. д.).

В так называемом «переключателе без помех» величины $c_1 = c_2 = 0$, т. е.

$$y_{li} = \sum_{j=1}^n x_{lj} w_{lj} = \begin{cases} c & \text{при } l=i, \\ 0 & \text{при } l \neq i. \end{cases} \quad (6.9)$$

Матрица выходов Y при этом будет иметь вид:

$$Y = \begin{bmatrix} c & 0 & \dots & 0 \\ 0 & c & \dots & 0 \\ \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & c \end{bmatrix} = cJ, \quad \text{где } J = \begin{bmatrix} 1 & 0 & \dots & 0 \\ \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & 1 \end{bmatrix}$$

— единичная или тождественная матрица порядка N .

Согласно (6.7) матрицы X и W должны удовлетворять условию

$$Y = XW^T = cJ,$$

т. е. строки матриц X и W должны быть линейно независимы, ранг этих матриц равен N и $n \geq N$ [26]. Следовательно, для существования переключателя без помех необходимо, чтобы число его входов n было больше или равно числу выходов N .

Для построения переключателя без помех достаточно, если матрицы X и W таковы, что

$$y_{li} = \sum_{j=1}^n x_{lj}w_{ij} = \begin{cases} c & \text{при } l=i, \\ c_0 & \text{при } l \neq i, \end{cases} \quad (6.10)$$

т. е. $c_1 = c_2 = c_0$. Тогда матрица выходов Y будет иметь элементы c на главной диагонали и c_0 — на остальных позициях и может быть представлена в виде

$$Y = XW^T = (c - c_0) \mathcal{J} + c_0 \mathcal{E},$$

где \mathcal{E} — квадратная матрица порядка N , все элементы которой единицы.

Для устранения помехи постоянной величины c_0 , появляющейся на всех невыбранных выходах, можно, как показано на рис. 6.1 штриховыми линиями, использовать дополнительный входной сигнал x_0 , поступающий на все выходы с одинаковым коэффициентом связи w_0 . При этом на все выходы поступает дополнительная составляющая $y_{0i} = x_0 w_0$ (смещение), так что

$$y'_{li} = y_{li} + y_{0i} = \sum_{j=1}^n x_{lj}w_{ij} + x_0 w_0,$$

и если $x_0 w_0 = -c_0$, то

$$y'_{li} = \begin{cases} c - c_0 & \text{при } l=i, \\ 0 & \text{при } l \neq i. \end{cases}$$

Это значит, что матрица выходов $Y' = (c - c_0) \mathcal{J}$.

Дополнительный входной сигнал x_0 может также использоваться для смещения уровня помех c_1 и c_2 на выходах любого переключателя. В этом случае $c'_1 = c_1 + x_0 w_0$, $c'_2 = c_2 + x_0 w_0$ и если $x_0 w_0 = -c_2$, то

$$y'_{li} = \begin{cases} c - c_2 & \text{при } l=i, \\ (c_1 - c_2) \leq y'_{li} \leq 0 & \text{при } l \neq i, \end{cases}$$

и все помехи имеют одинаковый знак, противоположный сигналу.

Рассмотрим несколько простых примеров матричных характеристик. Возьмем переключатель с числом входов $n = 6$ и с числом выходов $N = 4$. Для построения различных вариантов матриц переключателя воспользуемся,

Например, исходной матрицей A из нулей и единиц:

$$A = [a_{ij}] = \begin{bmatrix} 1 & 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 \\ 0 & 0 & 1 & 0 & 1 & 1 \end{bmatrix} \quad (6.11)$$

Пусть $x_{ij} = w_{ij} = a_{ij}$, так что $X = W = A$. В матрице входов X элементы $x_{ij} = 1$ соответствуют наличию сигнала (нормированный входной сигнал), $x_{ij} = 0$ — отсутствию сигнала на входе; а в матрице связи W элементы $w_{ij} = 1$ соответствуют наличию связи (нормированная величина связи), $w_{ij} = 0$ — отсутствию связи. Тогда согласно (6.7) и (6.5)

$$Y = XM^T = AA^T = \begin{bmatrix} 1 & 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 \\ 0 & 0 & 1 & 0 & 1 & 1 \end{bmatrix} \times \\ \times \begin{bmatrix} 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 \\ 0 & 0 & 1 & 1 \end{bmatrix} = \begin{bmatrix} 3 & 1 & 1 & 1 \\ 1 & 3 & 1 & 1 \\ 1 & 1 & 3 & 1 \\ 1 & 1 & 1 & 3 \end{bmatrix} = 2\mathcal{J} + \mathcal{E}.$$

Если предусмотреть в переключателе дополнительный входной сигнал $x_0 = 1$, поступающий на все входы с коэффициентом $w_0 = -1$, то матрица связи будет равна $W = [A, -\mathcal{E}_c]$, а матрица входов $X = [A, \mathcal{E}_c]$, где \mathcal{E}_c — матрица-столбец из одних единиц. Тогда

$$Y = [A, \mathcal{E}_c] \cdot [A, -\mathcal{E}_c]^T = AA^T - \mathcal{E} = 2\mathcal{J}.$$

Пусть теперь элементы матриц X и W образуются из элементов исходной матрицы A , так что

$$x_{ij} = w_{ij} = 2a_{ij} - 1 = \begin{cases} +1 & \text{при } a_{ij} = 1, \\ -1 & \text{при } a_{ij} = 0, \end{cases}$$

и поэтому

$$X = W = \begin{bmatrix} + & + & + & - & - & - \\ + & - & - & + & + & - \\ - & + & - & + & - & + \\ - & - & + & - & + & + \end{bmatrix}$$

(здесь для краткости записываются только знаки единиц). В матрице X элементы $x_{ij} = \pm 1$ соответствуют сигналу различной полярности, а в матрице W элементы $w_{ij} = \pm 1$ соответствуют знаку связи.

$$Y = XW^T = \begin{bmatrix} 6 & -2 & -2 & -2 \\ -2 & 6 & -2 & -2 \\ -2 & -2 & 6 & -2 \\ -2 & -2 & -2 & 6 \end{bmatrix} = 8\mathcal{Y} - 2\mathcal{E}.$$

Если теперь добавить смещение $x_0 = 1$, поступающее на все выходы с коэффициентом $w_0 = 2$, то матрица выходов приобретает вид $Y = 8\mathcal{Y}$. Если в этом переключателе изменить знак входных сигналов, так что $X' = -X$, $x_0 = -1$, то выходные сигналы будут обратного знака и той же величины:

$$Y' = X'W^T = -XW^T = -8\mathcal{Y}.$$

Матрицы X и W не обязательно должны быть одинаковыми. Если $x_{ij} = a_{ij}$, а

$$w_{ij} = 2a_{ij} - 1 = \begin{cases} 1 & \text{при } a_{ij} = 1, \\ -1 & \text{при } a_{ij} = 0, \end{cases}$$

то матрица выходов будет $Y = XW^T = 4\mathcal{Y} - \mathcal{E}$. При добавлении смещения $x_0 = 1$ с коэффициентом $w_0 = 1$ получим $Y = 4\mathcal{Y}$. Чтобы получить выходные сигналы обратного знака, можно, как и в предыдущем случае, взять $X' = -X$ и $x_0 = -1$, но это приводит к необходимости иметь дополнительные источники входных сигналов для получения $x'_{ij} = -1$. Если принять

$$x_{ij} = -a_{ij} + 1 = \begin{cases} 0 & \text{при } a_{ij} = 1, \\ 1 & \text{при } a_{ij} = 0, \end{cases}$$

то получим $Y = -4\mathcal{Y}$, не меняя знака входных сигналов.

Можно, используя ту же исходную матрицу A , построить переключатель с коэффициентами w_{ij} , имеющими разные величины и знаки. При этом, в частности, может быть получено устранение помех без помощи дополнительного

смещения. Так, если принять

$$w_{ij} = 3a_{ij} - 1 = \begin{cases} 2 & \text{при } a_{ij} = 1, \\ -1 & \text{при } a_{ij} = 0, \end{cases}$$

а $x_{ij} = a_{ij}$, то матрица выходов $Y = 6\mathcal{Y}$. Если переменить матрицы X и W , т. е. взять $x_{ij} = 3a_{ij} - 1$, а $w_{ij} = a_{ij}$, то матрица выходов $Y = 6\mathcal{Y}$ остается неизменной.

Рассмотренные примеры не исчерпывают всех возможных способов построения матриц переключателя даже для принятого числа выходов $N = 4$. Тем не менее эти примеры достаточно убедительно показывают важность выбора определенного вида матрицы $A = [a_{ij}]$ из нулей и единиц.

Требования к матрицам переключателя

Используя матрицу A в качестве исходной, можно построить различные варианты матриц X и W . Элементы этих матриц x_{ij} и w_{ij} являются линейными функциями элементов a_{ij} матрицы A :

$$x_{ij} = \alpha_1 a_{ij} + \beta_1, \quad w_{ij} = \alpha_2 a_{ij} + \beta_2. \quad (6.12)$$

Соответствующий выбор коэффициентов α_1 , α_2 , β_1 , β_2 обеспечивает получение матрицы выходов Y требуемого вида, а представление элементов матриц X и W в виде линейных функций элементов одной и той же матрицы A обеспечивает суммирование на выбранном выходе всех входных сигналов с одинаковыми знаками.

Для построения переключателей с матрицей выходов вида (6.8) в принципе пригодны любые матрицы X и W , имеющие действительные (или даже комплексные) члены и удовлетворяющие уравнению (6.7). При применении переключателей в цепях адресной селекции ЗУ ЭВМ, где обычно применяются двоичные коды, удобно и целесообразно (с точки зрения применяемых элементов и логических преобразований) использовать матрицу выходов X , имеющую двоичные — униполярные (отличающиеся амплитудой: 1 и 0) или биполярные (отличающиеся полярностью: +1 и -1) элементы. В дальнейшем мы будем рассматривать только переключатели с униполярными и биполярными входными сигналами.

Выясним, каким требованиям должна удовлетворять исходная ($N \times n$)-матрица A (6.11), если предположить, что она состоит только из нулей и единиц.

Переключатели с униполярными входными сигналами

В этом случае в выражении (6.12) $\alpha_1 = 1$, $\beta_1 = 0$, $\alpha_2 = \alpha$, $\beta_2 = \beta$, так что элементы матрицы входов X и матрицы связи W выражаются через элементы матрицы A следующим образом:

$$x_{ij} = a_{ij}, \quad w_{ij} = \alpha a_{ij} + \beta. \quad (6.13)$$

Сигнал на i -м выходе переключателя при воздействии на его входы l -го набора входных сигналов запишется в виде (6.8):

$$\begin{aligned} y_{il} &= \sum_{j=1}^n x_{ij} w_{ij} = \sum_{j=1}^n a_{ij} (\alpha a_{ij} + \beta) = \\ &= \begin{cases} r_l (\alpha + \beta) & \text{при } l = i, \\ \lambda_{li} \alpha + r_l \beta & \text{при } l \neq i, \end{cases} \end{aligned} \quad (6.14)$$

где $r_l = \sum_{j=1}^n a_{lj} a_{lj} = \sum_{j=1}^n a_{lj}$ — число единиц в l -й строке матрицы A ; $\lambda_{li} = \sum_{j=1}^n a_{lj} a_{ij}$ — число совпадающих единиц в l -й и i -й строках матрицы A при $l \neq i$.

Так как величина сигнала на выходе должна удовлетворять выражению (6.8) и сигнал на выбранном выходе должен быть равен постоянной величине $c = r_l (\alpha + \beta)$, то в любой строке матрицы A должно содержаться точно одно и то же число единиц (при $\alpha + \beta \neq 0$):

$$r_l = r = c / (\alpha + \beta). \quad (6.15)$$

Число совпадающих единиц λ_{li} в любой паре строк определяется допустимыми уровнями помех c_1 и c_2 на выходе переключателя:

$$c_1 \leq \lambda_{li} \alpha + r \beta \leq c_2$$

и должно быть

$$\frac{c_1 - r \beta}{\alpha} \leq \lambda_{li} \leq \frac{c_2 - r \beta}{\alpha}.$$

Обозначим число столбцов с несовпадающими (неодинаковыми) элементами в любой паре строк (l и i) матрицы A через $d_{li} = 2(r - \lambda_{li})$; тогда

$$2 \frac{c - c_1}{\alpha} \leq d_{li} \leq 2 \frac{c - c_2}{\alpha}. \quad (6.16)$$

Действительно, если любая пара строк имеет вместе r пар единиц, из которых только λ_{ii} пар совпадают, то остальные $(r - \lambda_{ii})$ пар, т. е. $2(r - \lambda_{ii})$ единиц, не совпадают, и $d_{ii} = 2(r - \lambda_{ii})$.

В переключателе без помех $c_1 = c_2 = c_0$ и должно выполняться условие

$$\lambda_{ii} = \sum_{j=1}^n a_{ij}a_{ij} = \lambda = \frac{c_0 - r\beta}{\alpha} \quad (6.17)$$

при любых $l \neq i$, т. е. в любых двух разных строках матрицы A единицы должны совпадать точно в λ столбцах, или, в другой записи

$$A \cdot A^T = (r - \lambda) \cdot \mathcal{J} + \lambda \cdot \mathcal{E}.$$

Выражение (6.16) в этом случае будет иметь вид

$$d_{ii} = d = 2(r - \lambda) = 2 \frac{c - c_0}{\alpha}. \quad (6.18)$$

Для получения величины помехи $c_0 = \lambda\alpha + r\beta = 0$ (при заданных r и λ) необходимо, чтобы

$$\alpha = -\beta \frac{r}{\lambda} = \beta \frac{2r}{d - 2r}. \quad (6.19)$$

Переключатель с униполярными входными сигналами может быть использован для получения выходных сигналов обеих полярностей. В этом случае элементы матрицы входов $X' = [x'_{ij}]$, используемой для получения выходных сигналов обратной полярности, должны быть равны

$$x'_{ij} = -a_{ij} + 1 = \begin{cases} 0 & \text{при } a_{ij} = 1, \\ 1 & \text{при } a_{ij} = 0. \end{cases}$$

Сигнал на i -м выходе переключателя при воздействии на его входы l -го набора входных сигналов запишется в виде

$$\begin{aligned} y'_{ii} &= \sum_{j=1}^n x'_{ij}w_{ij} = \sum_{j=1}^n (-a_{ij} + 1)(\alpha a_{ij} + \beta) = \\ &= \begin{cases} \beta(n - r) & \text{при } l = i, \\ \beta(n - r) + \alpha(r - \lambda_{ii}) & \text{при } l \neq i. \end{cases} \end{aligned}$$

Пусть требуемая величина сигнала обратной полярности на выбранном выходе равна $c' = \beta(n - r)$. Тогда коэффициенты α и β должны удовлетворять уравнению

$$\beta n + \alpha r = c + c'.$$

Если величины выходных сигналов обеих полярностей должны быть равны, то необходимо или добавить смещение $x_0 = 1$, поступающее на все выходы с коэффициентом

$$\omega_0 = -\frac{c+c'}{2} = -\frac{\beta n + \alpha r}{2},$$

или потребовать, чтобы

$$\beta n + \alpha r = 0. \quad (6.20)$$

Величины помех на невыбранных выходах в этом случае должны удовлетворять тем же значениям:

$$c_2 \leq \beta(n-r) + \alpha(r - \lambda_{ii}) \leq c_1.$$

Для переключателя с нулевой помехой ($c_1 = c_2 = 0$) выражение (6.20) с учетом (6.19) будем иметь вид

$$n\lambda = r^2. \quad (6.21)$$

Если рассматривать строки матрицы A как слова двоичного кода, то условия (6.15) и (6.16) означают, что число единиц в любом слове кода должно быть постоянно и равно $r = c/(\alpha + \beta)$, а число несовпадающих элементов на одинаковых позициях в любой паре слов, т. е. расстояние d между любой парой слов этого кода (что аналогично числу несовпадающих столбцов в любой паре строк матрицы A), должно быть ограничено:

$$d_{\min} = 2 \frac{c-c_2}{\alpha}; \quad d_{\max} = 2 \frac{c-c_1}{\alpha}, \quad (6.22)$$

а матрица A должна представлять собой равновесный код с расстоянием $d_{\min} \leq d \leq d_{\max}$.

В случае переключателя без помех условие (6.18) означает, что расстояние между любой парой слов этого кода должно быть постоянно и равно $d = 2(r - \lambda) \equiv 2(c - c_0)/\alpha$, а матрица A должна представлять собой так называемый равновесный эквидистантный код.

Переключатели с биполярными входными сигналами

В переключателях с биполярными входными сигналами коэффициенты в выражении (6.12) будут равны: $\alpha_1 = 2$, $\beta_1 = -1$, $\alpha_2 = \alpha$, $\beta_2 = \beta$ и $w_{ij} = \alpha a_{ij} + \beta$;

$$x_{ij} = 2a_{ij} - 1 = \begin{cases} +1 & \text{при } a_{ij} = 1, \\ -1 & \text{при } a_{ij} = 0. \end{cases} \quad (6.23)$$

В этом случае для получения выходного сигнала обратной полярности достаточно изменить знак у матрицы входов: $X' = -X$. Так, если $x_{ij} = -2a_{ij} + 1$, то $Y' = X' \cdot W^T = -X \cdot W^T = -Y$.

Сигнал на i -м выходе переключателя при воздействии на его входы l -го набора входных сигналов запишется в виде

$$y_{li} = \sum_{j=1}^n x_{lj} w_{ij} = \sum_{j=1}^n (2a_{lj} - 1)(\alpha a_{ij} + \beta) = \begin{cases} r_l(\alpha + 2\beta) - \beta n & \text{при } l = i, \\ 2\alpha \lambda_{li} - \alpha r_l + 2\beta r_l - \beta n & \text{при } l \neq i. \end{cases} \quad (6.24)$$

Для выполнения требования (6.8)

$$r_l(\alpha + 2\beta) - \beta n = c$$

необходимо, чтобы или число единиц в любой строке матрицы A было одинаковым (при $\alpha + 2\beta \neq 0$):

$$r_l = r_l = \sum_{j=1}^n a_{lj} a_{lj} = \sum_{j=1}^n a_{lj} = \frac{c + \beta n}{\alpha + 2\beta} = r, \quad (6.25)$$

или, чтобы коэффициенты α и β удовлетворяли уравнению

$$\alpha + 2\beta = 0. \quad (6.26)$$

При выполнении условия (6.25) в любой паре строк матрицы A число совпадающих единиц должно соответствовать неравенству

$$r + \frac{c_1 - c}{2\alpha} \leq \lambda_{li} \leq r + \frac{c_2 - c}{2\alpha},$$

а число столбцов с несовпадающими элементами — неравенству

$$\frac{c - c_2}{\alpha} \leq d_{li} \leq \frac{c - c_1}{\alpha}.$$

Как и в случае переключателя с униполярными входными сигналами матрица A должна представлять собой равновесный код с расстояниями

$$d_{\min} = \frac{c - c_2}{\alpha}; \quad d_{\max} = \frac{c - c_1}{\alpha}. \quad (6.27)$$

Для построения переключателя без помех ($c_1 = c_2 = 0$) необходимо, чтобы матрица A представляла собой равно-

весный эквидистантный код с расстоянием

$$d = 2(r - \lambda) = c/\alpha,$$

а коэффициенты α и β удовлетворяли уравнению

$$\alpha = \beta \frac{2r - n}{d - r}.$$

При выполнении условия (6.26) сигнал на выбранном выходе переключателя равен

$$c = -\beta n, \quad (6.28)$$

а на всех невыбранных выходах (при $\beta < 0$) равен

$$c_1 \leq \beta (2d_{li} - n) \leq c_2, \quad (6.29)$$

где $d_{li} = (r_l + r_i - 2\lambda_{li})$ — число столбцов с несовпадающими элементами в l -й и i -й строках матрицы A . Таким образом, исходная матрица A должна представлять собой двоичный (необязательно равновесный) код, имеющий расстояния

$$d_{\min} = \frac{1}{2} \left(n + \frac{c_2}{\beta} \right) = \frac{c - c_2}{\alpha}, \quad d_{\max} = \frac{1}{2} \left(n + \frac{c_1}{\beta} \right) = \frac{c - c_1}{\alpha}. \quad (6.30)$$

В этом случае элементы матрицы связи W , как и элементы матрицы входов X , имеют одинаковую величину и отличаются между собой только знаками:

$$\begin{aligned} w_{ij} &= \alpha a_{ij} + \beta = -\beta (2a_{ij} - 1) = -\beta x_{ij} = \\ &= \begin{cases} -\beta & \text{при } a_{ij} = 1, \\ \beta & \text{при } a_{ij} = 0, \end{cases} \end{aligned}$$

т. е. $W = -\beta X$.

Если на выходе переключателя допустимы помехи только отрицательного знака, т. е. $c_2 = 0$, то $d_{\min} = n/2$, $d_{\max} = n$ и $c_1 = \beta n$. Если помехи обеих полярностей имеют одинаковый уровень ограничения, т. е. $|c_1| = c_2 = c_0$, то

$$d_{\min} = n - d_{\max} = \frac{1}{2} \left(n + \frac{c_0}{\beta} \right) \quad (6.31)$$

и максимальная величина помех

$$c_0 = \beta (d_{\min} - d_{\max}),$$

а матрица A должна представлять собой так называемый квазиэквидистантный код.

Для построения переключателя без помех ($c_1 = c_2 = 0$) исходная матрица A должна представлять собой эквидистантный код с расстоянием $d = n/2$. В этом случае матрица выходов

$$Y = XW^T = -\beta XX^T = c\mathcal{J}$$

и строки матрицы входов X должны быть ортогональны [21].

Код с минимальным расстоянием d обладает способностью исправлять $t = (d - 1)/2$ ошибок при нечетном d и $t = (d/2) - 1$ — ошибок при четном d [21]. Поэтому комбинаторные переключатели, матрицы которых состояются из строк с расстоянием $d \geq 3$, при возникновении в них некоторых неисправностей могут сохранять работоспособность.

Двоичные корректирующие коды

Используемые для построения переключателей матрицы из единиц и нулей могут рассматриваться как определенный класс равномерных [22] двоичных корректирующих кодов (или блоковых кодов [21]). Такие коды делятся на систематические и несистематические.

Систематическими называются коды, в которых n позиций наборов четко подразделяются на информационные и избыточные. Матрицу таких кодов можно рассматривать как матрицу, состоящую из двух частей: первая состоит из полного множества двоичных наборов, величина которого равна 2^k , вторая — из двоичных наборов длины $(n - k)$. Несистематические коды такого подразделения не имеют.

Так как в ЭВМ используются двоичные неизбыточные коды, которые представляют собой k разрядов систематических кодов, то эти коды чаще всего применяются в комбинаторных переключателях.

Равномерные двоичные систематические коды в нашем случае удобно классифицировать следующим образом:

$C(n, d)$ -корректирующие коды с минимальным кодовым расстоянием d_{\min} характеризуются ограничением расстояния снизу. Они представляют собой такое подмножество наборов $C(n, d) \subset B_n$ полного множества B_n двоичных наборов длины n , в которых расстояние между любой парой наборов $d \geq d_{\min}$. $C(n, d)$ -коды обеспечивают ограничение величины помехи в переключателе только одинаковой с сигналом полярности,

$D(n, d)$ -корректирующие коды с расстоянием d , ограниченным снизу и сверху на одну и ту же величину (квази-эквилистантные коды), представляют собой подмножество $D(n, d) \subset B_n$, в котором расстояние d удовлетворяет условию $d_{\min} \leq d \leq d_{\max} = n - d_{\min}$. Применение $D(n, d)$ -кодов в переключателях обеспечивает одинаковое ограничение помех обеих полярностей.

$E(n, d)$ -корректирующие коды с расстоянием d (эквилистантные коды). Они представляют собой такое подмножество $E(n, d) \subset B_n$, в котором расстояние между любой парой наборов в точности равно d . $E(n, d)$ -коды используются для построения переключателей без помех.

При одних и тех же параметрах n и d_{\min} $E(n, d)$ -код имеет значительно меньшее число наборов (т. е. максимальное количество выходов переключателя N), чем $C(n, d)$ - и $D(n, d)$ -коды, а число наборов $C(n, d)$ -кода не менее удвоенного числа наборов $D(n, d)$ -кода: $C(n, d) \geq 2D(n, d)$. Поэтому там, где допустим определенный уровень помех, целесообразно для построения переключателей использовать $C(n, d)$ - и $D(n, d)$ -коды.

Принципы построения $C(n, d)$ -кодов для $d \leq 4$ известны [20]. Они довольно просты. Однако для $d > 4$ общих методов построения оптимальных $C(n, d)$ -кодов нет. Еще хуже обстоит дело с $D(n, d)$ -кодами. В литературе по теории и применению кодов можно найти только отрывочные сведения о них. $E(n, d)$ -коды освещены более полно. Некоторые сведения об условиях существования и о построении такого рода матриц A , эквивалентных $E(n, d)$ -кодам, которые используются в комбинаторных переключателях, содержатся в работах по статистике и комбинаторике [23, 24]. Часто при построении комбинаторных переключателей используются свойства расположений и связанных с ними матриц Адамара [25]. Матрицы Адамара нашли широкое применение в комбинаторных переключателях. Остановимся на них подробнее.

Матрицы Адамара

Матрицей Адамара (H -матрицей) порядка n называется квадратная матрица $H = [h_{ij}]$ из элементов $+1$ и -1 , строки которой ортогональны, так что

$$\sum_{j=0}^{n-1} h_{lj}h_{ij} = \begin{cases} n & \text{при } l=i, \\ 0 & \text{при } l \neq i. \end{cases} \quad (6.32)$$

Это условие тождественно условию $HH^T = nJ$. Можно показать, что оно равноценно также и условию $H^TH = nJ$, т. е. и столбцы H -матрицы ортогональны. Из условия ортогональности следует, что при $n \geq 2$ расстояние между любой парой строк $d = n/2$.

Любую строку (столбец) H -матрицы можно умножить на -1 , ко всем строкам (столбцам) прибавить любую строку (столбец), при этом свойства H -матрицы не изменятся.

Матрицу Адамара всегда можно привести к стандартному виду, в котором первая строка ($i = 0$) и первый столбец ($j = 0$) состоят только из положительных единиц ($h_{0j} = h_{i0} = +1$), а остальные строки и столбцы (в силу их ортогональности) содержат $n/2$ элементов $+1$ и $n/2$ элементов -1 .

Для существования матриц Адамара необходимо (кроме случаев $n = 1, 2$), чтобы n было кратно четырем: $n = 4g$. В настоящее время достаточность этого условия не доказана и общего метода построения H -матриц любого порядка не существует, хотя для $n \leq 200$ построены H -матрицы всех порядков, за исключением $n = 188$.

H -матрицы порядка $n = 2^k$ (k —любое целое положительное число), которые имеют наибольший практический интерес, могут быть построены способом последовательной итерации из элементарной H -матрицы второго порядка (будем пользоваться H -матрицами стандартного вида):

$$H(2) = \begin{bmatrix} + & + \\ + & - \end{bmatrix}.$$

Так, например, H -матрица для $n = 4$:

$$\begin{aligned} H(4) &= H(2) \otimes H(2) = \begin{bmatrix} H(2) & H(2) \\ H(2) & -H(2) \end{bmatrix} = \\ &= \begin{bmatrix} + & + & + & + \\ + & - & + & - \\ + & + & - & - \\ + & - & - & + \end{bmatrix}, \end{aligned}$$

где \otimes — означает «прямое произведение» двух матриц, при выполнении которого каждый элемент первой матрицы заменяется второй матрицей, умноженной на заменяемый элемент.

Для $n = 8$:

$H(8) = H(2) \otimes H(4) = H(2) \otimes (H(2) \otimes H(2))$ и т. д.

Для $n = 2m$, если существует H -матрица порядка m ,

$$H(2m) = H(2) \otimes H(m) = \begin{bmatrix} H(m) & H(m) \\ H(m) & -H(m) \end{bmatrix}. \quad (6.33)$$

В общем случае, если $n = n_1 n_2$ и существуют H -матрицы порядка n_1 и n_2 :

$$H(n) = H(n_1) \otimes H(n_2). \quad (6.34)$$

При использовании комбинаторных переключателей часто возникает задача преобразования кода, т. е. преобразование избыточного двоичного кода, обычно применяемого в ЭВМ, в соответствующий ему набор входов переключателя. Избыточный двоичный код, предназначенный для управления переключателем на $n = 2^k$ выходов, представляет собой совокупность всех возможных различных $n = 2^k$ наборов из двоичных элементов (0 и 1), т. е. прямоугольную $(2^k \times k)$ -матрицу

$$B = [b_{ij}] = \begin{bmatrix} 0 & \dots & 0 & 0 \\ 0 & \dots & 0 & 1 \\ 0 & \dots & 1 & 0 \\ \dots & \dots & \dots & \dots \\ 1 & \dots & 1 & 0 \\ 1 & \dots & 1 & 1 \end{bmatrix}.$$

Можно показать, что $(2^k \times 2^k)$ -матрица V , полученная умножением $(2^k \times k)$ -матрицы B на $(k \times 2^k)$ -матрицу B^T :

$$V = BB^T \pmod{2} \quad (6.35)$$

эквивалентна ортогональной H -матрице порядка $n = 2^k$, полученной из H -матрицы второго порядка стандартного вида путем повторной итерации по правилу (6.33). Элементам 0 и 1 матрицы V соответствуют одинаково расположенные элементы $+1$ и -1 H -матрицы, так что

$$H = \mathcal{E} - 2V,$$

где \mathcal{E} — квадратная матрица порядка n , все элементы которой $+1$.

Согласно (6.35) строка $V_l = [v_0 \ v_1 \ \dots \ v_{2^k-1}]$ матрицы V может быть представлена в виде набора, содержащего все возможные линейные комбинации элементов одноименной строки $B_l = [b_1 \ b_2 \ \dots \ b_k]$ матрицы B , так что

$$\begin{aligned} v_0 &= 0 \\ v_1 &= b_1 \\ v_2 &= b_2 \\ v_3 &= b_2 \oplus b_1 \\ &\dots \\ v_{2^k-2} &= b_k \oplus b_{k-1} \oplus \dots \oplus b_2 \\ v_{2^k-1} &= b_k \oplus b_{k-1} \oplus \dots \oplus b_2 \oplus b_1, \end{aligned} \tag{6.36}$$

где \oplus — означает сложение по mod 2.

Такое соответствие между двоичным k -разрядным избыточным кодом и H -матрицей порядка $n = 2^k$ позволяет построить простые преобразователи кода.

Для существования равновесных матриц Адамара необходимо, чтобы $g = r - \lambda = s^2$ являлось квадратом (s — целое положительное число). Порядок равновесных H -матриц кратен четырем ($n = 4g$) и расстояние между строками (и столбцами) их также равно половине порядка: $d = 2(r - \lambda) = n/2$. Равновесные H -матрицы порядка $n = 4 \cdot g = 4s^2$ имеют в любой строке (и столбце) одинаковое число $+1$: $r = (n \pm \sqrt{n})/2$ и могут оказаться полезными при построении переключателей, использующих униполярные источники входных сигналов. Простейшие H -матрицы такого вида порядка $n = 4$ можно представить как

$$2\mathcal{Y} - \mathcal{E} = \begin{bmatrix} + & - & - & - \\ - & + & - & - \\ - & - & + & - \\ - & - & - & + \end{bmatrix}, \quad \mathcal{E} - 2\mathcal{Y} = \begin{bmatrix} - & + & + & + \\ + & - & + & + \\ + & + & - & + \\ + & + & + & - \end{bmatrix}.$$

Посредством повторной итерации этих матриц могут быть построены H -матрицы порядка $n = 4^m$, где m — натуральное число.

6.3. ТРАНСФОРМАТОРНЫЕ КОМБИНАТОРНЫЕ ПЕРЕКЛЮЧАТЕЛИ

Комбинаторные переключатели могут быть выполнены на любых линейных элементах. Рассмотрим подробнее трансформаторные переключатели, нашедшие применение в ЗУ.

При построении переключателей из совокупности электрических проводов и магнитопроводов алгебраическое

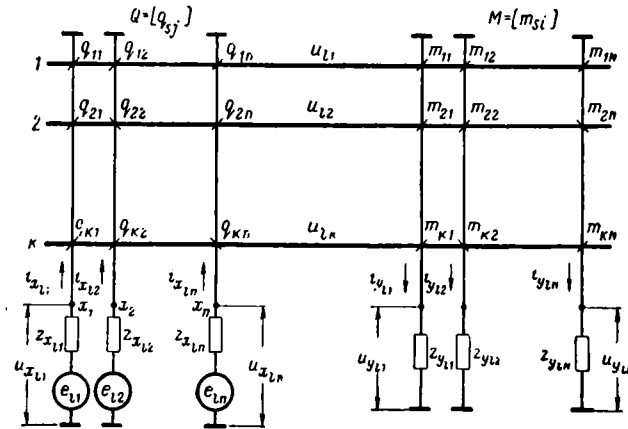


Рис. 6.2. Трансформаторный комбинаторный переключатель.

суммирование сигналов, соответствующее формуле (6.8), может быть реализовано двумя одинаково простыми путями. Если через замкнутый магнитопровод проходят несколько токнесущих проводов, то суммируются токи (ампервитки) и соответствующие им напряженности магнитного поля. Если электропровод проходит последовательно через несколько магнитопроводов, то суммируются наводимые на этом проводе электрические напряжения.

Схема трансформаторного переключателя, имеющего n входов $x_1 - x_n$ и N выходов $y_1 - y_N$, в общем случае (когда используются сразу оба метода суммирования) приведена на рис. 6.2. Сердечники изображены толстыми горизонтальными линиями, а электрические провода от источников (входная прошивка) и к нагрузкам (выходная прошивка) — тонкими вертикальными линиями. Прохождение провода через сердечники обозначено наклонной чер-

точкой, число витков—цифрой над этой черточкой, а разная ориентация черточек соответствует различным знакам связи, т. е. направлению прошивок трансформатора. Отдельный сердечник совместно с проходящими через него проводниками источников (первичные обмотки) и вторичными обмотками, связанными с нагрузками, образуют трансформатор. В переключателе k трансформаторов. Сердечники всех трансформаторов одинаковы. Первичные обмотки образуют входную матрицу связи (входную матрицу прошивки):

$$Q = [q_{sj}] = \begin{bmatrix} q_{11} & q_{12} & \dots & q_{1n} \\ \cdot & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot \\ q_{k1} & q_{k2} & \dots & q_{kn} \end{bmatrix},$$

элементы которой q_{sj} показывают величину и знак связи j -го входа с s -м сердечником (число витков и направление прошивки).

Вторичные обмотки образуют выходную матрицу связи (выходную матрицу прошивки):

$$M = [m_{si}] = \begin{bmatrix} m_{11} & m_{12} & \dots & m_{1N} \\ \cdot & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot \\ m_{k1} & m_{k2} & \dots & m_{kN} \end{bmatrix},$$

элементы которой m_{si} показывают величину и знак связи i -го выхода с s -м сердечником (число витков и направление прошивки).

В случае идеализированных трансформаторов (без учета токов намагничивания) при воздействии l -го набора входных сигналов можно записать

$$\sum_{j=1}^n i_{x_{lj}} q_{sj} = \sum_{i=1}^N i_{y_{li}} m_{si};$$

$$u_{x_{lj}} = \sum_{s=1}^k u_{ls} q_{sj}; \quad u_{y_{li}} = \sum_{s=1}^k u_{ls} m_{si};$$

или в матричной форме:

$$I_{x_l} Q^T = I_{y_l} M^T;$$

$$U_{x_l} = U_l Q; \quad U_{y_l} = U_l M; \quad (6.37)$$

где $I_{x_l} = [i_{x_{l1}} i_{x_{l2}} \dots i_{x_{ln}}]$ — матрица-строка входных токов; $U_{x_l} = [u_{x_{l1}} u_{x_{l2}} \dots u_{x_{ln}}]$ — матрица-строка напряжений на входе; $I_{y_l} = [i_{y_{l1}} i_{y_{l2}} \dots i_{y_{ln}}]$ — матрица-строка выходных токов; $U_{y_l} = [u_{y_{l1}} u_{y_{l2}} \dots u_{y_{ln}}]$ — матрица-строка напряжений на выходе; $U_l = [u_{l1} u_{l2} \dots u_{ln}]$ — матрица-строка э. д. с., наводимых на одном витке каждого трансформатора.

Напряжение на входе и выходе переключателя может быть выражено через параметры источников входных сигналов и нагрузок в матричной форме:

$$\begin{aligned} U_{x_l} &= E_l - I_{x_l} Z_{x_l}; \\ U_{y_l} &= I_{y_l} Z_{y_l}, \end{aligned} \quad (6.38)$$

где $E_l = [e_{l1} e_{l2} \dots e_{ln}]$ — матрица-строка э. д. с. источников,

$$Z_{x_l} = \begin{bmatrix} z_{x_{l1}} & 0 & \dots & 0 \\ 0 & z_{x_{l2}} & \dots & 0 \\ \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & z_{x_{ln}} \end{bmatrix}, \quad Z_{y_l} = \begin{bmatrix} z_{y_{l1}} & 0 & \dots & 0 \\ 0 & z_{y_{l2}} & \dots & 0 \\ \dots & \dots & \dots & \dots \\ 0 & 0 & \dots & z_{y_{ln}} \end{bmatrix}$$

— диагональные матрицы импедансов источников и нагрузок переключателя при l -м наборе входных сигналов.

Вид матриц связи Q и M определяет структуру переключателя. При равенстве одной из этих матриц единичной матрице ($Q = \mathcal{I}$ или $M = \mathcal{I}$) получаются простейшие структуры переключателя.

Если $M = \mathcal{I}$, то переключатель называется переключателем «с суммированием тока». В выходной обмотке суммируются токи всех источников входных сигналов (например, рис. 6.3, *з*), а уравнение работы переключателя (6.37) имеет вид

$$I_y = I_x Q^T \quad (U_x = U_y Q),$$

где I_x , I_y , U_x и U_y — соответственно матрицы входных и выходных токов и напряжений.

Если $Q = \mathcal{I}$, то переключатель называется переключателем «с суммированием напряжения». В выходных обмотках суммируются напряжения всех входных источников (например, рис. 6.3, *а*), а уравнение работы переключателя (6.37) имеет вид

$$U_y = U_x M \quad (I_x = I_y M^T).$$

Если $Q \neq \mathcal{J}$ и $M \neq \mathcal{J}$, то переключатель называется «комбинированным» (например, рис. 6.3, б, в).

Для выбора оптимальной структуры (т. е. минимальное число трансформаторов, минимальное число обмоток и количество витков на каждом трансформаторе и т. д.) необходимо проанализировать различные структуры переключателя. При этом предполагается, что требуемые параметры выходных сигналов (сигнал на выбранном выходе s и уровень помех c_1 и c_2) известны и матрицы X и W , удовлетворяющие требованию (6.8), выбраны. Уровень помех c_1

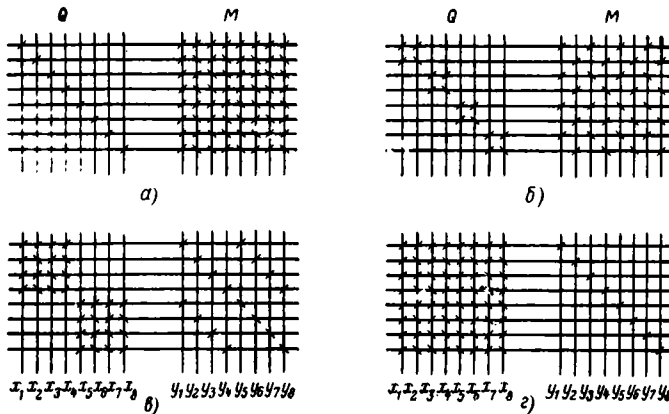


Рис. 6.3. Биполярный переключатель без помех на $N = n = 8$ выходов (на основе стандартной матрицы Адамара):

а — с суммированием напряжения; б, в — комбинированная схема; г — с суммированием тока.

и c_2 задается в виде допустимого значения тока или напряжения на невыбранных выходах. Обычно начинают анализ с простейших структур переключателя.

Если уровень помех определяется допустимыми значениями токов, то требованию (6.8) должны удовлетворять элементы матрицы выходных токов $I_y = [i_{y_{li}}]$:

$$i_{y_{li}} = c \quad \text{при } l = i;$$

$$c_1 \leq i_{y_{li}} \leq c_2 \quad \text{при } l \neq i.$$

Поэтому проектирование начинают с рассмотрения переключателя с суммированием тока ($M = \mathcal{J}$). Задают матрицу входных токов в виде $I_x = i_x X$, входную матрицу связи

$Q = W$, так что

$$I_x Q^T = i_x X W^T = I_y.$$

При этом параметры источников выбираются такими, чтобы выполнялось уравнение

$$U_x = U_y W.$$

Теперь, задаваясь любой квадратной невырожденной матрицей M порядка N (т. е. матрицей, имеющей обратную матрицу M^{-1} , так что $MM^{-1} = M^{-1}M = \mathcal{I}$) и беря матрицу $Q = M W$, можно построить множество комбинированных переключателей, «эквивалентных» (с точностью до токов намагничивания) данному, т. е. имеющих одинаковые матрицы входных и выходных токов и напряжений и такую же матрицу связи W , так как $M^{-1}Q = W$. Если матрица W имеет обратную матрицу W^{-1} , то, беря $M = W^{-1}$, можно построить эквивалентный переключатель с суммированием напряжения: $Q = MW = W^{-1}W = \mathcal{I}$.

Если уровень помех определяется допустимыми значениями напряжений, то требованию (6.8) должны удовлетворять элементы матрицы $U_y = [u_{yil}]$:

$$\begin{aligned} u_{yil} &= c \quad \text{при } l = i, \\ c_1 \leq u_{yil} \leq c_2 \quad \text{при } l \neq i. \end{aligned} \quad (6.39)$$

В этом случае проектирование начинают с переключателя с суммированием напряжения ($Q = \mathcal{I}$). Берут матрицу напряжений на входе $U_x = u_x X$, выходную матрицу связи $M = W^T$, так что

$$U_x M = u_x X W^T = U_y. \quad (6.40)$$

При этом параметры источников выбираются такими, чтобы выполнялось уравнение

$$I_x = I_y W. \quad (6.41)$$

Для построения эквивалентных комбинированных переключателей задаются любой квадратной невырожденной матрицей Q порядка n и берут матрицу $M = QW^T$. Если матрица W имеет обратную матрицу W^{-1} , то в эквивалентном переключателе с суммированием тока $Q = (W^{-1})^T$, $M = QW^T = (W^{-1})^T W^T = \mathcal{I}$.

В случае переключателя без помех ($c_1 = c_2 = 0$, $I_y = i_y \mathcal{I}$, $U_y = u_y \mathcal{I}$) проектирование можно начинать

с любого типа переключателя. При выборе $I_x = i_x X$ матрица напряжений на входе должна быть $U_x = u_x X$, а при выборе $U_x = u_x X$ матрица входных токов должна быть $I_x = i_y W$. После выбора матриц прошивок Q и M расчет переключателя сводится к расчету обычного импульсного трансформатора.

При применении переключателей в цепях адресной селекции ЗУ обычно требуется, чтобы ток протекал только в выбранной выходной шине, т. е. помеха по току равнялась нулю:

$$I_y = i_y \mathcal{Y}, \quad (6.42)$$

а напряжение на выходе переключателя удовлетворяло требованию (6.39). Поэтому построение таких переключателей начинают с рассмотрения схемы с суммированием напряжений; исходя из (6.40) — (6.42), параметры их входных сигналов должны удовлетворять условиям $U_x = u_x X$, $I_x = I_y W = i_y W$.

Рассмотрим подробнее трансформаторные переключатели с биполярными и униполярными входными сигналами. Будем считать, что матрица выходных токов должна быть $I_y = i_y \mathcal{Y}$, а матрица напряжений на выходе должна удовлетворять требованию (6.39).

Переключатели с биполярными входными сигналами

В переключателе с биполярными входными сигналами уравнение (6.38) для параметров источников в матричной форме будет иметь вид

$$U_x = E - I_x Z_x \text{ или } u_x X = (e - i_x z_x) X, \quad (6.43)$$

где $X = [x_{ij}]$ — $(N \times n)$ — матрица входов, состоящая из $+1$ и -1 ; $E = eX$ — матрица э. д. с. источников, имеющих одинаковую величину e ; $Z_x = z_x \mathcal{Y}$ — матрица импедансов источников, величина которых во всех случаях одинакова и равна z_x (\mathcal{Y} — единичная матрица порядка n); $I_x = i_x X$ — матрица входных токов, величина которых равна i_x ; $U_x = u_x X$ — матрица входных напряжений, величина которых равна $u_x = e - i_x z_x$.

Начнем рассмотрение с переключателя с суммированием напряжений. Так как в этом случае согласно (6.41) и (6.42)

$$I_x = i_x X = I_y W = (i_y \mathcal{Y}) W = i_y W,$$

то матрица связи должна быть равна $W = \frac{i_x}{i_y} X = \omega X$, где ω — величина элементов матрицы связи W . Тогда матрица напряжений на выходе переключателя равна

$$U_y = U_x W^T = (u_x X) (\omega X^T) = \omega u_x X X^T, \quad (6.44)$$

а ее элементы $u_{y_{li}} = \omega u_x \sum_{j=1}^n x_{lj} x_{ij}$ удовлетворяют следующим выражениям:

$$u_y = n \omega u_x \quad \text{при } l = i, \quad (6.45)$$

$$\omega u_x (n - 2d_{\max}) \leq u_{y_{li}} \leq \omega u_x (n - 2d_{\min}) \quad \text{при } l \neq i, \quad (6.46)$$

так как при $l = i$ имеем $\sum_{j=1}^n x_{lj} x_{ij} = n$, где n — число входов

переключателя, а при $l \neq i$ имеем $(n - 2d_{\max}) \leq \sum_{j=1}^n x_{lj} x_{ij} \leq (n - 2d_{\min})$, где d_{\min} и d_{\max} — соответственно минимальное и максимальное расстояние кода, используемого для построения матрицы X .

Величину $k_I = i_y / i_x = 1/\omega$ назовем коэффициентом передачи тока переключателя, а величину $k_U = u_y / u_x = n\omega$ — коэффициентом передачи напряжения. Произведение $k_I k_U = n$ показывает, что мощность всех входных источников суммируется на выбранном выходе. Например, исходный переключатель с суммированием напряжения ($Q = \mathcal{I}$, $M = W^T$) на $N = 8$ выходов с $n = 4$ входами, упрощенная схема которого приведена на рис. 6.4, а (источники и нагрузки условно не показаны, а разная ориентация черточек соответствует различным знакам связи, т. е. направлению прошивок трансформатора), имеет матрицу входов:

$$X = \begin{bmatrix} - & - & - & - \\ - & - & + & + \\ - & + & - & + \\ - & + & + & - \\ + & - & - & + \\ + & - & + & - \\ + & + & - & - \\ + & + & + & + \end{bmatrix},$$

полученную из двоичного избыточного кода добавлением разряда четности: $d_{\text{мин}} = 2$, $d_{\text{макс}} = n = 4$. Уровень помех согласно (6.29) равен $c_1 = (n - 2d_{\text{макс}}) = -4$, $c_2 = (n - 2d_{\text{мин}}) = 0$.

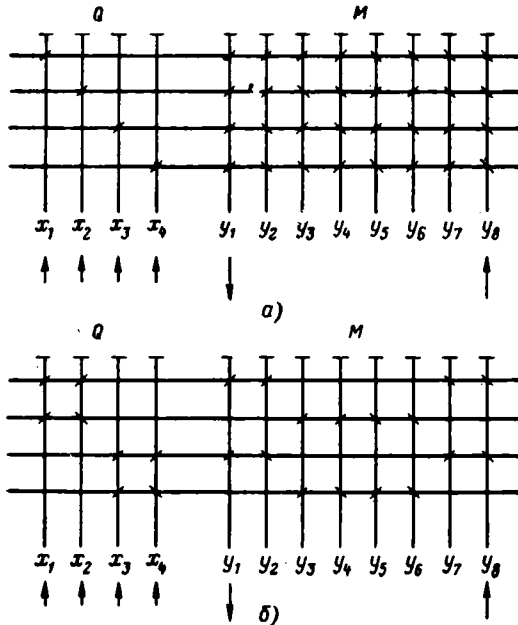


Рис. 6.4. Биполярный переключатель на $N = 8$ выходах с $n = 4$ входами ($d_{\text{мин}} = 2$, $d_{\text{макс}} = 4$);
а — с суммированием напряжения; б — комбинированная схема.

Если взять $I_x = U_x = W = X$ ($i_x = u_x = w = 1$), то матрица напряжений на выходе (6.44):

$$U_v = XX^T = \begin{bmatrix} 4 & 0 & 0 & 0 & 0 & 0 & 0 & -4 \\ 0 & 4 & 0 & 0 & 0 & 0 & -4 & 0 \\ 0 & 0 & 4 & 0 & 0 & -4 & 0 & 0 \\ 0 & 0 & 0 & 4 & -4 & 0 & 0 & 0 \\ 0 & 0 & 0 & -4 & 4 & 0 & 0 & 0 \\ 0 & 0 & -4 & 0 & 0 & 4 & 0 & 0 \\ 0 & -4 & 0 & 0 & 0 & 0 & 4 & 0 \\ -4 & 0 & 0 & 0 & 0 & 0 & 0 & 4 \end{bmatrix} =$$

$$= 4 \cdot \begin{bmatrix} + & & & & - \\ & + & & & - \\ & & + & - & \\ & & & + & - \\ & - & & & + \\ - & & & & & + \\ & & & & & & + \end{bmatrix},$$

где «+» соответствует +1, «-» соответствует -1, а 0 условно не показан. Для удовлетворения требования $I_y = i_y \mathcal{I}$, т. е. отсутствия тока в невыбранной нагрузке при наличии напряжения помехи, нагрузка должна иметь вентильный характер.

Задавая входную матрицу связи

$$Q = \frac{1}{2} Q^{-1} = \begin{bmatrix} + & + \\ + & - \\ & + & + \\ & + & - \end{bmatrix},$$

найдем выходную матрицу связи эквивалентного комбинированного переключателя:

$$M = QW^T = 2 \begin{bmatrix} - & - & & & + & + \\ & - & - & + & + & \\ - & + & & & - & + \\ & - & + & - & + & \end{bmatrix}.$$

Схема его приведена на рис.6.4, б и он имеет одинаковую величину элементов в матрицах прошивок Q и M (обмотки с равным числом витков), а на каждом трансформаторе $\frac{N}{2} + 2 = 6$ обмоток вместо $N + 1 = 9$ у исходного переключателя.

В случае переключателя без помех

$$U_y = w u_x X X^T = u_y \mathcal{I}, \quad (6.47)$$

т. е. строки матрицы X должны быть ортогональны, а при $n = N$ матрица X должна быть матрицей Адамара порядка n : $X = H$. Следовательно, переключатель без помех может

быть построен только для тех значений n , для которых существует матрица Адамара. Для наиболее интересных на практике случаев ($n = 2^k$) H -матрицы существуют и могут быть построены методом повторной итерации из H -матриц меньших порядков. Если $n = n_1 n_2$ и H -матрицы порядка n_1 и n_2 существуют, то можно записать согласно (6.34)

$$H(n) = H(n_1) \otimes H(n_2) = (J(n_2) \otimes H(n_1))(H(n_2) \otimes J(n_1)). \quad (6.48)$$

Это свойство H -матриц используют для построения эквивалентных переключателей. Так как $W = \omega H(n) = Q^{-1}M$, то можно взять

$$Q = q(J(n_2) \otimes H(n_1)); \quad M = m(H(n_2) \otimes J(n_1)).$$

При $n = 2^k$ таким методом можно построить $(k + 1)$ различных переключателей с матрицей связи $W = \omega H(n)$.

На рис. 6.3 приведены $(k + 1) = 4$ эквивалентные (с точностью до токов намагничивания) схемы переключателей без помех на $N = n = 2^k = 8$ выходов со структурой матриц Адамара, имеющие матрицу связи

$$W = H(8) = \begin{bmatrix} + & + & + & + & + & + & + & + \\ + & - & + & - & + & - & + & - \\ + & + & - & - & + & + & - & - \\ + & - & - & + & + & - & - & + \\ + & + & + & + & - & - & - & - \\ + & - & + & - & - & + & - & + \\ + & + & - & - & - & - & + & + \\ + & - & - & + & - & + & + & - \end{bmatrix}.$$

В переключателе с суммированием напряжения (рис. 6.3, а) при $n_1 = 1$, $n_2 = n = 8$

$$Q = \frac{1}{n_1} (J(8) \otimes H(1)) = J(8); \quad M = H(8) \otimes J(1) = H(8).$$

В этом случае на вторичных обмотках трансформаторов суммируются э. д. с. всех $n = 8$ источников. Например, при подаче на вход переключателя напряжений в соответствии с первой строкой матрицы Адамара (+ + + + + + + +), э. д. с. будут суммироваться на вторичных обмотках первого выхода, а на остальных выходах взаимно компенсироваться.

При $n_1 = 2^2 = 4$, $n_2 = 2^{k-2} = 2$ (рис. 6.3, в)

$$Q = \frac{1}{n_1} (\mathcal{J}(2) \otimes H(4)) = \frac{1}{4} \begin{bmatrix} + & + & + & + & & & & \\ + & - & + & - & & & & \\ + & + & - & - & & & & \\ + & - & - & + & & & & \\ & & & & + & + & + & + \\ & & & & + & - & + & - \\ & & & & + & + & - & - \\ & & & & + & - & - & + \end{bmatrix},$$

$$M = (H(2) \otimes \mathcal{J}(4)) = \begin{bmatrix} + & & & & + & & & \\ & + & & & & + & & \\ & & + & & & & + & \\ + & & & - & & & & \\ & + & & & - & & & \\ & & + & & & - & & \\ & & & + & & & - & \\ & & & & + & & & - \end{bmatrix}.$$

В этом случае в первичных обмотках трансформаторов суммируются токи $n_1 = 4$ источников, а на вторичных обмотках — э. д. с. $n_2 = 2$ источников.

В переключателе с суммированием тока (рис. 6.3, з) при $n_1 = 2^k = 8$, $n_2 = 1$

$$Q = \frac{1}{n_1} (\mathcal{J}(1) \otimes H(8)) = \frac{1}{8} H(8); M = \\ = (H(1) \otimes \mathcal{J}(8)) = \mathcal{J}(8).$$

В этом случае в первичных обмотках суммируются токи всех $n_1 = n = 8$ источников.

Количество обмоток на одном трансформаторе переключателя (число ненулевых членов одноименных строк матриц Q и M) $\kappa = n_1 + n_2$ и достигает минимального значения при $n_1 = n_2 = \sqrt{n}$. В каждом трансформаторе суммируются n_1 входных токов, напряжение суммируется на n_2 трансформаторах. В каждой матрице прошивок Q и M обмотки имеют одинаковое количество витков. Коэффициент передачи тока $k_I = i_y/i_x = n_1 q/m = 1/\omega$. Коэффициент передачи напряжения $k_U = u_y/u_x = n_2 m/q = n \cdot \omega$.

После выбора рабочей схемы (матриц Q и M) переходят к расчету импульсного трансформатора. Рассмотрим этот расчет на примере переключателя без помех. Считаем, что

$$\begin{aligned} U_x &= u_x H(n), \quad I_x = i_x H(n), \\ W &= w H(n). \end{aligned} \quad (6.50)$$

Уравнения работы переключателя без помех с учетом токов намагничивания (в операторной по Карсону—Хевисайду форме) имеют вид

$$\begin{aligned} I_y &= I'_x W^{-1} = (I_x - I_\mu) W^{-1}, \\ U_y &= U_x W^T. \end{aligned} \quad (6.51)$$

Так как обратная матрица связи

$$W^{-1} = (w H(n))^{-1} = \frac{1}{nw} H(n),$$

а матрица токов намагничивания

$$I_\mu = [i_{\mu ij}] = \frac{1}{n_1 q^2 L_{0p}} U_x,$$

где L_0 — индуктивность одного витка трансформатора, то из (6.51) имеем

$$\begin{aligned} I_y = i_y \mathcal{Y} &= \left(i_x H(n) - \frac{1}{n_1 q^2 L_{0p}} u_x H(n) \right) \frac{1}{nw} H(n) = \\ &= k_I i_x \mathcal{Y} - \frac{k_I u_x}{n q^2 L_{0p}} \mathcal{Y}; \end{aligned} \quad (6.52)$$

$$U_y = u_y \mathcal{Y} = (u_x H(n)) (w H(n))^T = w u_x n \mathcal{Y} = \frac{n}{k_I} u_x \mathcal{Y},$$

или на выбранном выходе переключателя

$$\begin{aligned} i_y &= k_I i_x - \frac{k_I}{n_1 q^2 L_{0p}} u_x, \\ u_y &= \frac{n}{k_I} u_x. \end{aligned} \quad (6.53)$$

Параметры источников и нагрузок связаны соотношением (6.38)

$$u_x = E - i_x z_x; \quad u_y = i_y z_y. \quad (6.54)$$

Рассмотрим случай, когда все импедансы имеют чисто резистивный характер: $z_x = r_x$; $z_y = r_y$, а э. д. с. источников имеет характер ступеньки $e(t) = \sigma(t)$. Упрощенная эквивалентная схема импульсного трансформатора, приве-

Денная к одному источнику входных сигналов, для анализа передачи вершины импульса изображена на рис. 6.5, а.

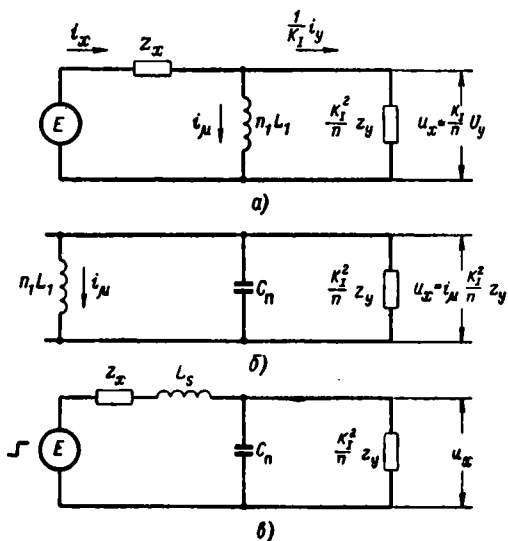


Рис. 6.5. Упрощенная эквивалентная схема импульсного трансформатора переключателя:
 а — для передачи вершины импульса; б — для спада импульса; в — для передачи фронта импульса.

Решая совместно уравнения (6.53), (6.54) и переходя к оригиналам, получаем

$$\begin{aligned}
 u_x(t) &= \frac{k_I}{n} u_y(t) = A E e^{-Bt}, \\
 i_x(t) &= \frac{E}{r_x} [1 - A e^{-Bt}], \\
 i_y(t) &= A \frac{nE}{k_I r_y} e^{-Bt},
 \end{aligned} \tag{6.55}$$

где

$$A = \frac{k_I^2 r_y}{n r_x + k_I^2 r_y}, \tag{6.56}$$

$$B = \frac{k_I^2 r_x r_y}{(n r_x + k_I^2 r_y) n_1 q^2 L_0}. \tag{6.57}$$

Задаваясь длительностью импульса $t_{\text{н}}$ и нормированной величиной спада напряжений за время $t_{\text{н}}$ на выходе переключателя [согласно (6.55)]

$$\Delta = \frac{u_y(0) - u_y(t_{\text{н}})}{u_y(0)} \approx \frac{u_y(0) - u_y(0)(1 - Bt_{\text{н}})}{u_y(0)} = Bt_{\text{н}}, \quad (6.58)$$

где

$$u_y(t_{\text{н}}) = u_y(0) e^{-Bt_{\text{н}}} \approx u_y(0)(1 - Bt_{\text{н}}),$$

получаем расчетную формулу для определения необходимой индуктивности каждой первичной обмотки трансформаторов переключателя:

$$L_1 = q^2 L_0 = \frac{k_1^2 r_x r_y t_{\text{н}}}{(nr_x + k_1^2 r_y) n_1 \Delta}. \quad (6.59)$$

Индуктивность одного витка трансформаторов, которая непосредственно определяется выбором сердечников, равна

$$L_0 = \frac{k_1^2 r_x r_y t_{\text{н}}}{(nr_x + k_1^2 r_y) n_1 \Delta q^2}. \quad (6.60)$$

В отличие от обычного трансформатора в переключателе расчетная величина L_1 зависит от выбора величины n_1 (выбора матрицы Q), которая может быть различной при одном и том же k_1 .

Определим, при каком оптимальном значении n_1 при заданных r_x , r_y , $t_{\text{н}}$, Δ , k_1 , L_0 число витков $\sigma = n_1 q + n_2 m$ на каждом трансформаторе будет наименьшим ($n_1 n_2 = n = 2^k$, $n_1 = 2^\beta$, $n_2 = 2^{k-\beta}$, k и β — целые числа и $k \geq \beta \geq 0$). Пусть $k_1 = n_1 q / m = a 2^\alpha / c$, где a и c — нечетные целые взаимнопростые числа, α — целое. Тогда $q/m = k_1/n_1 = a/c \times 2^{\alpha-\beta}$.

При $(\alpha - \beta) \geq 0$, т. е. $\alpha \geq \beta \geq 0$, элементы матриц прошивок Q и M (число витков обмоток q и m) должны удовлетворять условию $q = ga \cdot 2^{\alpha-\beta}$, $m = g \cdot c$, где g — положительное целое. Отсюда

$$\sigma = n_1 q + n_2 m = g(a \cdot 2^\alpha + c \cdot 2^{k-\beta}),$$

а минимальное значение $\sigma_{\text{мин}}$ будет при $g_{\text{мин}} = 1$ и

$$\beta_{\text{макс}} = \beta_m = \begin{cases} \alpha & \text{при } 0 \leq \alpha \leq k, \\ k & \text{при } \alpha \geq k \end{cases} \quad (6.61)$$

и равно

$$\sigma_{\text{мин}} = a 2^\alpha + c 2^{k-\beta_m}. \quad (6.62)$$

При $(\alpha - \beta) \leq 0$, т. е. $\alpha \leq \beta \leq k$, q и m должны удовлетворять условию

$$q = ga, \quad m = gc2^{\beta - \alpha}.$$

Тогда

$$\sigma = n_1 q + n_2 m = g(a2^\beta + c2^{k-\alpha}),$$

а минимальное значение $\sigma_{\text{мин}}$ будет при $g_{\text{мин}} = 1$ и

$$\beta_{\text{мин}} = \beta_m = \begin{cases} 0 & \text{при } \alpha \leq 0, \\ \alpha & \text{при } 0 \leq \alpha \leq k \end{cases} \quad (6.63)$$

и равно

$$\sigma_{\text{мин}} = a2^{\beta_m} + c2^{k-\alpha}. \quad (6.64)$$

Таким образом, число витков на каждом трансформаторе переключателя будет наименьшим при $n_1 = 2^{\beta_m}$, где

$$\beta_m = \begin{cases} 0 & \text{при } \alpha \leq 0, \\ \alpha & \text{при } 0 \leq \alpha \leq k, \\ k & \text{при } \alpha \geq k. \end{cases} \quad (6.65)$$

При положительном $\alpha \leq k$ (наиболее часто встречающийся случай) $n_1 = 2^\alpha$ и

$$\sigma_{\text{мин}} = a2^\alpha + c2^{k-\alpha}. \quad (6.66)$$

При этом индуктивность одного витка трансформатора должна быть [согласно (6.60)] равна

$$L'_0 = \frac{k^2 r_x r_y t_H}{(nr_x + k^2 r_y) \Delta a 2^{2\alpha}}. \quad (6.67)$$

Если задано $L_0 < L'_0$, так что $L'_0 = \eta L_0$ ($\eta > 1$), то можно увеличить число витков в $g = \sqrt{\eta}$ раз: $\sigma' = \sqrt{\eta} \sigma_{\text{мин}}$ или увеличить n_1 в $\eta = 2^\lambda$ раз: $\sigma'' = a \cdot 2^\lambda \eta + c2^{k-\alpha}$. Беря производную от σ''/σ' по η и определяя ее знак при начальных условиях ($\eta = 1$), найдем, что для получения минимального значения σ при заданном $L_0 = \frac{1}{\eta} L'_0$,

при $a2^\alpha < c2^{k-\alpha}$ и $\eta < \left(\frac{c2^{k-\alpha}}{a2^\alpha}\right)^2$ нужно брать $n_1 = 2^{\alpha+\lambda}$, а во всех остальных случаях нужно, оставляя $n_1 = 2^\alpha$, увеличивать q и m в $g = \sqrt{\eta}$ раз.

Аналогичным образом можно показать, что при заданной σ при оптимальном значении n_1 требуется наименьшая величина L_0 (т. е. может быть выбран, например, сердечник с наименьшим отношением сечения s к средней длине l_c магнитных силовых линий):

$$L_0 = 4\pi \cdot 10^{-7} \mu s / l_c, \quad (6.68)$$

где μ — магнитная проницаемость сердечника.

При больших значениях n выбор n_1 , близкого к оптимальному, позволяет в несколько раз уменьшить σ (или L_0) по сравнению с наихудшими значениями n_1 .

После выбора параметров переключателя следует убедиться, что величина индукции B_{t_n} в сердечнике в момент окончания импульса не превышает индукции насыщения B_n (для выбранного сердечника):

$$B_{t_n} = B_0 + \Delta B_{t_n} = B_0 + \frac{1}{qs} \int_0^{t_n} u_x(t) dt \approx B_0 + \frac{u_x(0) t_n}{qs}, \quad (6.69)$$

где B_0 — остаточная индукция; ΔB_{t_n} — изменение индукции в сердечнике к моменту t_n . Приближение в (6.69) сделано в предположении, что $\Delta \ll 1$.

Подставляя в (6.69) значения $u_x(0)$ из (6.55) и q из (6.59), найдем выражение для B_{t_n} через расчетные параметры переключателя:

$$B_{t_n} = B_0 + \frac{Ek_T}{s} \sqrt{\frac{n_1 r_y L_0 t_n \Delta}{(nr_x + k^2 r_y) r_x}} \quad (6.70)$$

Из формулы (6.70) следует, что наименьшие значения индукции B_{t_n} при выбранных сердечниках и при заданных остальных параметрах достигаются, если $n_1 = 1$, что может существенно не совпадать с оптимальным значением n_1 для выбора σ . Однако обычно переключатели работают при малых полях, намного меньших индукции насыщения.

Максимальная величина выброса после окончания импульса, создаваемая действием э. д. с., индуцируемой в обмотке трансформатора убывающим в сердечнике магнитным потоком, определяется как в обычном трансформаторе при вентильном источнике входных сигналов (сопротивление закрытого транзистора велико) [27]. Упрощенная эквивалентная схема для этого случая приведена на

рис. 6.5, б. Если пренебречь паразитной емкостью C_{Π} , то можно записать

$$U_{\text{выбр макс}} = \frac{k_1^2 r_y t_{\text{н}}}{n_1 L_1 n} u_x = \frac{k_1^2 r_y^2 t_{\text{н}}}{(nr_x + k_1^2 r_y) n n_1 L_1} E, \quad (6.71)$$

$$\tau_c = \frac{n n_1 L_1}{k_1^2 r_y}.$$

Подставляя в (6.71) значения L_1 из (6.59), получаем

$$U_{\text{выбр макс}} = \frac{k_1^2 r_y \Delta}{nr_x} E, \quad \tau_c = \frac{nr_x t_{\text{н}}}{(nr_x + k_1^2 r_y) \Delta}. \quad (6.72)$$

Упрощенная эквивалентная схема для анализа передачи фронта импульса приведена на рис. 6.5, в. Передний фронт импульса (время, необходимое для нарастания импульса от 0,1 до 0,9 своей конечной величины) можно определить в случае критического затухания [27]:

$$t_{\phi} \approx 2,3 \sqrt{L_s \frac{k_1^2 r_y}{nr_x + k_1^2 r_y} C_{\Pi}}, \quad (6.73)$$

где L_s — эквивалентная индуктивность рассеяния трансформатора; C_{Π} — эквивалентная паразитная емкость трансформатора.

Паразитные параметры зависят от размера переключателя, от числа витков, типа намотки, данных сердечника и т. д. В используемых переключателях обычно $L_s \approx \approx 1 \div 10 \text{ мкГн}$, $C_{\Pi} \approx 10 \div 150 \text{ пФ}$.

В общем случае трансформаторы переключателя с биполярными источниками рассчитываются аналогично рассмотренному расчету трансформаторов для переключателя без помех со структурой матриц Адамара.

Переключатели с униполярными входными сигналами

Источники униполярных сигналов обычно представляют собой ключевые схемы (на транзисторах или лампах), которые имеют малое сопротивление в открытом состоянии и большое (близкое к разрыву цепи) — в закрытом. Поэтому матрице входов X (из 1 и 0) будет соответствовать матрица входных токов $I_x = i_x X$ (из i_x и 0), а элементы матрицы напряжений на входе U_x будут иметь значения $u_x = E - i_x z_x$ на тех позициях, где матрица X имеет 1, а на других позициях будут определяться величиной напряжения, наво-

димого на закрытых ключах в зависимости от структуры переключателя.

В этом случае, так как удобнее задавать величины входных токов, а не напряжений, построение переключателя начинают со схемы с суммированием тока ($Q = W$, $M = \mathcal{J}$)

$$I_x W^T = I_y, \quad U_x = U_y W. \quad (6.74)$$

При требовании отсутствия тока в невыбранных нагрузках (что чаще всего необходимо в ЗУ):

$$I_y = I_x W^T = i_x X W^T = i_y \mathcal{J}, \quad (6.75)$$

число входов n больше или равно числу выходов N переключателя, так как строки матриц X и W линейно независимы и $n \geq N$. Матрица напряжений на входе равна матрице связи W и переключатель с униполярными источниками (на линейных трансформаторах, при $I_y = i_y \mathcal{J}$) всегда будет переключателем без помех. Ему всегда можно построить эквивалентный переключатель с суммированием напряжений: $Q = \mathcal{J}$, $M = X^T$, так что $U_x M = W X^T = i_y \mathcal{J}$, $I_x = i_x X$.

На рис. 6.6, а приведена схема переключателя с суммированием тока (источники и нагрузки условно не показаны, разная ориентация черточек соответствует различным знакам связи), имеющего $n = 6$ входов и $N = 4$ выходов с матрицей X ($r = 3$, $\lambda = 1$), которая использовалась ранее в примерах:

$$I_x = i_x X = i_x \begin{bmatrix} 1 & 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 \\ 0 & 0 & 1 & 0 & 1 & 1 \end{bmatrix}.$$

Согласно (6.19) $\alpha = -\beta \frac{r}{\lambda} = -3\beta$ при $\beta = -1$ из (6.13) матрица связи

$$W = Q = \begin{bmatrix} 2 & 2 & 2 & -1 & -1 & -1 \\ 2 & -1 & -1 & 2 & 2 & -1 \\ -1 & 2 & -1 & 2 & -1 & 2 \\ -1 & -1 & 2 & -1 & 2 & 2 \end{bmatrix}.$$

Переключатель имеет разные количества витков в обмотках трансформаторов, определяемые матрицей $Q = W$.

Чтобы обмотки имели одинаковое число витков (т. е. $\beta = -1$, $\alpha = 2$), необходимо использовать дополнительное смещение. Так как согласно (6.14) помеха на невыбранном

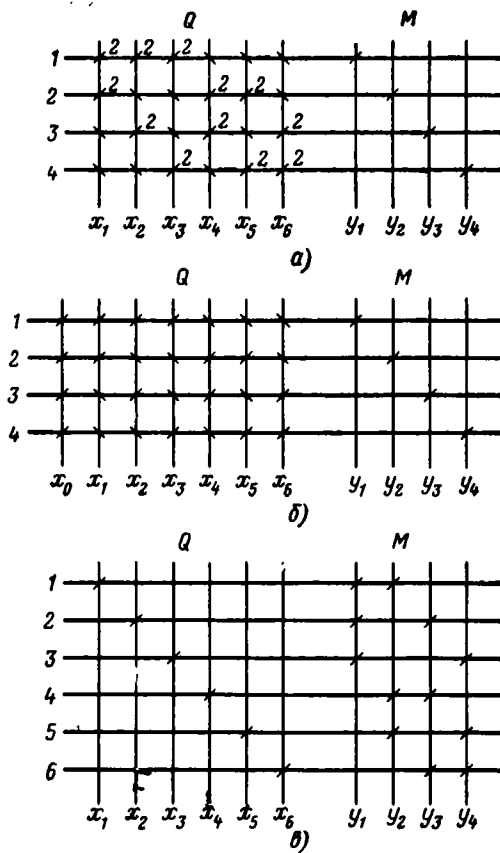


Рис. 6.6. Униполярный переключатель на $N = 4$ выхода с $n = 6$ входами ($d = 4$):

a — с суммированием тока; *б* — с дополнительным смещением; *в* — с суммированием напряжения.

выходе равна $\lambda\alpha + r\beta = 2\lambda - r$, то для уничтожения помехи берем при $\omega_0 = 1$ величину смещения

$$i_{x_0} = (r - 2\lambda) i_x = i_x, \quad (6.76)$$

как показано на рис. 6.6, б.

На рис. 6.6, в приведен эквивалентный переключатель с суммированием напряжения: $Q = \mathcal{J}$, $M = X^T$. Этот переключатель имеет «разомкнутые» сердечники в цепи невыбранных выходов, сопротивление которых за время импульса должно намного превышать сопротивление нагрузки, что создает дополнительные трудности при его использовании.

Для получения в переключателях с униполярными входными сигналами одинаковых обмоток в матрице $Q = W$ без использования дополнительного смещения необходимо, чтобы в матрице X согласно (6.76) $r = 2\lambda$. Существование таких матриц тесно связано с существованием матриц Адамара стандартного вида.

На рис. 6.7, а приведена схема переключателя, имеющего, например, $n = 4$ входа и $N = 3$ выхода. Матрица входных токов

$$I_x = i_x X = i_x \begin{bmatrix} 1 & 0 & 1 & 0 \\ 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 1 \end{bmatrix},$$

а матрица связи

$$W = Q \begin{bmatrix} + & - & + & - \\ + & + & - & - \\ + & - & - & + \end{bmatrix}$$

является H -матрицей стандартного вида без первой строки из $+1$.

Так как $(N \times n)$ -матрица W имеет N линейно независимых строк, то она всегда может быть достроена до квадратной невырожденной матрицы W_1 порядка n [26]. Если в соответствии с матрицей W_1 дополнить переключатель, а неиспользуемые $(n - N)$ выходов закоротить, то на его работе это не отразится. Представляя матрицу $W_1 = M^{-1} \cdot Q$ в виде произведения двух матриц, можно построить различные эквивалентные комбинированные переключатели, в том числе, и переключатель с суммированием напряжения, не имеющие «разомкнутых» трансформаторов. Но в этом случае переключатель будет иметь $(n - N)$ короткозамкнутых выходных прошивок.

Например, если переключать с суммированием тока (рис. 6.7, а) достроить в соответствии с матрицей $W_1 = H(4)$, т. е. добавить один трансформатор и неиспользуемый выход закоротить, как показано на рис. 6.7, б, то можно построить эквивалентный комбинированный переключатель (рис. 6.7, в) с матрицами $Q = \mathcal{J}(2) \otimes H(2)$, $M = H(2) \otimes \mathcal{J}(2)$ и пере-

ключатель с суммированием напряжения (рис. 6.7, *г*) с матрицами $Q = J(4)$, $M = H(4)$. В последних двух переключо-

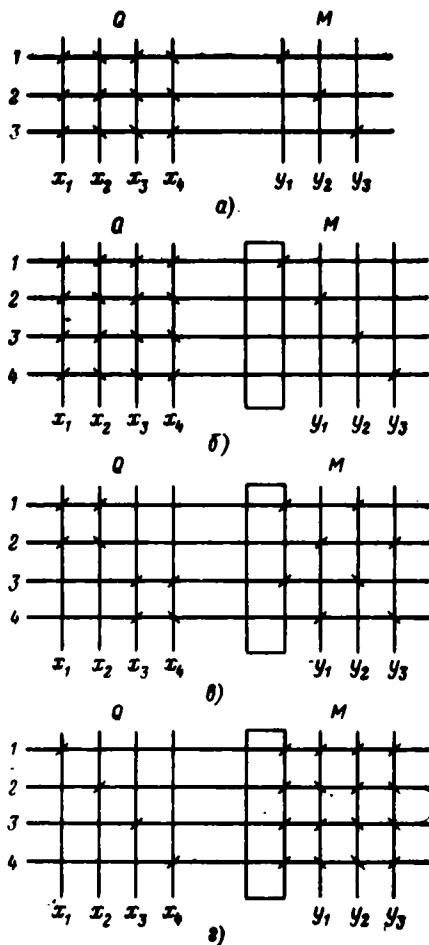


Рис. 6.7. Униполярный переключатель на $N = 3$ выхода с $n = 4$ входами (на основе стандартной матрицы Адамара):

а — с суммированием тока; *б* — с короткозамкнутой обмоткой; *в* — комбинированная схема; *г* — с суммированием напряжения.

чателях короткозамкнутую обмотку отбросить нельзя, иначе он становится неработоспособен.

При использовании H -матриц стандартного вида переключатели имеют $N = 4g - 1$ выходов. Для построения переключателя на $N = 2^k$ выходов берут H -матрицу порядка $n = N + 4$, а неиспользуемые 4 строки (в том числе обязательно строку из +1) отбрасывают (или закорачивают). Но в этом случае значительно усложняется задача преобразования избыточного двоичного кода в матрицу Адамара, так как H -матрица порядка $n = 2^k + 4$ эквивалентна нелинейному коду и правило (6.36) непригодно. Такой переключатель на N выходов требует $n = N + 4$ униполярных источника, в нагрузке суммируется мощность $r = n/2 = N/2 + 2$ источников. Переключатель без помех с биполярными входными сигналами на $N = 2^k$ выходов имеет $n = N$ биполярных источников, а так как такой источник практически состоит из двух униполярных, то имеет $2N$ униполярных источников. В нагрузке суммируется мощность N источников.

Переключатель с униполярными источниками на $N = 4^v = 2^{2v}$ выходов можно построить с числом входов, равным числу выходов ($n = N$), если использовать равновесные H -матрицы. При этом несколько уменьшается число необходимых источников ($n = N$) по сравнению с переключателем, построенным на основе H -матрицы стандартного вида ($n = N + 4$), и, что более важно, существенно упрощается задача преобразования кода.

Для простейшего случая $n = N = 4$ ($r = 3$, $\lambda = 2$) переключатель с суммированием тока приведен на рис. 6.8, а. Матрица входных токов и матрица связи соответственно равны:

$$I_x = i_x X = i_x \begin{bmatrix} 1 & 1 & 1 & 0 \\ 1 & 1 & 0 & 1 \\ 1 & 0 & 1 & 1 \\ 0 & 1 & 1 & 1 \end{bmatrix}, \quad W = Q = \begin{bmatrix} 1 & 1 & 1 & -2 \\ 1 & 1 & -2 & 1 \\ 1 & -2 & 1 & 1 \\ -2 & 1 & 1 & 1 \end{bmatrix}.$$

Если брать матрицу связи

$$W = H = \begin{bmatrix} 1 & 1 & 1 & -1 \\ 1 & 1 & -1 & 1 \\ 1 & -1 & 1 & 1 \\ -1 & 1 & 1 & 1 \end{bmatrix},$$

Имеющую одинаковые величины всех элементов, то переключатель должен иметь смещение $i_{x_0} = (r - 2\lambda) i_x = -i_x$. Схема такого переключателя приведена на рис. 6.8, б.

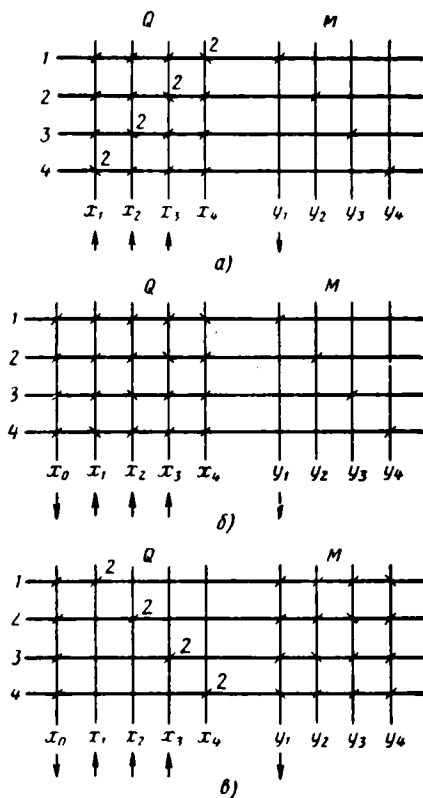


Рис. 6.8. Униполярный переключатель на $N = 4$ выхода с $n = 4$ входами (на основе равновесной матрицы Адамара): а — с суммированием тока; б — с дополнительным смещением; в — с суммированием напряжения.

Равновесная H -матрица порядка $n = 4^v$ может быть получена методом повторной итерации из таких же H -матриц меньших порядков. В переключателе с дополнительным смещением, когда матрица $\bar{W} = H$, используя метод повторной итерации при построении H -матриц, так же как и в случае переключателей с биполярными источниками,

можно построить эквивалентные комбинированные переключатели и переключатель с суммированием напряжения. В переключателе на $n = n_1 n_2 = 4^{v_1} \cdot 4^{v_2}$ выходов, имеющем смещение $i_{x_0} = (r - 2\lambda) i_x$, число витков обмотки смещения q_0 должно быть равно $q_0 = q/\sqrt{n_2}$.

Для случая $n = N = 4$ на рис. 6.8, в приведена схема переключателя с суммированием напряжения: $Q = 2\mathcal{J}$, $M = H(4)$, число витков обмотки смещения $q_0 = q/\sqrt{n_2} = 2/\sqrt{4} = 1$.

Дальнейший расчет переключателя с униполярными источниками сводится к расчету импульсных трансформаторов, который аналогичен приведенному выше расчету переключателей с биполярными источниками, и здесь не рассматривается.

6.4. ПРАКТИЧЕСКИЕ ПРИМЕРЫ ИСПОЛЬЗОВАНИЯ КОМБИНАТОРНЫХ ПЕРЕКЛЮЧАТЕЛЕЙ

Методика расчета комбинаторного переключателя сводится к следующему:

1) выбор исходной матрицы (избыточного кода), т. е. матрицы выходов X и матрицы связи W переключателя, удовлетворяющей условию (6.8);

2) выбор структуры переключателя, т. е. матриц прошивок Q и M ;

3) расчет трансформаторов переключателя.

Для примера рассмотрим несколько практических случаев применения комбинаторных переключателей.

Комбинаторный переключатель на 64 выхода

Рассмотрим комбинаторный переключатель, используемый в цепях адресной селекции МОЗУ объемом 4096 52-разрядных чисел с временем обращения $T_0 = 6$ мксек, выполненного по системе 3.

Так как в МОЗУ, построенном по системе 3D, помехи на невыбранных выходах координатного дешифратора не допускаются, выбрана схема комбинаторного переключателя без помех с биполярными входными сигналами. Переключатель строится на основе стандартной матрицы Адамара (H -матрицы).

Блок-схема адресной части МОЗУ приведена на рис. 6.9. Схемы дешифрации кода адреса по обеим координатам одинаковы. Двоичный код адреса ($k = 6$ разрядов) поступает на преобразователь кода. С его выходов избыточный $2^k = 64$ -разрядный двоичный код (H -матрица) поступает на комбинаторный переключатель и преобразуется им в унитарный код (сигнал только на одном из 64 выходов, т. е. переключатель выполняет функции координатного дешифратора адреса). Матрица связи $W = wH(64)$. Матрица входных

сигналов:

$$I_{x \text{ сч}} = i_x H (64); \quad I_{x \text{ зап}} = -i_x H (64);$$

$$U_{x \text{ сч}} = u_x H (64); \quad U_{x \text{ зап}} = -u_x H (64),$$

где i_x, u_x — величины тока и напряжений на одном входе переключателя.

Двоичный код регистра адреса преобразуется в код Адамара по правилу (6.36). Преобразователь кода выполнен на стандартных

логических элементах ЭВМ и его функциональная схема приведена на рис. 6.10.

Для нормальной работы МОЗУ необходимо, чтобы координатные токи обеих полярностей куба памяти на сердечниках размером $\varnothing 1 \times 0,7 \times 0,35 \text{ мм}$ из материала 2ВТ имели следующие параметры:

амплитуда $i_y = 340 \text{ ма}$;
длительность $t_n = 0,75 \text{ мксек}$;
передний фронт не более 150 нсек ;

интервал между током считывания и записи $0,75 \text{ мксек}$.

Импеданс координатной шины куба памяти состоит из последовательного соединения индуктивности $L_k = 8 \text{ мкгн}$, сопротивления прошивочного провода $R_{пр} = 10 \text{ ом}$ и динамического сопротивления R_d (эквивалентное сопротивление перемещающихся сердечников), которое в зависимости от информации может меняться от 0 до 7 ом.

Чтобы обеспечить допустимую нестабильность координатного тока 2,5%, необходимо последовательно с координатной шиной включить стабилизирующее сопротивление

$$R_{ст} \geq R_d \frac{100}{2,5} - R_{пр} = 270 \text{ ом}.$$

Тогда потребляемая импульсная мощность на координатной шине $P = i_y^2 (R_{ст} + R_k) \geq 33 \text{ вт}$, где $R_k = R_{пр} + R_d$.

а каждый входной формирователь переключателя должен передавать в нагрузку мощность (так как $n = N = 64$) $P_1 = P/n \geq 0,52 \text{ вт}$. Выбираем стандартный источник питания ЦВМ $E = 10 \text{ в}$. Ток через транзистор формирователя, работающего в ключевом режиме, определяется как $i_x \approx P_1/E \geq 52 \text{ ма}$ (без учета тока намагничивания трансформатора). Выбираем коэффициент передачи тока переключателя $k_I = i_y/i_x = 6$; тогда $i_x = 340/6 \approx 57 \text{ ма}$.

Для построения формирователя выбираем транзистор 1Т308А ($I_k = 120 \text{ ма}$ при $U_{к доп} = 20 \text{ в}$).

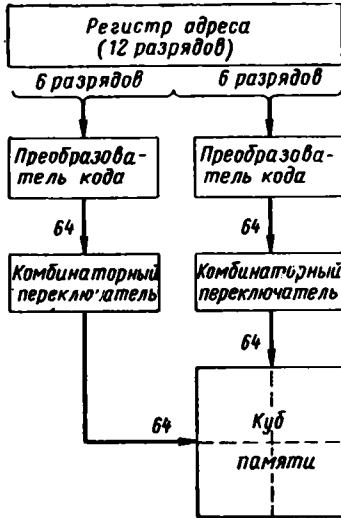
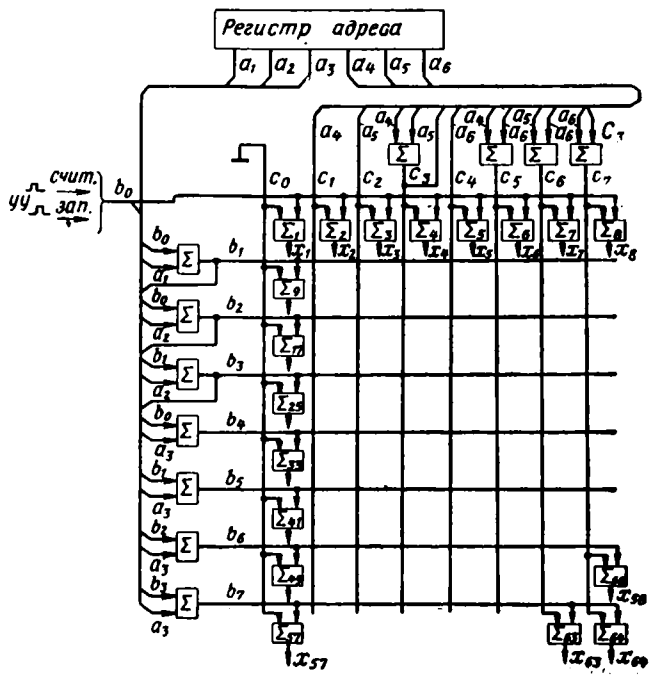
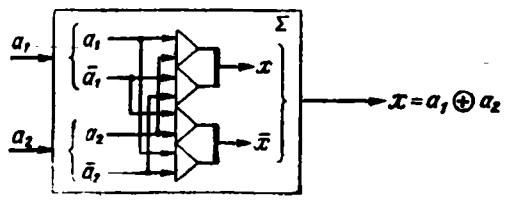


Рис. 6.9. Блок-схема адресной части ОЗУ.



a)



б)

Рис. 6.10. Функциональная схема преобразователя кода (а) и функциональная схема сумматора по mod 2 (б).

Чтобы обеспечить биполярные входные сигналы, на каждом входе переключателя ставится два одинаковых формирователя и прошиваются встречно две входные обмотки. При каждом обращении к МОЗУ в зависимости от подаваемого кода на каждом входе

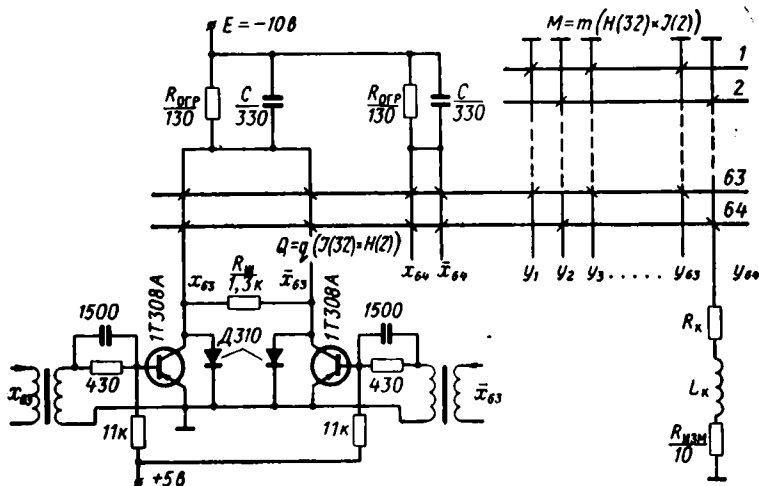


Рис. 6.11. Схема формирователя КП.

переключателя один из формирователей работает во время считывания, другой — во время записи. На рис. 6.11 приведена возможная схема формирователя. Длительность импульса определяется длительностью входных сигналов.

Стабилизирующее сопротивление обычно включают в входную цепь переключателя, чтобы ограничить ток через транзистор в аварийном режиме и уменьшить мощность, передаваемую трансформатором. В цепи нагрузки оставляем только измерительное сопротивление $R_{изм} = 10$ ом. Тогда величина ограничительного сопротивления в коллекторной цепи транзистора должна быть

$$R_{огр} = (R_{ст} - R_{изм}) \frac{k_1^2}{n} - \frac{U_{кн}}{i_x} \geq 120 \text{ ом},$$

где $U_{кн}$ — напряжение на коллекторном переходе в режиме насыщения; $n = 64$ — размер переключателя. Уточним величину $R_{огр}$ (для $E = 10$ в и $i_x = 57$ ма):

$$R_{огр} = \frac{E - U_{кн}}{i_x} - (R_{изм} + R_k) \frac{k_1^2}{n} \approx 130 \text{ ом}.$$

Сопротивление $R_{ш} = 1,3$ ком ($R_{ш} \gg R_{огр}$) и диод между коллектором и эмиттером транзистора поставлены для уменьшения паразитных колебаний.

Пользуясь формулой (6.59), определим величину индуктивности намагничивания, необходимую для передачи вершины

импульса со спадом $\Delta \leq 0,05$, как $L_{\mu} = n_1 L_1$:

$$L_{\mu} = \frac{k_1^2 R_{\text{огр}} (R_{\text{изм}} + R_{\text{к}}) t_{\text{и}}}{[n R_{\text{огр}} + k_1^2 (R_{\text{изм}} + R_{\text{к}})] \Delta} = 150 \text{ мкГн.}$$

Согласно (6.66), так как $k_1 = \frac{6}{1} = \frac{3}{1} \cdot 2$, минимальное число витков на одном трансформаторе переключателя $\sigma_{\text{мин}} = 2 \cdot 6 + 1 \cdot 2 \cdot 2^{-1} = 44$ (с учетом удвоенной входной прошивки) получается при $n_1 = 2$. Число витков входных обмоток $q = 3$, выходных обмоток $m = 1$.

Выбираем для трансформатора сердечники из материала 1100 НМ-И размером $\phi 7 \times 4 \times 2$ мм. Необходимое количество сердечников в одном трансформаторе для обеспечения индуктивности намагничивания согласно (6.60) и (6.68) оказывается очень большим:

$$p = \frac{l_c L_{\mu}}{4\pi \cdot 10^{-7} \mu s_1 n_1 q^2} \approx 24,$$

где l_c — средняя длина магнитных силовых линий; s_1 — площадь поперечного сечения одного сердечника; $\mu = 1500$ — магнитная проницаемость сердечника (измеренное значение при рабочих токах).

Выбираем количество сердечников $p = 6$. Тогда $\eta = 4$ и согласно (6.67) минимальное значение $\sigma = 80$ получается при $n_1 = 2 \cdot \eta = 8$. Из конструктивных соображений оставляем $n_1 = 2$, а увеличиваем число витков в $\sqrt{\eta} = 2$ раза: $q = 6$, $m = 2$. При этом $\sigma = 88$.

Входная матрица прошивки переключателя

$$Q = q (\mathcal{J} (n_2) \otimes H (n_1)) = 6 (\mathcal{J} (32) \otimes H (2)),$$

где

$$H (2) = \begin{bmatrix} + & + \\ + & - \end{bmatrix}.$$

Выходная матрица прошивки переключателя

$$M = m (H (n_2) \otimes \mathcal{J} (n_1)) = 2 (H (32) \otimes \mathcal{J} (2)),$$

где $H (32) = H (2) \otimes H (2) \otimes H (2) \otimes H (2) \otimes H (2)$.

Теперь, пользуясь формулой (6.69), определим величину $B_{\text{и}}$ в сердечнике в момент окончания импульса:

$$B_{\text{и}} = B_0 + \frac{k_1^2 (R_{\text{изм}} + R_{\text{к}}) E t_{\text{и}}}{[n R_{\text{огр}} + k_1^2 (R_{\text{изм}} + R_{\text{к}})] q s} \approx 0,135 \text{ тл},$$

где $B_0 = 0,1$ тл — остаточная индукция. Величина $B_{\text{и}}$ не превышает индукцию насыщения (для выбранного сердечника $B_{\text{н}} = 0,29$ тл).

Время нарастания выходного импульса тока определяем согласно (6.73) для случая критического затухания:

$$t_{\phi} \approx 2,3 \sqrt{\left(L_s + \frac{k_1^2}{n} L_k \right) \frac{n R_{\text{огр}}}{n R_{\text{огр}} + k_1^2 (R_{\text{изм}} + R_{\text{к}})} (C_{\text{п}} + C)} \approx 125 \text{ нсек},$$

где $L_s \approx 4$ мкГн — эквивалентная индуктивность рассеяния пере-

ключателя; $C_{\text{п}} \approx 50 \text{ пф}$ — паразитная емкость; $C = 330 \text{ пф}$ —ускоряющая емкость, включенная параллельно $R_{\text{огр}}$ для создания режима критического затухания.

Величина обратного выброса на коллекторе транзистора после окончания импульса согласно (6.72)

$$U_{\text{выбр макс}} \approx \frac{k_1^2 (R_{\text{изм}} + R_{\text{к}}) \Delta}{n R_{\text{огр}}} E \approx 40 \text{ мв},$$

что не влияет на работу переключателя, хотя $\tau_c = 13 \text{ мксек}$.

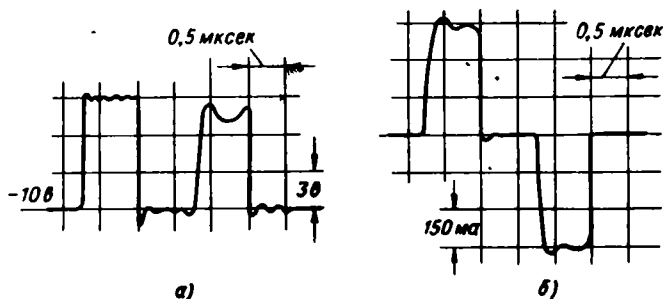


Рис. 6.12. Осциллограммы импульсов формирователя рис. 6.11: а — напряжения на коллекторе транзистора; б — тока в координатной шине.

Величина импульса напряжения на коллекторе неработающего транзистора (работающего при записи) во время импульса считывания будет того же знака

$$U'_{\text{к}} = i_{\text{x}} \left[R_{\text{огр}} - \frac{k_1^2}{n} (R_{\text{изм}} + R_{\text{к}}) \right] = 7,2 \text{ в.}$$

На рис. 6.12, а приведены осциллограммы импульсов напряжения на коллекторе транзистора формирователя, а на рис. 6.12, б — тока в координатной шине куба памяти.

Время прохождения (задержка) сигнала в адресной части ОЗУ (от момента поступления информации в регистр адреса до появления координатных токов в кубе памяти) определяется как

$$t_{\text{з}} = t_{\text{преобр}} + t_{\text{форм}} + t_{\text{КП}},$$

где $t_{\text{преобр}}$ — время прохождения сигнала через преобразователь кода, зависящее от примененных элементов и логической схемы преобразователя (в нашем примере преобразователь трехступенчатый и $t_{\text{преобр}} \leq 0,8 \text{ мксек}$); $t_{\text{форм}}$ — время задержки сигнала на формирователе ($t_{\text{форм}} \leq 0,1 \text{ мксек}$); $t_{\text{КП}}$ — время прохождения сигнала через комбинаторный переключатель ($t_{\text{КП}} \leq 10 \text{ нсек}$.)

Как видим, в основном время задержки определяется структурой и элементами преобразователя кода.

Конструктивно каждый трансформатор состоит из двух «столбиков» по три сердечника в каждом. Сначала прошивают входные обмотки переключателя, а затем, располагая трансформаторы в два

ряда по 32 штуки, прошивают выходные обмотки независимо в каждом ряду в соответствии с матрицей H (32).

Так как матрица связи переключателя $W = \omega H$ (64) несимметрична (первый столбец состоит из всех $+1$, тогда как остальные столбцы имеют половину элементов $+1$, а половину -1), наводка от разрядных токов куба памяти во всех столбцах взаимно компенсируется, а в первом (на коллекторе транзистора формирователя) — складывается. Поэтому в формирователе, стоящем на первом входе переключателя, приходится применять специальные меры (в нашем случае поставлен демфирующий диод).

Наиболее критичен переключатель к разбросу фронтов входных импульсов. Поэтому формирователи должны обеспечивать одинаковую длительность (совпадение фронтов) импульсов на входе переключателя с точностью 10%.

МОЗУ с рассмотренным комбинаторным переключателем в адресной части устойчиво и надежно работает в течение длительного времени в составе ЭВМ. МОЗУ сохраняет работоспособность при изменении напряжения источников питания на $\pm 7\%$ и при выходе из строя до четырех формирователей.

Комбинаторный переключатель на 256 выходов (с 10 биполярными источниками входных сигналов)

Рассмотрим комбинаторный переключатель, используемый в ДЗУ объемом 4096 8-разрядных слов с временем обращения $T_0 = 1$ мксек.

Блок-схема этого ДЗУ приведена на рис. 6.13. Комбинаторные переключатели КП-1 и КП-2 производят выбор одного из 256 числовых проводов куба памяти. Числовой провод проходит через 128 элементов памяти (сердечников): 16 групп (слов) по 8 элементов памяти (разрядов). Выбор одной из 16 групп осуществляется комбинаторным переключателем КП-3. Элемент памяти состоит из двух сердечников размером $\varnothing 10 \times 6 \times 2$ мм из материала 1500НМ-1. Выходная обмотка проходит через оба сердечника и имеет 11 витков. Один сердечник служит для хранения 1, другой — для хранения 0. Числовой провод в зависимости от информации в данном разряде проходит через сердечник 1 или сердечник 0 и имеет один виток. Для нормальной работы устройства на выбранную числовую шину куба памяти необходимо подать импульс напряжения амплитудой $u_y \geq 3$ в, длительностью $t_{и} = 100$ нсек, с передним фронтом

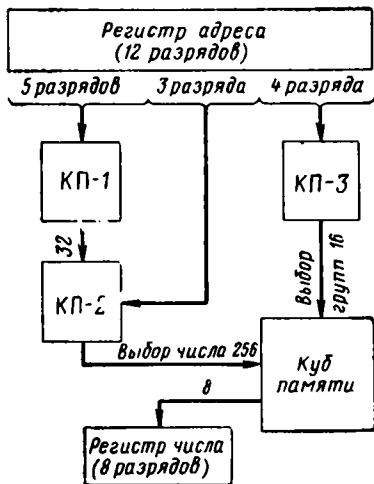


Рис. 6.13. Блок-схема ДЗУ.

$t_{\Phi} \leq 25$ нсек и со спадом вершины не более 5%. Частота повторения импульсов $f = 1$ Мгц.

На рис. 6.14 приведена функциональная схема адресной части устройства. Толстыми горизонтальными линиями изображены сердечники, тонкими вертикальными — провода. Наклонные черточки указывают на наличие обмоток и направление прошивки.

Переключатель КП-1 на 32 выхода, управляемый пятью разрядами регистра адреса, выбирает одну из 32 групп переключателя КП-2 (на 8 выходов каждая). КП-2 управляется тремя разрядами регистра адреса и выбирает одну из восьми шин в каждой группе, в цепь которых включен числовой провод куба памяти. Помехи на невыбранных выходах переключателей отсекаются смещенными диодами (диоды типа Д18). В принципе было бы достаточно включения диодов только на выходе КП-2, но дополнительное включение диодов на выходе КП-1 уменьшает паразитную емкость и улучшает форму выходного импульса.

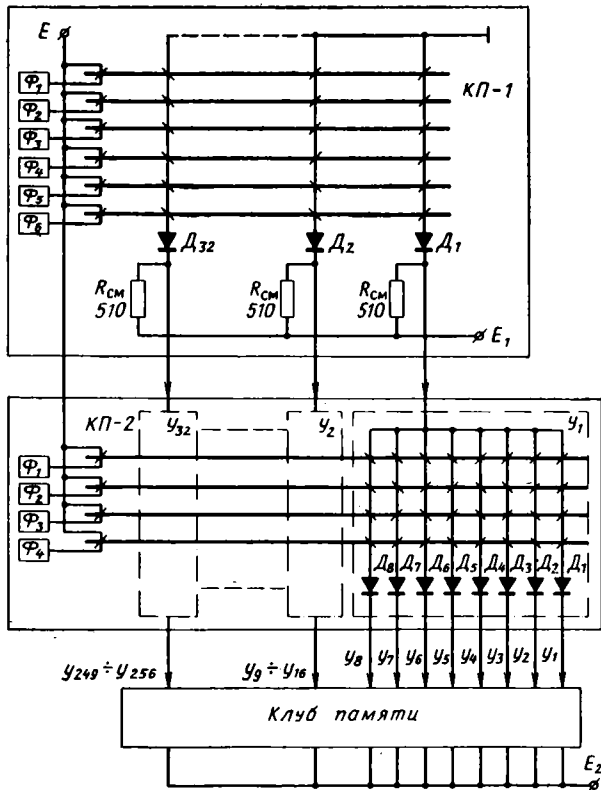


Рис. 6.14. Функциональная схема адресной части ДЗУ.

Для построения переключателя КП-1 на $N = 32$ выхода с биполярными входными сигналами выбран 6-разрядный код ($n = 6$) с расстояниями: $d_{\text{мин}} = 2$, $d_{\text{макс}} = n = 6$. Он образуется из пяти разрядов адреса плюс разряд четности. Согласно (6.29) максимальный уровень помех на выходе КП-1 равен $c_1 = (n - 2d_{\text{макс}}) = -6$, $c_2 = (n - 2d_{\text{мин}}) = 2$. Матрицы входных сигналов: $I_x = i_x X$, $U_x = u_x X$, а матрица

$$X = \begin{bmatrix} + & + & + & + & + & + \\ + & + & + & + & - & - \\ + & + & + & - & + & - \\ + & + & + & - & - & + \\ \dots & \dots & \dots & \dots & \dots & \dots \\ \dots & \dots & \dots & \dots & \dots & \dots \\ - & - & - & - & + & + \\ - & - & - & - & - & - \end{bmatrix}.$$

Матрица связи переключателя $W = wX$, матрица выходных напряжений

$$U_y = U_x W^T = w u_x X X^T = u_{y0} X X^T.$$

Распределение сигналов по выходам при любом наборе входных сигналов приведено в табл. 6.1.

Напряжение на выбранном выходе $U_{\text{вых}} = n u_{y0} = 6 u_{y0}$, а максимальная помеха того же знака $U_{\text{пом}} = (n - 2d_{\text{мин}}) \times u_{y0} = 2 u_{y0}$. Следовательно, величина напряжения смещения диодов КП-1 должна быть $E_1 \gg 2 u_{y0}$.

Переключатель КП-1 построен по схеме с суммированием напряжения. Входная матрица прошивки $Q = q\mathcal{U}$, выходная матрица прошивки $M = mX^T$. Коэффициент передачи напряжения переключателя $k_u = nm/q$.

Для построения переключателя КП-2 на 8 выходов (вернее, на 256 выходов: 32 группы по 8 выходов) выбран 4-разрядный код ($n = 4$) с расстояниями: $d_{\text{мин}} = 2$, $d_{\text{макс}} = n = 4$. Уровень помех: $c_1 = (n - 2d_{\text{макс}}) = -4$, $c_2 = (n - 2d_{\text{мин}}) = 0$. Он образуется из трех разрядов адреса плюс разряд четности. Матрицы входных сигналов: $I_x = i_x X$, $U_x = u_x X$, а матрица

$$X = \begin{bmatrix} + & + & + & + \\ + & + & - & - \\ + & - & + & - \\ + & - & - & + \\ - & + & + & - \\ - & + & - & + \\ - & - & + & + \\ - & - & - & - \end{bmatrix}.$$

Таблица 6.1

Величина сигнала u_y	Число выходов
$+6u_{y0}$	1
$+2u_{y0}$	15
$-2u_{y0}$	15
$-6u_{y0}$	1

Матрица связи одной группы переключателя $W = \omega X$, матрица выходных напряжений

$$U_y = U_x W^T = \omega u_x X X^T = u_{y0} X X^T.$$

Распределение сигналов по выходам при любом наборе входных сигналов приведено в табл. 6.2.

Сигнал на выбранном выходе $U_{\text{вых}} = n u_{y0} = 4 u_{y0}$, а максимальная помеха того же знака $U_{\text{пом}} = (n - 2d_{\text{мин}}) u_{y0} = 0$. Величина напряжения смещения диодов КП-2 в выбранной группе должна быть больше выходного сигнала с КП-1: $E_2 \gg 6 u_{y0}$; в невыбранных группах: $E_2 \gg (E_1 + 4 u_{y0}) \gg 6 u_{y0}$.

Таблица 6.2

Величина сигнала u_y	Число выходов
$+4u_{y0}$	1
0	6
$-4u_{y0}$	1

Переключатель КП-2 также построен по схеме с суммированием напряжения. Входная матрица прошивки $Q = qZ$, выходная матрица прошивки $M = mX^T$.

В обоих переключателях используются одинаковые формирователи в одинаковых режимах и коэффициенты связи переключателей равны. Можно рассматривать их как один переключатель, имеющий 10 входов и 256 выходов (переставив условно диоды КП-1 на выходы КП-2).

Можно рассматривать их как один переключатель, имеющий 10 входов и 256 выходов (переставив условно диоды КП-1 на выходы КП-2).

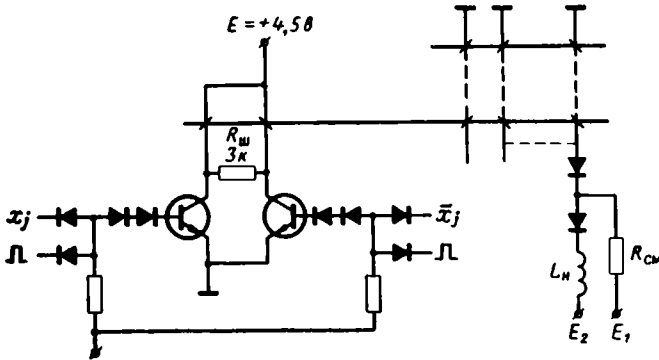


Рис. 6.15. Схема формирователя КП для ДЗУ.

На выбранной числовой шине куба памяти при $E_2 = 6 u_{y0}$ напряжение равно $u_y = 10 u_{y0} - E_2 = 4 u_{y0}$ и должно быть $u_y \geq 3$ в. Выбираем $u_{y0} = 0,8$ в, $E_1 = 2 u_{y0} = 1,6$ в, $E_2 = 6 u_{y0} = 4,8$ в. Тогда $u_y = 4 u_{y0} = 3,2$ в. Так как $u_{y0} = \omega u_x$, то, выбирая $\omega = m/q = 1/5$, получаем $u_x = 4$ в. Это дает возможность использовать в качестве формирователей стандартные микросхемные логические элементы ЦВМ. Схема формирователя для одного входа переключателя приведена на рис. 6.15. Для получения биполярного входного сигнала используются два транзистора и две входные

обмотки, включенные встречно. Длительность импульса задается управляющим сигналом на вход формирователя. При каждом обращении к ДЗУ работает только один из транзисторов формирователя, а на коллекторе другого индуцируется э.д. с. обратного знака $U_{обр} = -u_x$. Поэтому напряжение питания должно быть

$$E \leq (U_{кв доп} + U_{кн})/2,$$

где $U_{кв доп} = 9$ в — предельно допустимое напряжение между коллектором и эмиттером транзистора; $U_{кн} \leq 0,3$ в — напряжения на коллекторном переходе в режиме насыщения. Выбираем $E = 4,5$ в.

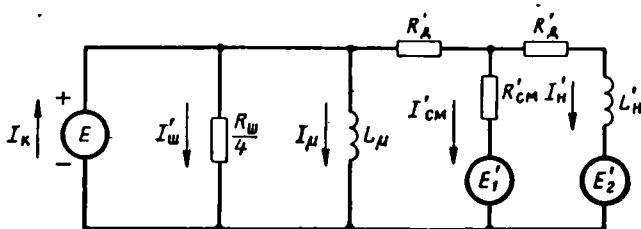


Рис. 6.16. Упрощенная эквивалентная схема для расчета режима формирователя рис. 6.15.

Упрощенная эквивалентная схема для расчета режима формирователя во время импульса приведена на рис. 6.16. Ток коллектора транзистора равен: $I_{к} = I'_{н} + I'_{см} + I_{μ} + I'_{ш}$ и не должен превышать предельно допустимого значения $I_{к доп} = 18$ ма. Максимальный ток в нагрузке (в числовом проводе куба памяти), приведенный к первичной обмотке, равен

$$I'_{н} = \frac{(4u_{во} - 2U_{Д}) t_{н}}{L_{н}} \omega \approx 2,7 \text{ ма},$$

где $U_{Д} \leq 0,5$ в — прямое падение напряжения на открытом диоде; $L_{н} = 20$ мкгн — индуктивность нагрузки.

Ток в цепи смещения КП-1, приведенный в первичной обмотке, равен

$$I'_{см} \approx \frac{4u_{во} - U_{Д}}{R_{см}} \omega \approx 1,2 \text{ ма},$$

где $R_{см} = 510$ ом — сопротивление в цепи смещения. Выбирается из условия, чтобы оно не шунтировало нагрузку во время импульса и было $R_{см} \ll R_{обр}$ ($R_{обр}$ — сопротивление закрытого диода).

Исходя из допустимого значения тока коллектора транзистора, выбираем максимальную величину тока намагничивания трансформатора

$$I_{μ} \approx Et_{н}/L_{μ} \leq 7 \text{ ма} \quad (6.77)$$

и определяем необходимую величину индуктивности намагничивания $L_{μ}$. Выбираем для построения переключателя сердечники размером $\varnothing 7 \times 4 \times 2$ мм из материала 2000НМ-1. Число витков обмо-

ток: $q = 5$, $m = 1$. Индуктивность намагничивания трансформатора

$$L_{\mu} = \frac{4\pi \cdot 10^{-7} \mu p s_1 q^2}{l_c}, \quad (6.78)$$

где s_1 — площадь поперечного сечения одного сердечника; l_c — средняя длина магнитных силовых линий; μ — магнитная проницаемость сердечника; p — число сердечников в трансформаторе.

Учитывая (6.77) и (6.78), находим число сердечников в одном трансформаторе

$$p \gg \frac{Et_{\mu} l_c}{4\pi \cdot 10^{-7} \mu s_1 q^2 I_{\mu}} \approx 5,2.$$

Выбираем $p = 6$ и определяем максимальную величину тока намагничивания

$$I_{\mu} = \frac{Et_{\mu} l_c}{4\pi \cdot 10^{-7} \mu p s_1 q^2} \approx 6 \text{ ма.}$$

Величину сопротивления $R_{\text{ш}}$ определяем из рассмотрения спада импульса. После окончания импульса (так как источник и нагрузка имеют вентильный характер), ток намагничивания I_{μ} замыкается через шунтирующее сопротивление $R_{\text{ш}}$ и создает на нем падение напряжения обратной полярности. Всплеск напряжения после окончания импульса появляется на всех выходных шинах, где имелось выходное напряжение любого знака, в том числе и на шине, на которой была максимальная помеха (равная сигналу), имевшая знак, обратный сигналу. Поэтому, когда всплеск напряжения достигает величины смещения E_1 , открываются диоды на выходной шине, соответствующей обратному коду рабочего сигнала, и ток I_{μ} начинает замыкаться и через цепь смещения.

Максимальная величина всплеска напряжения должна быть

$$U_{\text{выбр макс}} \approx I_{\mu} \frac{R_{\text{ш}} R_{\text{см}}}{4R_{\text{см}} + \omega^2 10 R_{\text{ш}}} \leq U_{\text{нз доп}} - E, \quad (6.79)$$

так как
$$R'_{\text{ш}} = \frac{1}{4} R_{\text{ш}}, \quad R'_{\text{см}} = \frac{1}{10\omega^2} R_{\text{см}}.$$

Время окончания переходного процесса (в течение которого величина всплеска снизится до 5% максимальной величины) должно быть

$$t_c \approx 3\tau_c = 3L_{\mu} \frac{4R_{\text{см}} + \omega^2 10 R_{\text{ш}}}{R_{\text{ш}} R_{\text{см}}} \leq T_0 - t_{\text{и}}. \quad (6.80)$$

Решая неравенства (6.79) и (6.80), получаем $800 \text{ ом} \leq R_{\text{ш}} \leq 6 \text{ ком}$. Выбираем $R_{\text{ш}} = 3 \text{ ком}$. Ток через шунтирующее сопротивление во время импульса равен

$$I_{\text{ш}} = 2u_x / R_{\text{ш}} \approx 2,7 \text{ ма.}$$

Максимальный ток коллектора транзистора

$$I_{\text{к}} = I'_{\text{н}} + I'_{\text{см}} + I_{\mu} + I'_{\text{ш}} = 2,7 + 1,2 + 6,0 + 2 \cdot 2,7 = 15,3 \text{ ма}$$

не превышает предельно допустимого значения $I_{\text{к доп}} = 18 \text{ ма}$.

На рис. 6.17 приведены осциллограммы импульсов напряжения на коллекторах транзисторов формирователей. На рис. 6.18 приве-

дены осциллограммы импульсов напряжения на выходе переключателя.

Переключатель КП-3 на 16 выходов, предназначенный для выбора групп и осуществления стробирования в разрядной части

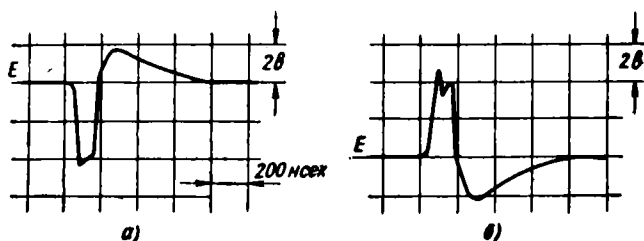


Рис. 6.17. Осциллограммы импульсов напряжения на коллекторе: а — работающего транзистора; б — закрытого транзистора.

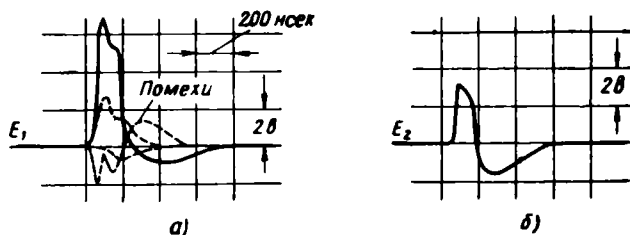


Рис. 6.18. Осциллограммы импульсов напряжения на выходе переключателя КП-2 рис. 6.14: а — до диодов; б — после диодов.

ДЗУ, ничем не отличается от КП-1 и КП-2. Для построения КП-3 выбран 5-разрядный двоичный код с минимальным расстоянием $d_{\text{мин}} = 2$, который образуется из четырех разрядов регистра адреса плюс разряд четности. Он использует для управления такие же формирователи и расчет его аналогичен приведенному выше.

ЛИТЕРАТУРА

1. Constantine G. A. Load-sharing Matrix switch. IBM J.R.D., 1958, v. 2, July, p. 418—422.
2. Takahasi H., Cotto E. Application of error-correcting codes to multiway switching. Pr. Intern. Conf. on Information processing. 1959, p. 396—400.
3. Marcus M. P. Doubling the efficiency of the load-sharing matrix switches. IBM J.R.D., 1959, v. 3, April, p. 195—196.
4. Chien R. T. Orthogonal matrices, error-correcting codes and the design of efficient load-sharing matrix switches. IRE Trans., 1959, September, v. EC-8, p. 400.
5. Chien R. T. A class of optimal noiseless load-sharing matrix switches. IBM J.R.D., 1960, v. 4, October, p. 414—417.

6. Constantine G. New developments in load-sharing matrix switches. IBM J.R.D., 1960, v. 4, October, p. 418—422.
7. Vogl N.G. A new load-sharing matrix switch. Digest on the Inf. Solid-State circ. confer., Phil., 1961.
8. Singleton R. G. Load-sharing core switches based on block designs. IRE Trans., 1962, v. EC-11, June, p. 346—352.
9. Minnick R. C., Haynes I. L. Magnetic core access switches. IRE Trans., 1962, v. EC-11, June, p. 352—368.
10. Neumann P. G. On the logical design of noiseless load-sharing matrix switches. IRE Trans., 1962, EC-11, June, p. 369—374.
11. Chien R. T., Barbetta R. I. A class of simple decoding networks for Marcus matrix switches. IEEE Trans., 1963, v. EC-12, October, p. 551—553.
12. Семаков Н. В. Комбинаторные переключатели для решения задач селекции. Диссертация, М., 1964.
13. Зыков Ф. Н. Элементы расчета трансформаторных дешифраторов, работающих по принципу суммирования напряжения. Труды семинара «Информационные управляющие системы». Секция кибернетики КДНТП, вып. 1, Киев, 1965.
14. Орлов А. М. К вопросу о работе матричного переключателя с разделенной нагрузкой от неодинаковых источников и в аварийных режимах. В сб. «Магнитные элементы вычислительной техники». Изд-во «Наука», 1966.
15. Овсянников Ю. Б. О построении матриц распределения нагрузок. «Вопросы радиоэлектроники», сер. ЭВТ, вып. 1, 1967.
16. Lochinger R. B. Magnetic load-sharing switches for high-speed applications, RCA Rev., 1963, v. XXIV, № 2, p. 166—181.
17. Allen C. A., Bruce G. D., Council E. D. A 2,18-microsecond megabit core storage unit. IRE Trans., 1961, v. EC-10, June, p. 233—246.
18. Rhodes W. H. and others. A 0,7-microsecond ferrite core memory. IBM J.R.D., July, 1961.
19. Жигалов А. П. Дешифратор с распределенной нагрузкой. В сб. «Вычислительная техника», Минск, Изд-во «Наука и техника», 1965, стр. 175—188.
20. Хэмминг Р. В. Коды с обнаружением и исправлением ошибок. Изд-во иностранной литературы, 1956.
21. Питерсон У. Коды, исправляющие ошибки. Изд-во «Мир», 1964.
22. Коршунов А. Д. Метрическая теория равномерных двоичных кодов. Труды семинаров КДНТП, Киев, 1964.
23. Холл М. Комбинаторный анализ. Изд-во иностранной литературы, 1963.
24. Райзер Г. Дж. Комбинаторная математика. Изд-во «Мир», 1966.
25. Левенштейн В. И. Применение матриц Адамара к одной задаче кодирования. В сб. «Проблемы кибернетики», № 5, 1961, p. 123—136.
26. Гантмахер Ф. Р. Теория матриц. Изд-во «Наука», 1966.
27. Ицхоки Я. С. Импульсные устройства. Изд-во «Советское радио», 1959.

7. ИНТЕГРАЛЬНЫЕ СПЕЦИАЛЬНЫЕ ЭЛЕМЕНТЫ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

7.1. ОСОБЕННОСТИ ПОСТРОЕНИЯ СПЕЦИАЛЬНЫХ ИНТЕГРАЛЬНЫХ ЭЛЕМЕНТОВ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

Возрастание сложности задач, решаемых ЭВМ, требует повышения быстродействия и надежности ЗУ. Наиболее перспективным путем решения этих вопросов является использование достижений интегральной электроники.

Микромодульное конструирование не обеспечивает коренного решения проблем увеличения быстродействия и надежности ЗУ, так как не устраняются такие источники отказов, как количество и качество соединений между компонентами внутри микромодуля и в блоке. Возможности автоматизации производства микромодульных схем также ограничены.

Применение интегральных схем (ИС) в ЗУ позволяет значительно сократить их объем, значительно уменьшить длину соединений между отдельными компонентами схем, между схемами и между отдельными блоками, а следовательно, за счет уменьшения паразитных связей, резко повысить быстродействие ЗУ. В настоящее время цикл обращения некоторых ЗУ составляет 100—500 *нсек*, а лучшие ИС имеют время срабатывания 1—5 *нсек*, что уже сравнимо со временем распространения сигналов в линиях связи между отдельными блоками.

Благодаря тому, что все компоненты и соединения в ИС формируются в результате общих технологических процессов, которые возможно полностью автоматизировать, надежность ИС примерно равна надежности одного планарного транзистора. С совершенствованием интегральной технологии и расширением массового производства ИС проис-

ходит значительное снижение их стоимости. В настоящее время стоимость ИС уже сопоставима, а в ряде случаев ниже стоимости аналоговых схем на дискретных компонентах.

Однако создание интегральных специальных элементов для ЗУ требует учета следующих особенностей ИС:

1. Компоненты ИС имеют ограниченную номенклатуру и диапазон номиналов. Отсутствуют индуктивности и конденсаторы больших номиналов. Величины сопротивлений обычно лежат в пределах от сотен ом до 30—100 ком, а конденсаторов — от 5 до 500 пф [1].

2. Разброс номиналов компонентов ИС от схемы к схеме обычно порядка 20%. В то же время благодаря тому, что все компоненты одной схемы формируются в едином технологическом процессе и размеры кристалла полупроводника невелики, относительный разброс параметров компонентов для одной схемы невелик и составляет 1—2%. Поэтому в одном кристалле довольно просто получить согласованные по своим параметрам транзисторы, диоды, точные делители на сопротивлениях и т. п., и это согласование сохраняется даже в условиях изменения окружающей температуры.

3. Сопротивления и конденсаторы занимают на кристалле площадь, большую, чем транзисторы и диоды, поэтому более предпочтительным в ИС является использование максимального количества транзисторов и диодов. Для ИС характерны некоторые особенности использования компонентов: так, в качестве диодов часто применяются транзисторы, в качестве емкостей — обратные смещенные *p-n* переходы.

4. При проектировании и расчете ИС необходимо учитывать паразитные емкостные связи между компонентами схемы, а также между компонентами и подложкой. Для ИС с изоляцией компонентов с помощью *p-n* переходов характерно присутствие в схеме паразитных транзисторных структур.

Ограниченный диапазон номиналов пассивных компонентов (сопротивлений, конденсаторов), широкие допуски на них — все это накладывает специфику на проектирование и расчет ИС.

Для стабилизации рабочей точки транзисторных каскадов, для улучшения частотных характеристик и линейности усиления в ИС широко применяются глубокие обратные связи (иногда комбинированные).

В ИС наиболее приемлемой является непосредственная связь между каскадами, позволяющая исключить конденсаторы и трансформаторы и улучшить частотные свойства схемы.

Уменьшение потребляемой мощности достигается частично за счет минимизации количества используемых сопротивлений, имеющих большие разбросы в ИС.

Специальные схемы для ЗУ могут выполняться не только в виде полупроводниковых, но и в виде гибридных интегральных схем. В таких схемах сопротивления и конденсаторы изготавливаются в виде тонких пленок, напыленных на изоляционную подложку, а в качестве транзисторов и диодов используются специальные микроминиатюрные дискретные полупроводниковые приборы, монтируемые на той же подложке. Тонкопленочная технология обеспечивает получение сопротивлений и конденсаторов в более широком диапазоне номиналов при небольшом разбросе их значений. При необходимости разделения каскадов по постоянному току или их согласования в гибридных ИС могут применяться дискретные конденсаторы и трансформаторы. Недостатками гибридных схем являются: большие размеры по сравнению с ИС, более низкая надежность, определяемая большим числом соединений и наличием навесных компонентов.

Обычно в магнитных ЗУ коммутация импульсов тока по wybranым шинам куба памяти осуществляется при помощи систем формирователей и коммутирующих схем. При выполнении специальных элементов с применением дискретных компонентов наиболее рациональным считалось использование минимального количества мощных формирователей и переключателей из-за их высокой стоимости и больших размеров.

С появлением ИС открылись новые возможности построения магнитных ЗУ.

Благодаря интегральной технологии значительно снизилась стоимость схем и увеличилась плотность упаковки. Теперь необходимые требования могут быть реализованы с помощью разделения запоминающего куба на части и применения для управления каждой из частей отдельных маломощных формирующих и коммутирующих схем. При этом уменьшается нагрузка на каждую схему за счет уменьшения длины шины в кубе памяти. Вместе с тем, небольшая длина шины куба памяти позволяет значительно снизить

напряжение питания формирователей без ухудшения их параметров.

С появлением ИС стало возможным вместо диодных матриц использовать транзисторные матрицы, которые по стоимости становятся эквивалентными диодным. Применение транзисторных матриц в ЗУ увеличивает помехоустойчивость и, следовательно, надежность работы устройств. Таким образом, интегральная технология повлияла не только на создание схем специальных элементов, но в ряде случаев и на принцип построения всего запоминающего устройства в целом.

Особенно большие возможности открываются при построении полностью полупроводниковых интегральных ЗУ. Применение интегральной технологии позволяет создать и логические, и специальные, и запоминающие элементы ЗУ, объединенные в одну или несколько полупроводниковых интегральных схем.

Интерес к полупроводниковым ЗУ в последнее время возрос в связи с тем, что интегральная технология принципиально дает возможность значительно улучшить в ряде случаев целый комплекс очень важных характеристик существующих быстродействующих ЗУ: повысить надежность и технологичность; снизить стоимость, габариты и вес.

Кроме того, существенным преимуществом полупроводниковых ЗУ является сравнительно малая мощность управляемых сигналов и достаточно большая мощность выходных сигналов с матриц памяти, которая в большинстве случаев соизмерима с мощностью сигналов стандартных логических интегральных элементов. Благодаря этому построение специальных интегральных схем формирователей и усилителей воспроизведения полупроводниковых ЗУ значительно упрощается, однако такие схемы имеют ряд специфических особенностей в сравнении со специальными элементами магнитных ЗУ. К этим особенностям относятся прежде всего совмещение элементами функций дешифрации и управления, низкий уровень помех, отсутствие необходимости большого усиления и стробирования выходных сигналов с матриц памяти.

В настоящее время, полупроводниковые ЗУ еще не вышли из стадии разработки.

7.2. ИНТЕГРАЛЬНЫЕ УСИЛИТЕЛИ ВОСПРОИЗВЕДЕНИЯ МАГНИТНЫХ ЗУ

Из всех известных схем усилителей воспроизведения (УВ) наиболее приспособленным к переходу на интегральную технологию оказался дифференциальный усилитель. Его рабочие характеристики определяются не абсолютным, а относительным разбросом параметров компонентов, который, как уже было сказано выше, в интегральных схемах имеет небольшую величину. Кроме того, величина относительного разброса параметров компонентов и согласованность параметров транзисторов в ИС сохраняются в широком диапазоне температур. Это позволяет в отличие от исполнения на дискретных компонентах строить интегральные дифференциальные усилители по схеме с непосредственными связями и исключить из схемы межкаскадные конденсаторы.

Современные интегральные дифференциальные усилители обеспечивают усиление в диапазоне частот до 200—300 Мгц и выше, имеют хорошую температурную компенсацию и автоматическую регулировку усиления [2, 3].

Несмотря на преимущества интегральной технологии, все же создание на основе этой технологии УВ для ЗУ на магнитных запоминающих элементах является вопросом довольно сложным. Для этих ЗУ требуется большое усиление и большая помехозащищенность УВ. Ниже приведены несколько примеров разработок интегральных УВ для некоторых типов ЗУ.

Усилитель воспроизведения, показанный на рис. 7.1, представляет собой интегральную схему, содержащую однотипные *n-p-n* транзисторы. Он рассчитан на работу в ЗУ на ферритовых сердечниках с полным циклом считывания и записи 2 мксек и имеет порог срабатывания при 25°С порядка 15—19 мв. УВ состоит из линейного дифференциального усилителя, стробирующей схемы на переключателях тока и формирователя выходного импульса.

Дифференциальный усилитель на транзисторах T_1 , T_2 и T_3 , T_4 построен по обычной схеме с непосредственной связью и для улучшения коэффициента подавления синфазной помехи в эмиттерную цепь транзисторов T_1 , T_2 включен стабилизированный источник тока на транзисторе T_7 . Для усиления подавления синфазной помехи в базу транзистора T_7 введена синфазная обратная связь путем подачи

напряжения, снимаемого со средней точки между сопротивлениями R_8 и R_9 . Напряжение в этой точке равно полному выходному значению синфазной составляющей, а по отношению к парафазной составляющей эта точка является точкой с нулевым потенциалом. В эту же точку включена входная цепь опорного усилителя ($T_9 - T_{11}$), предназначенного для подавления синфазных помех на выходе дифференциального усилителя.

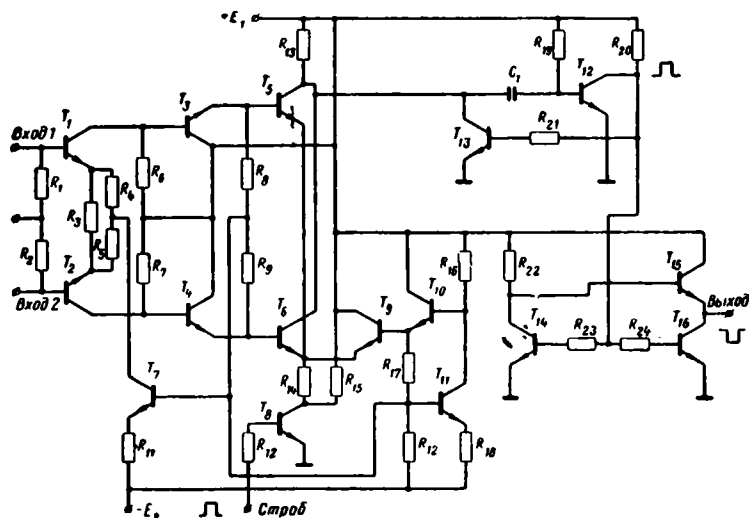


Рис. 7.1. Интегральный усилитель воспроизведения для ЗУ на ферритовых сердечниках с циклом 2 мксек.

Выпрямительное устройство выполнено на транзисторах T_5 , T_8 . Временной селектор имеет транзисторный вход (T_8) и может управляться от любой маломощной логической схемы.

С выхода дифференциального усилителя сигнал поступает на вход формирователя выходного импульса. Формирователем импульса стандартной длительности служит одновибратор (T_{12} , T_{13}). С одновибратора сигнал поступает на выходной каскад ($T_{14} - T_{16}$), с выхода которого снимается импульс со стандартными уровнями, необходимыми для работы на логические схемы.

УВ рассчитан на работу в диапазоне температур $-55 \div +125^\circ \text{C}$, имеет хорошие временные параметры,

задержка сигнала составляет 75 нсек, а время восстановления после перегрузки — 150 нсек [4—7].

Другой усилитель воспроизведения, показанный на рис. 7.2, выполнен по схеме, несколько отличной от вышеприведенной, хотя и содержит те же основные узлы: линейный дифференциальный усилитель, выпрямительное устройство, временной селектор и формирователь импульса.

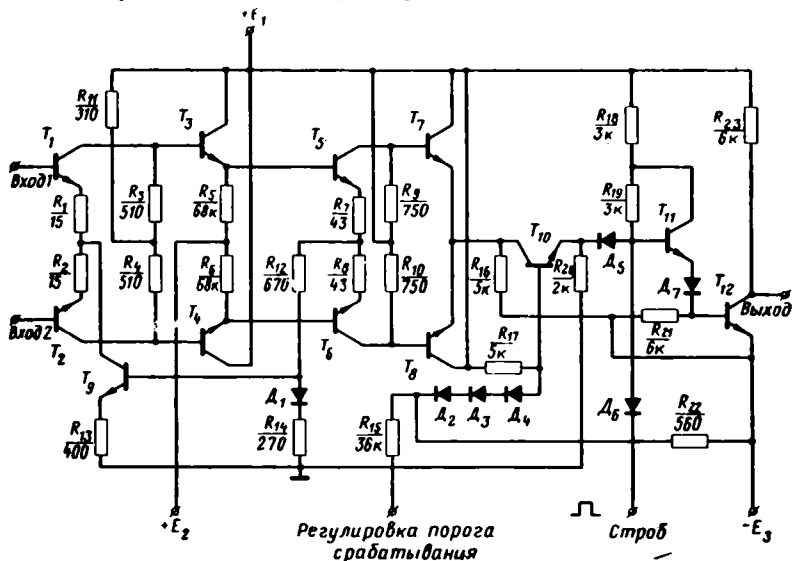


Рис. 7.2. Интегральный усилитель воспроизведения для 3У на ферритовых сердечниках с циклом 500 нсек

Линейная часть усилителя воспроизведения содержит два каскада дифференциальных усилителей с непосредственной связью (транзисторы T_1 — T_8). В эмиттерную цепь транзисторов для подавления синфазной помехи так же, как и в предыдущем примере, включен генератор тока на транзисторе T_9 . В базу T_9 подана синфазная обратная связь по напряжению, снимаемая с общей точки сопротивлений R_7 , R_8 .

С выхода линейного усилителя сигнал поступает на выпрямительное устройство (транзистор T_{10}), а затем на диодный временной селектор (диоды D_5 , D_6 и сопротивление R_{19}). Временной селектор представляет собой идеальный переключатель тока, а следовательно, обладает боль-

шим быстродействием и позволяет использовать импульс строба с фронтами 10—20 нсек. Управление временным селектором может осуществляться от любой маломощной

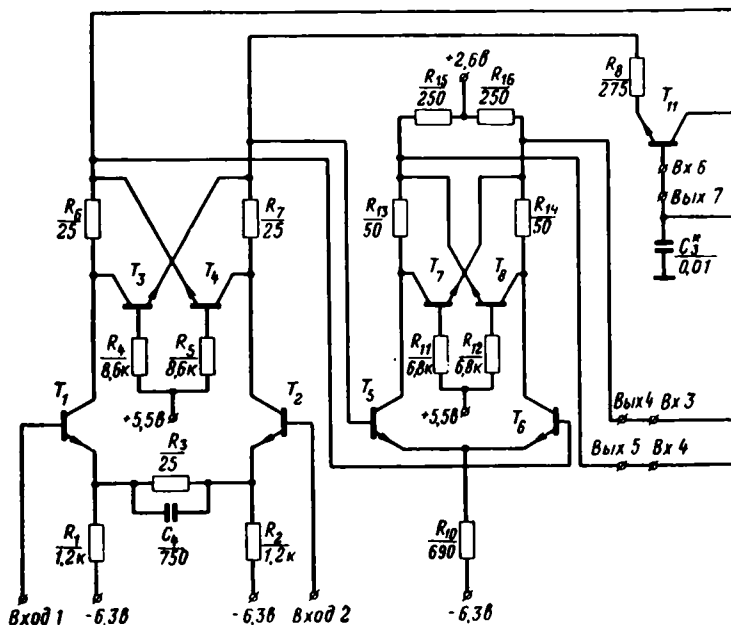


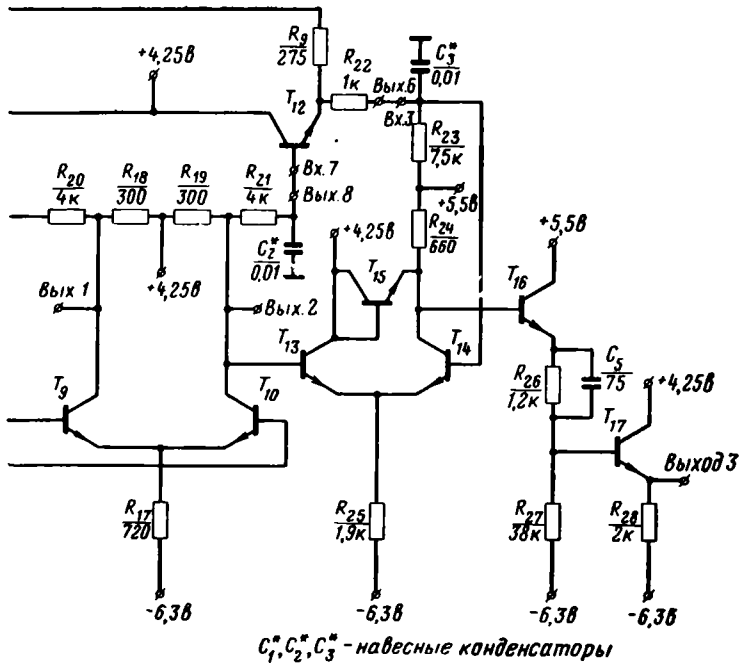
Рис. 7.3. Гибридный усилитель воспроизведе

логической интегральной схемы. Для регулировки порога срабатывания предусмотрен делитель напряжения на сопротивлениях R_{15} , R_{17} , R_{22} и диодах D_2 — D_4 .

С выхода стробирующей схемы импульс тока поступает на каскад, выполненный на транзисторах T_{11} , T_{12} , основное назначение которого — нейтрализация постоянной составляющей и формирование импульса со стандартными уровнями, необходимыми для работы на логические схемы.

Номинальный порог срабатывания этого интегрального УВ равен $17 мв$, время нарастания импульса на его выходе составляет $40 нсек$, время восстановления после синфазного сигнала на его входе в $2 в$ составляет $50 нсек$, а после дифференциального сигнала с амплитудой $400 мв$ — $80 нсек$. Усилитель применяется в ЗУ с циклом менее $500 нсек$ [8].

Усилитель воспроизведения в гибридном исполнении для ЗУ на тонких магнитных пленках, приведенный на рис. 7.3, состоит из двух частей — линейного дифференциального



ния для ЗУ на тонких магнитных пленках.

усилителя напряжения и формирователя импульсов (размещены в разных корпусах).

Линейный усилитель включает в себя три каскада дифференциального усиления (транзисторы $T_1, T_2, T_5, T_8, T_9, T_{10}$), непосредственно связанных между собой. Стабилизация режима работы усилителя по постоянному току осуществляется отрицательной обратной связью, действующей только в области низких частот и постоянного тока.

Цепь отрицательной обратной связи состоит из сопротивлений R_8, R_9 , интегрирующих цепочек $R_{20}C_1$ и $R_{21}C_2$, стабилизирующих усилитель по постоянному току, и эмиттерных повторителей (T_{11}, T_{12}), позволяющих увеличить постоянную времени интегрирующих цепочек. Конденсаторы C_1, C_2 конструктивно вынесены за пределы корпуса

усилителя воспроизведения, что не влияет на его частотные свойства.

Для ограничения импульсов помех в схеме усилителя применен элемент ограничения (транзисторы T_3 , T_4 , T_7 и T_8 , работающие в режиме насыщения). Такой элемент предотвращает «парализацию» УВ от сигнала помехи при записи, ограничивая его сверху величиной 40 мв. Специфика работы этого ограничителя требует, чтобы стабильность уровней опорного напряжения была на порядок выше величины самих уровней. Выходы дифференциального каскада являются идеальными точками, между которыми может быть включен элемент ограничения.

Формирователь импульсов включает в себя переключатель тока (T_{13} , T_{14}), который формирует импульсы с крутыми фронтами, а также выполняет функции реактивного элемента, применяемого для разделения каскадов усилителя по постоянному току. Для того чтобы отделить выходные импульсы линейного усилителя напряжения от постоянной составляющей, на базу транзистора T_{13} подаются выходные импульсы, а на базу транзистора T_{14} с интегрирующей цепочки — постоянная составляющая, смещенная приблизительно на 1 в. С выхода переключателя тока снимаются импульсы сигнала с жестко стабилизированными уровнями.

Время установления фронта импульса на выходе усилителя — около 100 нсек, а его полоса пропускания равна 5 Мгц [9].

7.3. ИНТЕГРАЛЬНЫЕ УСИЛИТЕЛИ ВОСПРОИЗВЕДЕНИЯ ПОЛУПРОВОДНИКОВЫХ ЗУ

Полупроводниковые интегральные ЗУ с произвольной выборкой информации отличаются простотой как элементов памяти, так и специальных элементов обращения к ним. Особенностью интегральных ЗУ является то, что УВ могут быть выполнены из тех же структур и в том же технологическом цикле, что и сам запоминающий элемент. В полупроводниковых ЗУ обычно выходной сигнал с запоминающих элементов имеет величину, достаточную для срабатывания логического элемента. Поэтому представляется возможным выполнить УВ на маломощных транзисторных переключателях, основное назначение которых — усиление мощности и формирование выходных импульсов.

Наиболее простое решение получил УВ интегрального полупроводникового ДЗУ, выполненного полностью на однотипных МОП-транзисторах (рис. 7.4). Двухкаскадный УВ имеет один каскад предварительного усиления и симметричный усилитель мощности, являющийся формирователем выходного импульса со стандартными уровнями. Благодаря

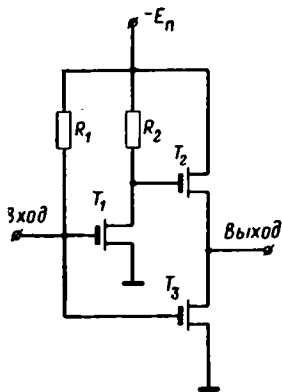


Рис. 7.4. Интегральный усилитель воспроизведения для ДЗУ на МОП-транзисторах.

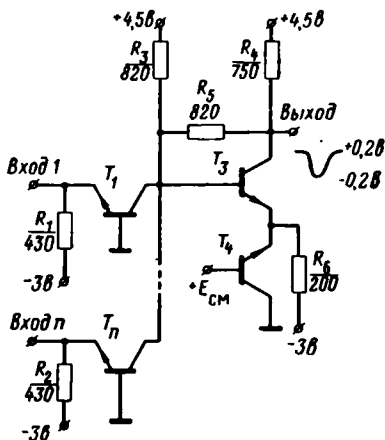


Рис. 7.5. Интегральный усилитель воспроизведения для ЗУ на МОП-транзисторах.

однородности структуры запоминающих элементов и усилителей воспроизведения все ДЗУ изготовлено по интегральной технологии на одной пластине [10].

На рис. 7.5 приведен более быстросействующий интегральный УВ на биполярных транзисторах, разработанный для работы в ЗУ на МОП-транзисторах. Каскад с общей базой на его входе обеспечивает низкоомную нагрузку для выходной шины (выходная шина подключается к эмиттеру транзистора одного из плеч запоминающего элемента). Нормальный уровень выходного напряжения УВ составляет $+0,2$ в.

При считывании кода 1 на выходе появляется сигнал с уровнем $-0,2$ в. Задержка усилителя составляет около 2 нсек, мощность рассеяния в статическом режиме — около 100 мвт [11, 12].

В настоящее время наибольшим быстродействием обладает ЗУ, выполненное на биполярных транзисторах.

Несмотря на ряд недостатков (относительно большая потребляемая мощность и стоимость), такие ЗУ нашли широкое применение в качестве оперативных и сверхоперативных запоминающих устройств (ОЗУ и СОЗУ). На рис. 7.6 приведена схема интегрального УВ для ОЗУ на биполярных транзисторах. Усилитель выполнен на переключателях тока и при 50-омной нагрузке вносит задержку 1,5 нсек. Необходимо отметить, что простота схемы этого усилителя достигнута за счет усложнения схемы самого запоминающего элемента [13, 14].

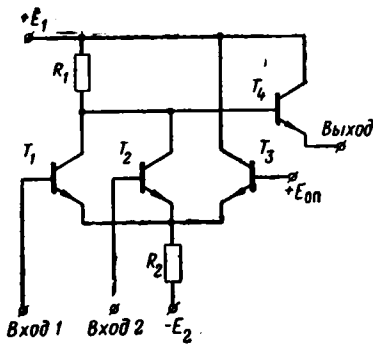


Рис. 7.6. Интегральный усилитель воспроизведения для ОЗУ на биполярных транзисторах.

Простота схемы этого усилителя достигнута за счет усложнения схемы самого запоминающего элемента [13, 14].

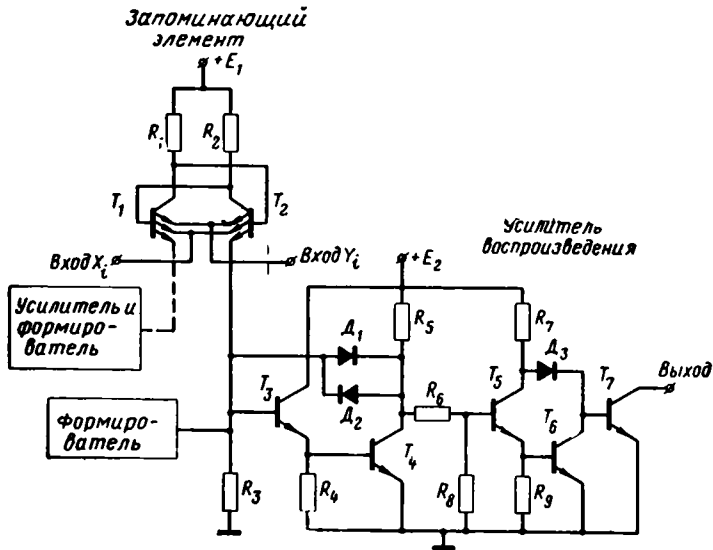


Рис. 7.7. Интегральный усилитель воспроизведения для ЗУ на многоэмиттерных транзисторах.

В ЗУ на многоэмиттерных транзисторах при простоте схемы запоминающих элементов приходится усложнять схемы специальных элементов, в том числе и УВ (рис. 7.7). Первый каскад усилителя построен по схеме с общим коллектором и обладает большим входным сопротивлением, так как запоминающий элемент в этом ЗУ не допускает больших нагрузок. Усилитель работает в режиме детектора тока и потребляет по входу 100—200 мка. Выходной каскад на транзисторах $T_5 - T_7$ построен по схеме усилителя мощности и обеспечивает нагрузочную способность по выходу, равную 30 логическим схемам [15]. На рис. 7.7 показана схема УВ только для одного плеча запоминающего элемента.

7.4. ИНТЕГРАЛЬНЫЕ СХЕМЫ ФОРМИРОВАТЕЛЕЙ ИМПУЛЬСОВ МАГНИТНЫХ ЗУ

Необходимость использования в магнитных ЗУ большого количества адресных и разрядных формирователей требует кроме интегральных логических схем и усилителей воспроизведения создания интегральных формирователей.

Однако создание специальных схем формирователей в виде интегральных схем представляет значительно более сложную задачу, чем создание логических схем или усилителей воспроизведения ЗУ. Сложность заключается в том, что в настоящее время существует целая иерархия ЗУ различного класса и назначения, которые построены на совершенно разных принципах с применением самых различных ЗЭ. Кроме того, необходимость работы формирователей на максимально возможное число ЗЭ требует создания интегральных схем формирователей с большой нагрузочной способностью, т. е. с низкими выходными сопротивлениями и большой допустимой рассеиваемой мощностью на выходных транзисторах.

Адресные формирователи

Наиболее сложной задачей является создание мощных адресных формирователей тока и ключей напряжения для ЗУ на ферритовых сердечниках и тонких магнитных пленках. Например, для современных ЗУ на ферритовых сердечниках, в которых применяются температуростабильные

и высокоэцитивные сердечники, а также для многих ЗУ на тонких магнитных пленках, необходимые токи управления достигают 1 а. В ЗУ на ферритовых сердечниках для обеспечения режимов записи и считывания информации наряду с выборкой адресной шины необходимо обеспечить двухполярные адресные токи, что усложняет задачу согласования уровней напряжения логических схем и формирователей.

В настоящее время согласование при больших выходных токах обеспечивается путем применения мощных интегральных транзисторов в сочетании со специальными миниатюрными трансформаторами на входе.

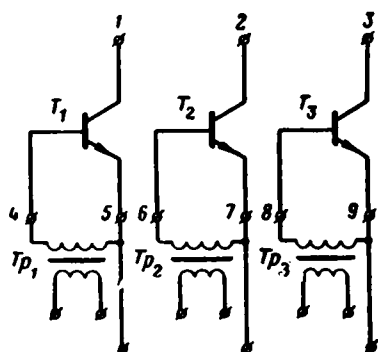


Рис. 7.8. Специальная схема формирователя с применением интегральных мощных транзисторов и миниатюрных трансформаторов.

При этом интегральные транзисторы в основном используются как формирователи напряжения в режиме ключа. Формирование же тока обычно производится с помощью специальных более сложных и мощных схем с применением дискретных компонентов. Это связано с тем, что к формирователям тока предъявляются более высокие требования по мощности, быстр-

действию, стабильности, но при таком построении ЗУ формирователей тока требуется малое количество.

Один из вариантов специальных интегральных формирователей, в которых используются интегральные мощные транзисторы и миниатюрные трансформаторы на входе, показан на рис. 7.8. Трансформаторы включены непосредственно в цепь база — эмиттер интегральных транзисторов и обеспечивают согласование уровней напряжений логических интегральных схем и формирователей.

Кроме того, с помощью трансформаторов (в первичных обмотках) можно выполнить последнюю ступень дешифрации адреса [4, 17, 18].

Основные характеристики формирователей (рис. 7.8) в режиме формирования тока:

Номинальный ток	400 <i>ма</i>
Время нарастания и спада импульсов тока	150 <i>нсек</i>
Номинальное напряжение питания в цепи формирования тока . . .	15 <i>в</i>

Однако применение трансформаторов значительно усложняет технологию изготовления формирователей, уменьшает их надежность, увеличивает габариты.

Более перспективно использование для формирователей схемы Дарлингтона. Приведем две наиболее харак-

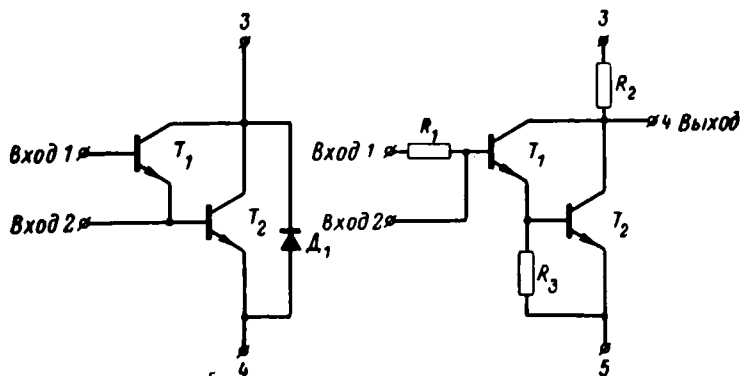


Рис. 7.9. Мощный интегральный транзисторный переключатель.

Рис. 7.10. Интегральная схема мощного инвертора.

терные модификации этой схемы: мощного интегрального переключателя и мощного инвертора.

Мощный интегральный переключатель (рис. 7.9) содержит составной транзистор (T_1 , T_2) и защитный диод (D_1), который защищает транзистор от возможного воздействия обратного напряжения, возникаемого на индуктивной нагрузке. Отсутствие пассивных элементов значительно упрощает технологию изготовления этих схем [4].

Основные характеристики переключателей

Время включения (при токе нагрузки $2a$)	0,4 <i>мксек.</i>
Время выключения (при токе нагрузки $2a$)	1 <i>мксек.</i>
Коэффициент усиления по току	2000
Максимальный ток нагрузки	7 <i>a</i>

Мощный инвертор, показанный на рис. 7.10, включает в себя составной транзистор (T_1, T_2), ограничительное сопротивление во входной цепи R_1 , сопротивление R_3 и сопротивление нагрузки R_2 . Схема может управляться серийными интегральными логическими схемами с мощностью рассеяния 20 *вт*. Приведенная схема мощного инвертора применена для выборки цепей адреса и формирования тока адреса в ЗУ со считыванием без разрушения информации на тонких магнитных планках [19].

Основные характеристики схемы приведены в табл. 7.1.

Таблица 7.1

Наименование характеристики	Ток нагрузки	
	200 <i>ма</i>	600 <i>ма</i>
Время включения, <i>нсек</i>	120	160
Время выключения, <i>нсек</i>	190	180
Падение напряжения коллектор — эмиттер в режиме насыщения, <i>в</i>	1,4	2,8

Интегральные схемы мощного переключателя и инвертора могут найти применение в качестве адресных формирователей в любом из магнитных ЗУ среднего быстродействия. Однако следует отметить, что в некоторых случаях, особенно при необходимости формирования двухполярных токов, например в ЗУ на ферритовых сердечниках, для согласования уровней требуется применение сложных интегральных схем преобразования входных сигналов.

Таким образом, применение составного транзистора в схеме формирователей позволило уменьшить мощности входных сигналов, дало возможность принципиально исключить необходимость применения трансформаторов и построить полностью интегральные специальные схемы формирователей с достаточно высокими выходными характеристиками.

Следующим интересным вариантом построения специальных интегральных схем адресных формирователей является применение в качестве формирователей напряжения и последней ступени дешифрации транзисторной матрицы.

Все рассмотренные ранее адресные формирователи импульсов, обычно с целью экономии количества формиро-

вателей, применяются совместно с диодной двухкоординатной матрицей. В результате применения диодов выбирается числовая линия, находящаяся на пересечении выбранных формирователями шин X и Y. Однако, как было отмечено ранее, с целью уменьшения уровня помех и повышения

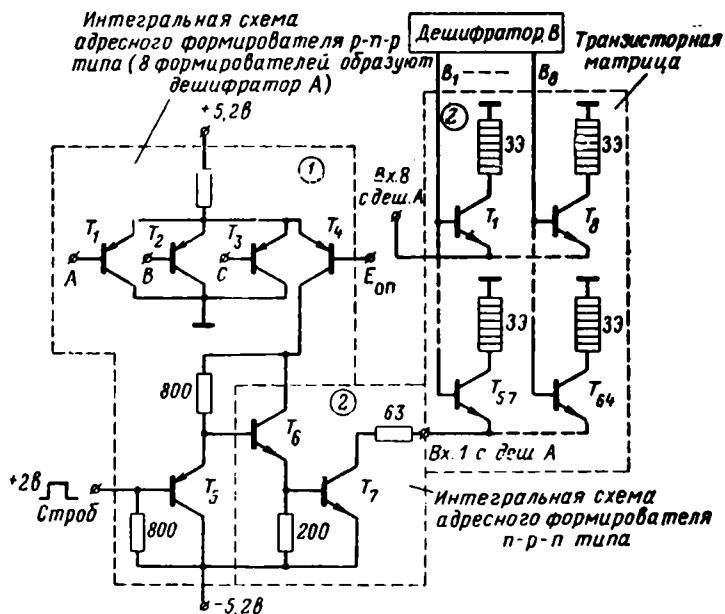


Рис. 7.11. Интегральные схемы транзисторной переключательной матрицы и адресного формирователя для ЗУ на тонких магнитных пленках.

надежности работы ЗУ при использовании интегральных схем более целесообразно строить транзисторные матрицы, которые по стоимости становятся эквивалентными диодным матрицам.

Одна из интегральных схем такой переключательной транзисторной матрицы, а также интегральная схема адресных формирователей, управляющих работой матрицы, показаны на рис. 7.11.

Транзисторная матрица, выполненная на биполярных транзисторах, и формирователи применены в ЗУ на тонких магнитных пленках [20].

Транзисторная матрица (3) представляет собой координатную матрицу, в которой на каждую адресную линию приходится отдельный транзисторный переключатель (2), выполняющий как функцию выборки (переход эмиттер — база), так и функцию развязки (переход коллектор — база) в невыбранных элементах.

Адресный формирователь состоит из двух интегральных схем: $p-n-p$ типа и $n-p-n$ типа. Интегральная схема адресного формирователя $p-n-p$ типа (1) включает логическую схему переключателя тока на четырех транзисторах и схему стробирования числового тока. Интегральная схема адресного формирователя $n-p-n$ типа (2) представляет собой схему ключа напряжения (T_7) с эмиттерным повторителем (T_8), которая управляется интегральной схемой $p-n-p$ типа.

В зависимости от кода адреса, поступающего с регистра адреса на входы A, B, C транзисторов $T_1 - T_3$, выбирается соответствующий адресный формирователь $p-n-p$ типа. В результате в выбранном формирователе транзисторы $T_1 - T_3$ закроются и через транзисторы T_4 и T_5 будет протекать ток. При этом транзистор T_6 будет закрыт. Если теперь подать на транзистор T_5 импульс строба положительной полярности, то он закроется, а транзисторы T_6, T_7 откроются. В результате интегральная схема $n-p-n$ типа выберет по эмиттеру соответствующий транзисторный переключатель матрицы. Выборка транзисторного переключателя по базе производится с помощью интегральных логических вентилях на три входа (дешифратора B).

Основные характеристики адресного формирователя

Время нарастания импульса тока	3 нсек
Время спада импульса тока	5 нсек
Номинальный ток	50 ма
Номинальное напряжение питания в цепи формирования тока	5 в
Падение напряжения на транзисторном переключателе составляет	0,4 в

Рассмотренные схемы транзисторной матрицы и адресного формирователя могут быть использованы также в ЗУ на слоистых ферритах и полупроводниковых ЗУ. Для получения более мощных импульсов тока, но с большими временами нарастания и спада можно применить

в качестве адресного формирователя тока рассмотренную ранее схему с составным транзистором.

Большой интерес представляет также и другая интегральная схема переключательной адресной матрицы на транзисторах. В отличие от первой эта матрица построена на МОП-транзисторах с изолированным затвором (рис. 7.12). Она предназначена для ЗУ на слоистых ферритах [21].

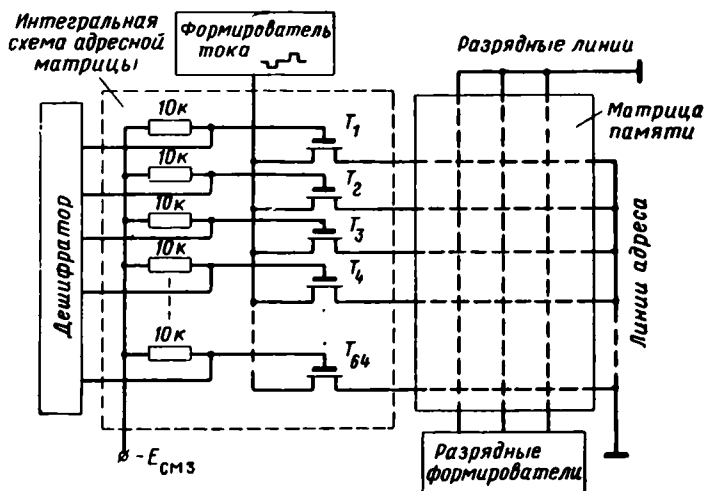


Рис. 7.12. Интегральная схема переключательной адресной матрицы на МОП-транзисторах для ЗУ на слоистых ферритах.

МОП-транзисторная матрица представляет собой ключи напряжения, каждый из которых управляется непосредственно от дешифратора. Выбор той или иной ветки дешифратора определяется выходным сигналом регистра адреса. Формирование биполярных токов записи и считывания производится более сложной специальной схемой формирователя токов. Выход формирователя токов подключается к общей шине, объединяющей истоки всех транзисторов матрицы. На затворы и подложку подается автономное напряжение смещения. Смещение на затворах транзисторов $E_{смз}$ определяет порог срабатывания ключа напряжения.

Симметричность характеристик МОП-транзисторов позволяет заметно упростить цепи возбуждения адреса, где

требуется проводить токи разной полярности, т. е. ключи на МОП-транзисторах одинаково хорошо проводят токи любой полярности. Кроме того, по сравнению с биполярными транзисторами, интегральные МОП-транзисторы значительно проще в изготовлении, однако они менее быстрые.

Основные характеристики ключа напряжения

Время нарастания импульса	100 <i>нсек</i>
Время спада импульса	100 <i>нсек</i>
Номинальный ток (в импульсе) . . .	60 <i>ма</i>
Номинальное напряжение питания в цепи формирования тока	5 <i>в</i>

Ключи напряжения выполнены в виде интегральных линеек по 64 транзистора на каждой. Размеры интегральных линеек с МОП-транзисторами составляют около $17,5 \times 2,5$ *мм*. Емкость обратно смещенных переходов в рабочем режиме равна 10 *пф*. Емкость затвора 20 *пф*. Выводы истоков всех ключей подсоединены к общей шине. При возбуждении общей шины истоков МОП-транзисторов нагрузка носит существенно емкостной характер.

Рассмотренные ключи напряжения могут найти применение также и в полупроводниковых ЗУ.

Разрядные формирователи

Необходимые разрядные токи управления для магнитных ЗУ в большинстве случаев не превышают 100 *ма*. Исключение составляют ЗУ на ферритовых сердечниках, для которых разрядные токи могут достигать 400 *ма*. Поэтому создание разрядных формирователей для магнитных ЗУ в виде интегральных схем, казалось бы представляет менее сложную задачу, чем адресных формирователей. Однако ряд специфических требований к разрядным формирователям некоторых ЗУ, особенно требований, связанных с формированием разнополярных разрядных импульсов тока, так же как и в адресных формирователях вызывают необходимость создания функционально более сложных схем.

Для ОЗУ на ферритовых сердечниках в качестве разрядных формирователей можно применить адресные ключи напряжения (рис. 7.8), а для схемы, построенной по

системе ЗД, можно применить схемы адресных формирователей с составным транзистором (см. рис. 7.9—7.10).

В ЗУ на тонких магнитных пленках и на слоистых ферритах, где требуется высокое быстродействие при сравнительно малых разрядных токах, целесообразно применить

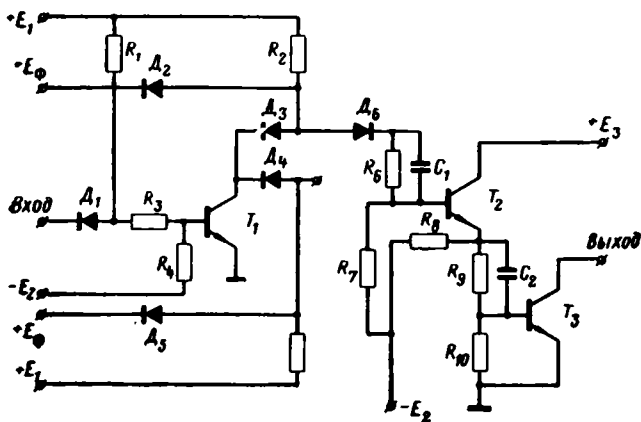


Рис. 7.13. Интегральные схемы разрядного формирователя однополярных импульсов для ЗУ на тонких магнитных пленках.

более сложные специальные интегральные схемы разрядных формирователей. Рассмотрим несколько наиболее характерных специальных схем.

Принципиальная схема разрядного формирователя для ОЗУ на тонких магнитных пленках представлена на рис. 7.13 [19]. Разрядный формирователь состоит из следующих интегральных схем: предварительного каскада и собственно формирователя, и обеспечивает формирование однополярного тока.

Предварительный каскад T_1 представляет собой инвертор, который управляет работой ключа напряжения. Собственно формирователь включает в себя эмиттерный повторитель (T_2) и ключ напряжения (T_3). Эмиттерный повторитель обеспечивает согласование выхода инвертора и входа ключа напряжен без применения межкаскадного трансформатора.

Основные характеристики формирователя

Время нарастания импульса тока 50 нсек
Время спада импульса тока . . . 30 нсек
Максимальная мощность рассеяния 100 мвт
Максимальная амплитуда импульса
тока 220 ма

Конструктивно в одном плоском корпусе размещается два предварительных каскада формирователя. Собственно формирователь размещается в другом отдельном корпусе.

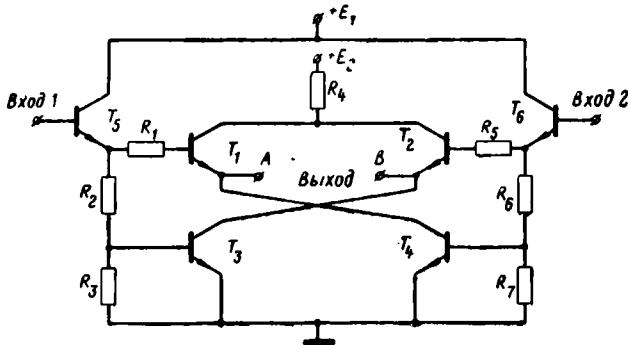


Рис. 7.14. Интегральная схема разрядного формирователя разнополярных импульсов для ЗУ на тонких магнитных пленках.

Более совершенным разрядным формирователем, выполненным в виде одной интегральной схемы, является формирователь, показанный на рис. 7.14, который обеспечивает формирование разнополярных симметричных импульсов разрядного тока без применения трансформаторов.

Разрядный формирователь предназначен для ОЗУ на тонких магнитных пленках [19]. Формирователь состоит из симметрично включенных эмиттерных повторителей (T_5 , T_6) и ключей напряжения (T_1 , T_4 и T_2 , T_3). Нагрузка каждого из эмиттерных повторителей представляет собой делитель напряжения (R_2 , R_3 и R_6 , R_7).

Разрядная линия включается между выходными зажимами А и В. Если оба входа (1 и 2) находятся в состоянии выключено, то ток через разрядную линию не протекает. Это означает, что в исходном состоянии, т. е. при отсутствии сигнала на входе, схема ток не потребляет. При воздействии на один из входов формирователя положительного импульса

например на вход 1, выбираются соответствующие эмиттерный повторитель и ключи напряжения. В результате, через разрядную линию (от А к В) будет протекать разрядный ток записи. При воздействии импульсом на вход 2 через разрядную линию будет протекать ток в обратном направлении (от В к А).

Основные характеристики формирователя

Время нарастания импульса тока	80 нсек
Время спада импульса тока	100 нсек
Максимальная мощность рассеяния	100 мвт
Максимальный ток нагрузки	85 ма

Разрядный формирователь может найти применение также в ЗУ на слоистых ферритах, микробликсах, цилиндрических пленках и других магнитных запоминающих элементах.

7.5. ИНТЕГРАЛЬНЫЕ СХЕМЫ ФОРМИРОВАТЕЛЕЙ ИМПУЛЬСОВ ПОЛУПРОВОДНИКОВЫХ ЗУ

В полупроводниковых интегральных ЗУ в отличие от магнитных ЗУ между управляющими формирователями и запоминающими полупроводниковыми элементами существует прямая электрическая связь, причем мощности входных и выходных сигналов при считывании информации отличаются обычно незначительно. Кроме того, применяемые полупроводниковые ЗЭ в отличие от магнитных для адресных и разрядных линий представляют емкостную нагрузку. Полная длина адресной и разрядной шин в матрице памяти не превышает обычно 10 см. Постоянная времени в шинах, зависящая от распределенных значений активного сопротивления и емкостей в них, составляет незначительную часть времени нарастания фронта сигналов в адресных и разрядных цепях. Таким образом, индуктивностью шин можно пренебречь и при анализе динамических характеристик запоминающей матрицы в расчет следует принимать только сосредоточенную емкость ЗЭ. Следует отметить, что требуемые мощности адресных и разрядных формирователей полупроводниковых ЗУ существенно ниже мощностей формирователей магнитных ЗУ. По этой причине разработка и реализация адресных и разрядных интегральных схем полупроводниковых ЗУ существенно упрощается.

Специальные интегральные схемы формирователей полупроводниковых ЗУ в зависимости от предъявляемых требований могут строиться как на базе биполярных полупроводниковых структур, так и на базе МОП-структур. Однако в большинстве случаев для построения специальных интегральных схем формирователей предпочтительным является применение биполярных структур, которые позволяют получить более высокое быстродействие и значительно большую выходную мощность формирователя по сравнению с МОП-структурами. В качестве же ЗЭ, т. е. нагрузки формирователей, считается более целесообразным использование интегральных схем на базе МОП-структур, так как они обеспечивают максимальную плотность размещения элементов, имеют большое входное сопротивление и потребляют меньшую мощность. Наряду с этой особенностью построения адресных формирователей для ЗУ на полупроводниках следует также отметить, что интегральная технология дает возможность использовать функционально более сложные интегральные специальные схемы формирователей, которые могут выполнять также функции регистра адреса, дешифрации, стробирования или сочетать в себе функции разрядного формирователя и усилителя считывания. Кроме того, в некоторых полупроводниковых ЗУ имеется возможность в качестве специальных схем формирователей использовать стандартные логические схемы или выходы стандартных элементов дешифрации.

Адресные формирователи

Адресные формирователи полупроводниковых ЗУ должны обеспечивать в отличие от магнитных ЗУ, как правило, однополярные импульсы управления как в режиме записи, так и в режиме считывания. Кроме того, формирователи должны работать в режиме генератора напряжения, т. е. обеспечивать необходимый перепад напряжений независимо от нагрузки. Требуемая мощность формирователя определяется объемом ЗУ.

Рассмотрим адресный формирователь, принципиальная схема которого приведена на рис. 7.15. Схема формирователя является полностью интегральной и обеспечивает дешифрацию адреса, коммутацию режимов (запись, считывание), временное стробирование, формирование соответствующих импульсов управления.

На транзисторах T_1 и T_2 построен вентиль считывания. Транзисторы $T_5 - T_8$, выполняющие логическую операцию И — ИЛИ, и транзистор T_9 составляют часть стандартной схемы переключателя тока. Транзисторы $T_3 - T_4$ являются выходными и обеспечивают в линии адреса формирование импульсов записи и считывания. Длительность

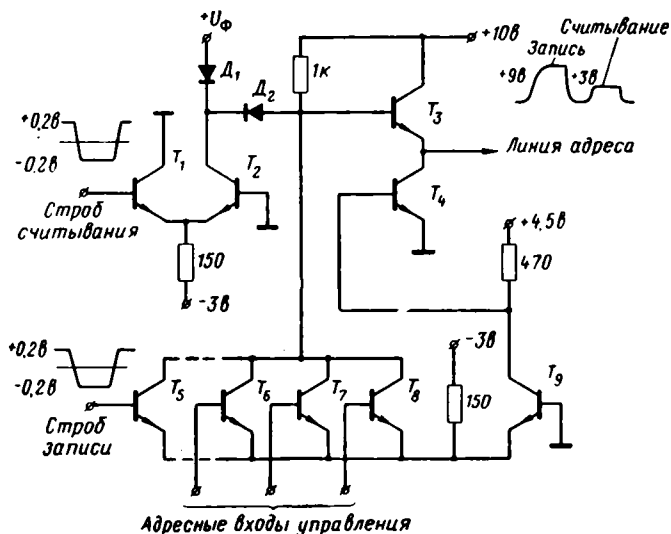


Рис. 7.15. Интегральная схема адресного формирователя для ЗУ на МОП-транзисторах.

выходных импульсов записи и считывания определяется длительностью соответствующих стробов записи и считывания (рис. 7.15). Стробирование осуществляется путем коммутации одного из управляющих входов схемы (T_1, T_5). Основные характеристики формирователя представлены в табл. 7.2.

Рассмотренный адресный формирователь применяется в ЗУ на МОП-транзисторах [22].

Другой адресный формирователь, принципиальная схема которого приведена на рис. 7.16, применяется в ЗУ на биполярных транзисторах [23]. Схема формирователя представляет также многофункциональную интегральную схему.

Многоэмиттерный транзистор T_1 принимает участие в дешифрации адреса. Коммутация режимов считывание—

Таблица 7.2

Характеристика формирователя	Импульс считывания (опроса)	Импульс записи
Длительность импульса, <i>нсек</i>	8	25
Время нарастания, <i>нсек</i>	5	15
Время спада, <i>нсек</i>	3	5
Задержка, <i>нсек</i>	8	8
Номинальный ток, <i>ма</i>	—	100
Амплитуда напряжения, <i>в</i>	3	9
Номинальная статическая мощность рассеяния, <i>мвт</i>	215	215

запись осуществляется с помощью транзистора T_6 . Транзистор T_5 работает в режиме полупроводникового диода. Формирование импульса считывания обеспечивается при помо-

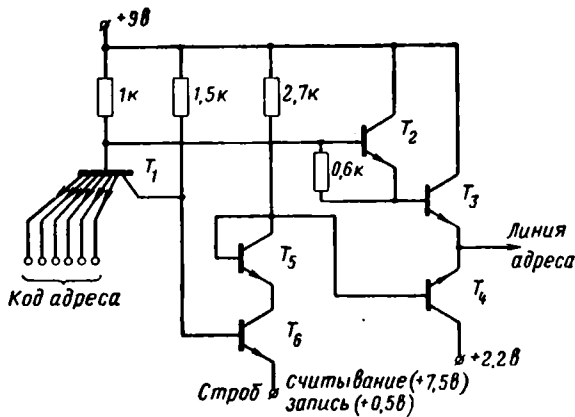


Рис. 7.16. Интегральная схема адресного формирователя для 3У на биполярных транзисторах.

щи составного транзистора $T_2 - T_3$, а импульса записи — при помощи транзистора T_4 . Адресный формирователь вырабатывает импульсы считывания и записи различной амплитуды. Основные характеристики адресного формирователя приведены в табл. 7.3.

Кроме формирователей, представляющих единую многофункциональную интегральную схему для каждого адреса,

Таблица 7.3

Характеристика формирователя	Импульс считывания (опроса)	Импульс записи
Амплитуда напряжения, <i>в</i>	2,5	5
Время нарастания, <i>нсек</i>	7	10
Время спада, <i>нсек</i>	5	10
Длительность импульса, <i>нсек</i>	25	45
Номинальный ток, <i>ма</i>	50	—
Номинальная статическая мощность рассеяния, <i>вт</i>	125	125

в полупроводниковых ЗУ с целью упрощения схемы и получения большего объема памяти применяются схемы формирователей с использованием ключей напряжения. На рис. 7.17 представлен один из вариантов таких схем адресных формирователей.

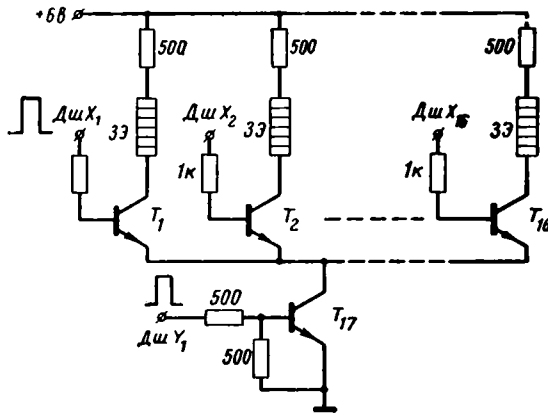


Рис. 7.17. Интегральная схема адресных формирователей с использованием ключей напряжения.

Схема представляет собой двухступенчатый формирователь, в каждой ступени которого содержится ключ напряжения. Транзисторы ключей управляются с помощью двух диодных дешифраторов (X и Y) на 16 выходов каждый.

Основные характеристики формирователя

Время нарастания импульса	10 <i>нсек</i>
Время спада импульса	10 <i>нсек</i>
Номинальный ток	10 <i>ма</i>
Номинальное напряжение	6 <i>в</i>
Мощность рассеяния (средняя)	0,04 <i>вт</i>

Адресный формирователь предназначен для ЗУ на МОП-транзисторах [24]. Конструктивно все ключи напряжения ($T_1 - T_{17}$) выполнены в виде одной интегральной схемы.

В полупроводниковом ЗУ большого объема памяти применяется адресный формирователь, принципиальная схема которого приведена на рис. 7.18. Формирователь является составной частью адресного дешифратора, т. е. выходные элементы дешифратора непосредственно работают на числовую шину и выполняют функцию адресных формирователей.

В качестве дешифратора используется древовидная схема на 16 выходов (рис. 7.19). Схема содержит 21 n -канальных и 16 p -канальных МОП-транзисторов с изолированным затвором. Для управления дешифратором предусмотрено 8 адресных входов, куда подключается выход ω_2 соответствующего формирователя, и один вход для синхронизирующих импульсов строба.

Формирователь (рис. 7.18) работает следующим образом. В исходном состоянии потенциал на шине строба равен нулю и транзисторы с p -каналами открыты. На выходе формирователя при этом — положительный потенциал, равный напряжению питания $+E_n$. При поступлении кода адреса и импульса строба общий n -канальный транзистор возбуждает адресную цепь и переключает выход на потенциал земли. После окончания строба на выбранном выходе напряжение восстанавливается до уровня $+E_n$.

Для управления режимом работы каждого запоминающего элемента данного ЗУ необходимо кроме адресной шины ω_1 ввести шины управления ω_2 . Для связи формирователя с шиной управления дополнительно к каждой шине ω_1 подключается инвертор (T_5, T_6). При срабатывании формирователя адреса инвертор запускается и возбуждает шину управления. В зависимости от команды инвертор вырабатывает сигналы управления режимом работы запоминающего элемента (считывание или запись). Команды

записи и считывания подаются на транзистор T_5 . При выбранном адресном формирователе напряжения в ли-

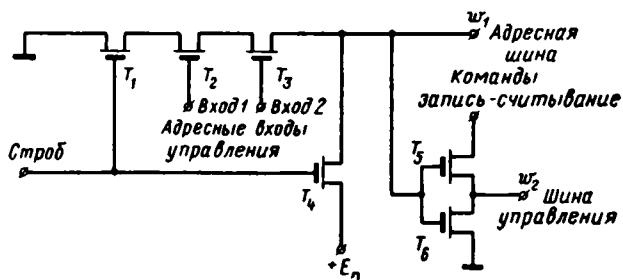


Рис. 7.18. Интегральная схема адресного формирователя на МОП-транзисторах.

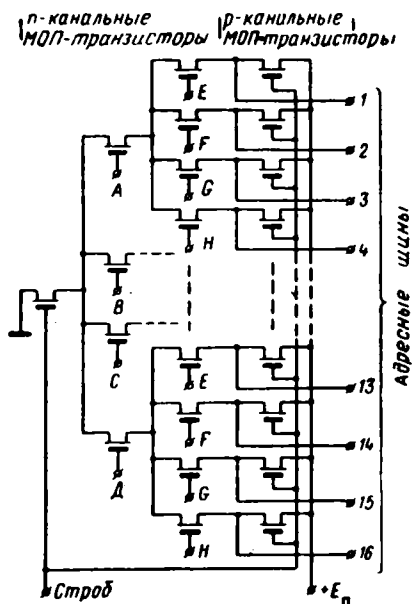


Рис. 7.19. Интегральный адресный дешифратор на МОП-транзисторах.

ниях равны: при записи $U_{w1} = 0$, $U_{w2} = +E_p$; при считывании $U_{w1} = 0$, $U_{w2} = 0$. Если данный формирователь не выбран, то инвертор на поступающие команды не реагирует.

Основные характеристики адресного формирователя

Время нарастания выходного импульса:	
при напряжении питания 10 в . . .	125 нсек
при напряжении питания 15 в . . .	70 нсек
Время спада выходного импульса:	
при напряжении питания 10 в . . .	50 нсек
при напряжении питания 15 в . . .	30 нсек
Номинальное напряжение питания . . .	15 в
Максимальная мощность рассеяния . . .	10 мвт

Адресные формирователи конструктивно выполнены в виде отдельной интегральной матрицы вместе с 288 запоминающими элементами. Матрица, содержащая примерно

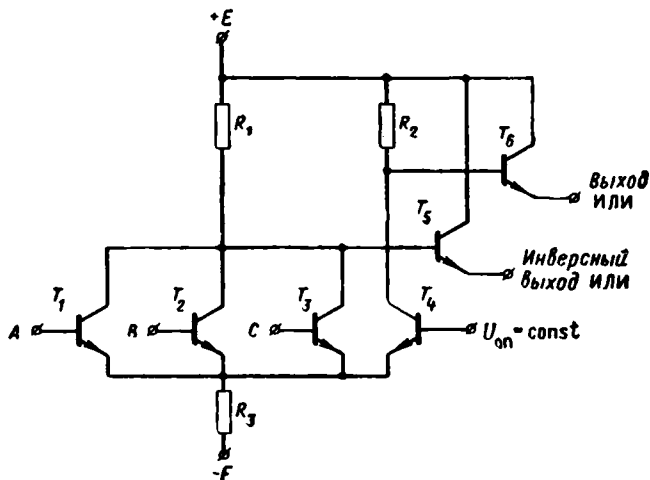


Рис. 7.20. Стандартная логическая интегральная схема вентиля на переключателях тока, выполняющая функцию адресного формирователя.

1800 компонентов, изготавливается на одной кремниевой пластинке с размерами $3,8 \times 3,8$ мм и размещается в одном плоском корпусе с 30 выводами [25].

Как было сказано ранее, в полупроводниковых ЗУ функции специальных элементов формирователей могут выполнять стандартные логические элементы. В качестве примера приведем один из адресных формирователей на биполярных транзисторах, который представляет собой

стандартную логическую схему вентиля, построенного на переключателях тока (рис. 7.20).

Транзисторы $T_1 - T_3$ переключателя участвуют в дешифрации адреса, код которого поступает на входы A, B, C . Транзистор T_4 является другим плечом переключателя. Формирователи имеют прямой и инверсный выходы. С целью увеличения мощности выходных сигналов связь с нагрузкой (ЗЭ) обеспечивается при помощи транзисторов T_5 и T_6 , которые работают в режиме эмиттерного повторителя.

Основные характеристики адресного формирователя

Время нарастания импульса	2 нсек
Время спада импульса	2 нсек
Максимальная мощность рассеяния	100 мвт

Формирователь предназначен для СОЗУ [26]. Конструктивно на одной полупроводниковой пластинке размещаются два формирователя в интегральном исполнении. Пластинка монтируется в стандартном корпусе с 14 выводами.

Разрядные формирователи

Разрядные формирователи полупроводниковых ЗУ в отличие от адресных формирователей, как правило, строятся по схеме с двумя выходами, каждый из которых подключается к соответствующей разрядной линии 0 или 1 и обеспечивает управление ЗЭ при записи информации. Кроме того, поскольку разрядные линии и линии считывания в ЗУ обычно являются общими, необходимо, чтобы разрядный формирователь обеспечивал согласование источника возбуждения с разрядной линией и оказывал минимальное влияние на усилитель и линию считывания в режиме считывания информации. Эти требования к формирователю вызывают необходимость применения более сложных специальных схем разрядных формирователей.

Рассмотрим разрядный формирователь, который применяется в ОЗУ на МОП-транзисторах с изолированным затвором [24]. Принципиальная схема формирователя приведена на рис. 7.21. Формирователь выполнен на биполярных транзисторах и представляет схему на эмиттерных повторителях, включенных по двухтактной схеме. В результате такого включения обеспечивается симметричный двух-

полярный выход. Разрядная линия подключается к зажимам A и \bar{A} .

Схема формирователя работает следующим образом. При записи 1 информации на вход формирователя подаются три управляющих импульса: код 1, импульс питания

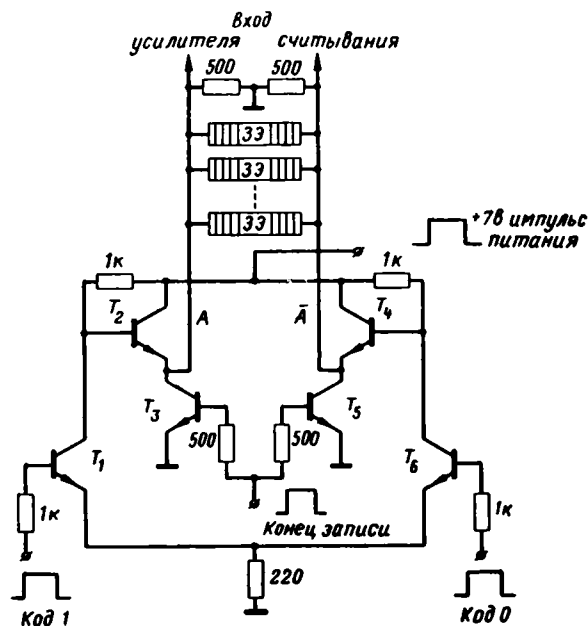


Рис. 7.21. Интегральная схема разрядного формирователя для ЗУ на МОП-транзисторах.

и «конец записи». Импульс кода 1, поступая первым, подготавливает для прохождения тока транзистор T_1 . С приходом импульса питания срабатывает транзистор T_2 и в разрядную шину A поступает положительный импульс записи 1. Через промежуток времени, необходимый для записи информации, поступает импульс «конец записи». В результате транзистор T_3 открывается и потенциал в шкале A становится близким к нулю. Таким образом, этот импульс определяет конец записи информации. Аналогично схема работает при записи 0 информации. При этом работает другая половина схемы с выходом \bar{A} и транзистором T_4 .

Основные характеристики формирователя

Время нарастания импульса	15 нсек
Время спада импульса	15 нсек
Максимальный средний ток	20 ма
Номинальное напряжение питания	7 в

Большой интерес представляет также интегральная схема (рис. 7.22), которая выполняет функции и разрядного формирователя и усилителя считывания. Эта схема

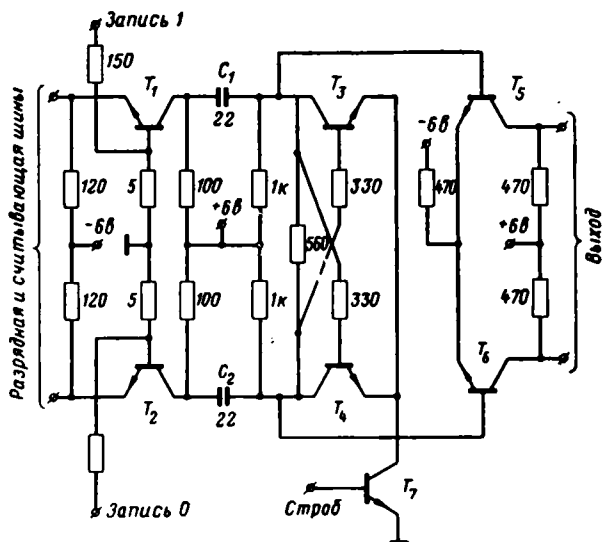


Рис. 7.22. Интегральная схема разрядного формирователя для 3У на биполярных транзисторах.

применена в ОЗУ на биполярных транзисторах [23]. Схема характерна тем, что в ней используется линейный симметричный каскад с общей базой (T_1, T_2), который может считывать сигнал ≥ 90 мв и одновременно обеспечивать формирование разрядного импульса. Кроме того, схема содержит триггер-детектор (T_3, T_4) и выходной каскад, которые обеспечивают усиление и формирование только информационных сигналов. Разделение считанного сигнала от помехи записи производится с помощью емкостей C_1 и C_2 , которые связывают схему линейного усилителя с триггером-детектором. Триггер стробируется в момент считывания информации с помощью транзистора T_7 .

Основные характеристики схемы как разрядного формирователя

Время нарастания импульса	10 <i>нсек</i>
Время спада импульса	10 <i>нсек</i>
Разрядный ток в импульсе	32 <i>ма</i>
Максимальная мощность рассеяния	400 <i>мвт</i>

Таким образом, в настоящее время существует принципиальная возможность создания специальных интегральных схем практически для всех типов быстродействующих ЗУ.

Выполнение спецэлементов в виде ИС дает возможность значительно улучшить электрические и технико-эксплуатационные характеристики магнитных ЗУ.

Несмотря на большие достижения в области создания магнитных ЗУ и спецэлементов для них, большой интерес представляют полностью интегральные полупроводниковые ЗУ, в которых и логические, и специальные, и запоминающие элементы выполняются в виде полупроводниковых интегральных схем. Однако в настоящее время такие основные характеристики полупроводниковых ЗУ, как объем памяти, надежность работы при изменении температуры и питающих напряжений, длительность хранения информации, стоимость одного бита информации и другие, еще уступают существующим и разрабатываемым магнитным ЗУ

ЛИТЕРАТУРА

1. Thornton C. G. The evolution of LSI technology to standart products. IEEE Internat. Convent., 1968, № 4, p. 36—42.
2. Robertson J. J. Heart of the matter. Electronics, 1967, v. 40, № 17, p. 78—80.
3. Keller J. P. Differential amplifiers at work. Electronics, 1967, v. 40, № 19, p. 96—105.
4. Semiconductor and Component Catalog, 1965. Texas Incorporated Dallas, U.S.A.
5. Integrated sense Amplifier. Electrical Design News, 1964, v. 10, № 6, p. 12.
6. Integrated amplifiers are flexible at high-frequencies. Electronic Design, 1965, v. 13, № 8, p. 64.
7. Tally J. Designing an Integrated Circuit sense amplifier. Electronic Equipment Engineering, 1965, v. 13, № 9, p. 56—61.
8. Monolithic sense amplifier. Computer Design, 1967, v. 6, № 1, p. 64.
9. Кушнер Ю. К. Проектирование линейных усилителей напряжения в тонкопленочном исполнении. В сб. «Интегральная

- электроника и вычислительная техника», Изд. ИТМ и ВТ АН СССР, 1968, № 1.
10. Boyse L. Memory on a chip: a step toward largescale integration. *Electronics*, 1967, v. 40, № 3, p. 93—97.
 11. Schmidt J. D. Integrated MOS transistor random access memory. *Solid-state Design*, Jan. 1965.
 12. Igarashi R. Kurosawa T., Yaita T. A 150 nanosecond associative memory using integrated MOS transistors. *ISEE Digest of Techn. Papers*, 1966, Febr., p. 104.
 13. Perkins H. A., Schmidt D. Integrated semiconductor memory system. *AFIPS Conference Proceedings, Fall Joint Computer Conference*, 1965, v. 27, pt., 1, p. 1053—1064.
 14. Potter G. B., Mendelson I. Integrated Scratch-pads sire new generation of Computers. *Electronics*, 1966, v. 39, № 7, p. 118—126.
 15. Nguyen-Huu A., Murphy R. H. Solid-state the high-level transistor-transistor logic 16-bit memory element. *Electronic Engineering*, 1967, v. 39, № 476, p. 604—608.
 16. Booth G. V., *Integrated Circuits in Ferrite Core Memories*. *Computer Design*, 1966, № 11, p. 26, 28.
 17. Долкарт В., Новик Г., Колтыкин И. Микроминиатюрные аэрокосмические цифровые вычислительные машины. Изд-во «Советское радио», 1967.
 18. Hobbs R. L., Chapple I. K. Three-wire core memory systems. *Systems Technology*, 1968, № 5, p. 28—35.
 19. Khambata A. J., Green R. C. Memory circuits-from conventional components to full integration. *Proc. of the IEEE*, 1964, v. 52, № 12, p. 1703—1709.
 20. Matcovich T. J., Flannery W. E. A magnetic, thin-film, integrated circuit memory system. *IEEE Trans. on Magnetics*, 1967, v. MAG-3, № 1, p. 76—83.
 21. Gordon I., Harvey R. L. An MOS-transistor-driven laminated-ferrite memory. *RCA Review*, 1968, v. 29, VI, № 2, p. 199—229.
 22. Pleshko P., Terman L. M. An Investigation of the Potential of MOS Transistor Memories. *IEEE Trans. on Electronic Computer*, 1966, EC-15, № 4, p. 423—427.
 23. Iwersen I. E., Wuorinen J. H. Beam-lead sealed-junction semiconductor memory with minimal cell complexity. *IEEE J. of Solid State Circuits*, 1967, v. SC-2, № 4, p. 196—201.
 24. Hodges D. A., *Large-Capacity semiconductor Memory*. *Proc. of the IEEE*, 1968, v. 56, № 7, p. 1148—1162.
 25. Katz S., Hahchett C. The development of a Large Integrated Complementary MOS memory array. *Computer Design*, 1968, v. 7, № 1, p. 44—54.
 26. Catt I., Garth E. C., Murray D. E. A high-speed integrated circuit scratchpad memory. *AFIPS Conference Proc. Fall Joint Computer Conference*, 1966, v. 29, p. 315—331.

ОГЛАВЛЕНИЕ

Предисловие	4
Принятые обозначения	7
1. ОБЩИЕ ВОПРОСЫ ПРОЕКТИРОВАНИЯ СПЕЦИАЛЬНЫХ ЭЛЕМЕНТОВ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ	
Литература	16
2. УСИЛИТЕЛИ ВОСПРОИЗВЕДЕНИЯ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ	
2.1. Основные характеристики запоминающих устройств, определяющие структуру усилителя воспроизведения	19
2.2. Линейные каскады усилителей воспроизведения	25
2.3. Временные и амплитудные селекторы. Формирующие каскады	47
2.4. Общие вопросы проектирования усилителей воспроиз- ведения	53
Литература	70
3. ПРАКТИЧЕСКИЕ ПРИМЕРЫ СХЕМ УСИЛИТЕЛЕЙ ВОСПРОИЗВЕДЕНИЯ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ	
3.1. Усилитель воспроизведения МОЗУ с минимальным цик- лом обращения 3,5 мксек	71
3.2. Усилитель воспроизведения МОЗУ с циклом обращения не менее 1,5 мксек	81
3.3. Балансный усилитель воспроизведения МОЗУ с выбор- кой по системе 2D с минимальным циклом обращения 1 мксек	90
3.4. Усилитель воспроизведения ЗУБРИ	109
3.5. Высокочувствительный усилитель воспроизведения быстродействующего МОЗУ	121
3.6. Усилитель воспроизведения с коррекцией амплитудно- частотной характеристики АЧХ ЗУ на магнитном бара- бане	139
Литература	157

4. ФОРМИРОВАТЕЛИ ИМПУЛЬСОВ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

4.1. Общие сведения о системах записи и считывания информации ЗУ	158
4.2. Анализ работы формирователей импульсов тока	170
4.3. Общие вопросы проектирования формирователей	183
4.4. Методика расчета схем формирователей импульсов тока Литература	198 203

5. ПРАКТИЧЕСКИЕ ПРИМЕРЫ ФОРМИРОВАТЕЛЕЙ МАГНИТНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

5.1. Разрядный формирователь импульсов тока записи МОЗУ на ферритовых сердечниках с минимальным циклом обращения 4,0 мксек	205
5.2. Разрядный формирователь импульсов тока записи МОЗУ на ферритовых сердечниках с минимальным циклом обращения 1 мксек	213
5.3. Формирователь тока записи для ЗУ на магнитном барабане	231
5.4. Адресный формирователь быстродействующих МОЗУ на тонких магнитных пленках	243
Литература	255

6. КОМБИНАТОРНЫЕ ПЕРЕКЛЮЧАТЕЛИ

6.1. Общие сведения о комбинаторных переключателях	256
6.2. Матричный анализ комбинаторных переключателей	259
6.3. Трансформаторные комбинаторные переключатели	277
6.4. Практические примеры использования комбинаторных переключателей	301
Литература	313

7. ИНТЕГРАЛЬНЫЕ СПЕЦИАЛЬНЫЕ ЭЛЕМЕНТЫ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

7.1. Особенности построения специальных интегральных элементов запоминающих устройств	315
7.2. Интегральные усилители воспроизведения магнитных ЗУ	319
7.3. Интегральные усилители воспроизведения полупроводниковых ЗУ	324
7.4. Интегральные схемы формирователей импульсов магнитных ЗУ	327
7.5. Интегральные схемы формирователей импульсов полупроводниковых ЗУ	337
Литература	348

**СПЕЦИАЛЬНЫЕ ЭЛЕМЕНТЫ ЗАПОМИНАЮЩИХ УСТРОЙСТВ ЭВМ
НА ПОЛУПРОВОДНИКОВЫХ ПРИБОРАХ. ПРОЕКТИРОВАНИЕ И РАСЧЕТ.**

ПОД РЕДАКЦИЕЙ Е. И. ГАЛЬПЕРИНА И А. Ю. ГОРДОНОВА

Редактор Н. Г. Давыдова
Художественный редактор В. Т. Сидоренко
Технический редактор Г. З. Шалимова
Корректоры Е. П. Озерецкая, Н. М. Давыдова

Сдано в набор 20.X.1970 г. Подписано в печать 26.III.1971 г. Т. 05831
Формат 84×108/32. Бумага типографская № 2 Объем 18,48 усл. п. л.
Уч.-изд. л. 19,009 Тираж 30 000 экз. Зак. 546
Издательство «Советское радио», Москва, Главпочтамт, п/я 693.
Цена 1 р. 22 к.

Московская типография № 16 Главполиграфпрома Комитета по печати
при Совете Министров СССР. Москва, Трехпрудный пер., 9